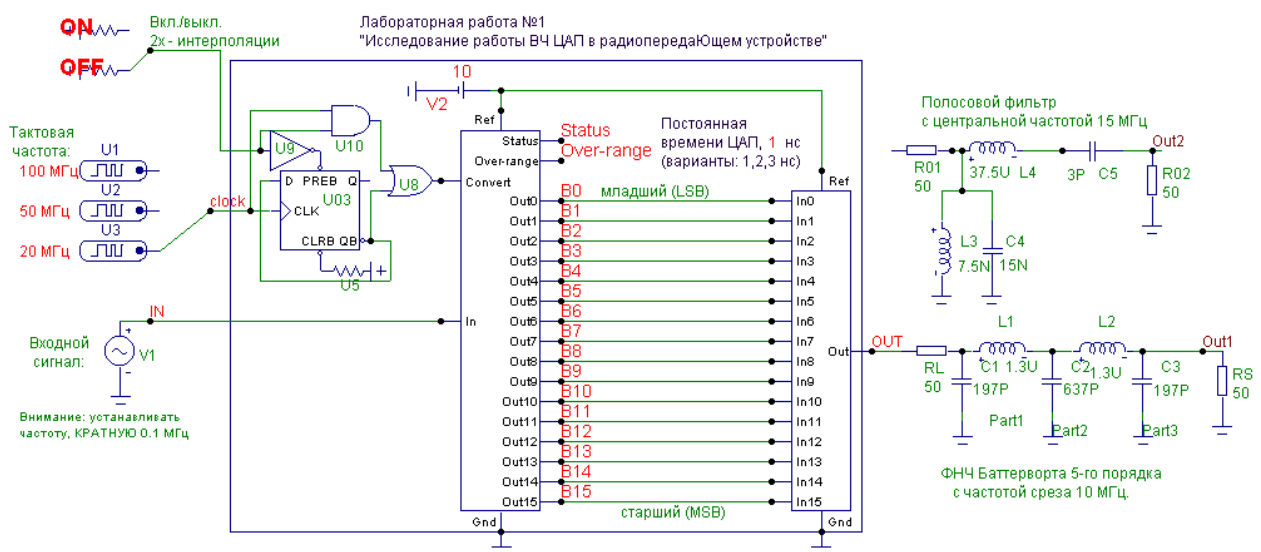


# Лабораторная работа № 1

## Исследование работы ВЧ ЦАП в радиопередающем устройстве

1.1. Изучение спектра выходного колебания ЦАП при формировании гармонического сигнала

Запустите файл с лабораторной работой TxDAC.cir (рис.1.1). Установите тактовую частоту ЦАП  $f_{\text{такт}} = 20$  МГц, подключив к входу clock модели ЦАП соответствующий источник U3. Интерполяционный ( $2\times\uparrow$ ) фильтр должен быть выключен (переключатель в положении OFF). Частоту источника входного сигнала установите равной  $f_{\text{вх}} = 5$  МГц. Запустите моделирование в режиме Analysis\Transient (кнопкой RUN).



При моделировании автоматическое масштабирование (Auto Scale Ranges) НЕ ВКЛЮЧАТЬ.

Рис. 1.1

При этом на верхней системе координат синим цветом отобразится исходная синусоида (рис.1.2), красным - выходной сигнал ЦАП (без фильтрации), зеленым - выходной сигнал ЦАП, пропущенный через антиалиазинговый (сглаживающий) фильтр, которым в данном случае является ФНЧ пятого порядка с частотой среза 10 МГц. На средней и нижней системах координат теми же красным и зеленым цветами отобразятся спектры выходного сигнала ЦАП без фильтрации и сигнала с выхода сглаживающего фильтра соответственно.

Обратите внимание, что на спектре, получаемом на среднем графике, масштаб установлен таким образом, что первая гармоника имеет относительную амплитуду +120 дБ. Это сделано для удобства отсчета амплитуд других спектральных составляющих в децибелах относительно амплитуды первой гармоники. В связи с этим изменять масштаб в задании на моделирование (в окне Transient Analysis Limits, рис.1.3) или включать автоматическое масштабирование (Auto Scale Ranges) нецелесообразно. Напоминаем, что наиболее удобным способом отсчета величины спектральных составляющих является переход в режим «двух курсоров»

(функциональная клавиша F8) и перемещение курсоров не мышью, а кнопками ← и → на клавиатуре. Разность относительных значений амплитуд двух спектральных составляющих, на которых установлены правый и левый курсоры, удобно отсчитывать в колонке Delta под соответствующим спектром.

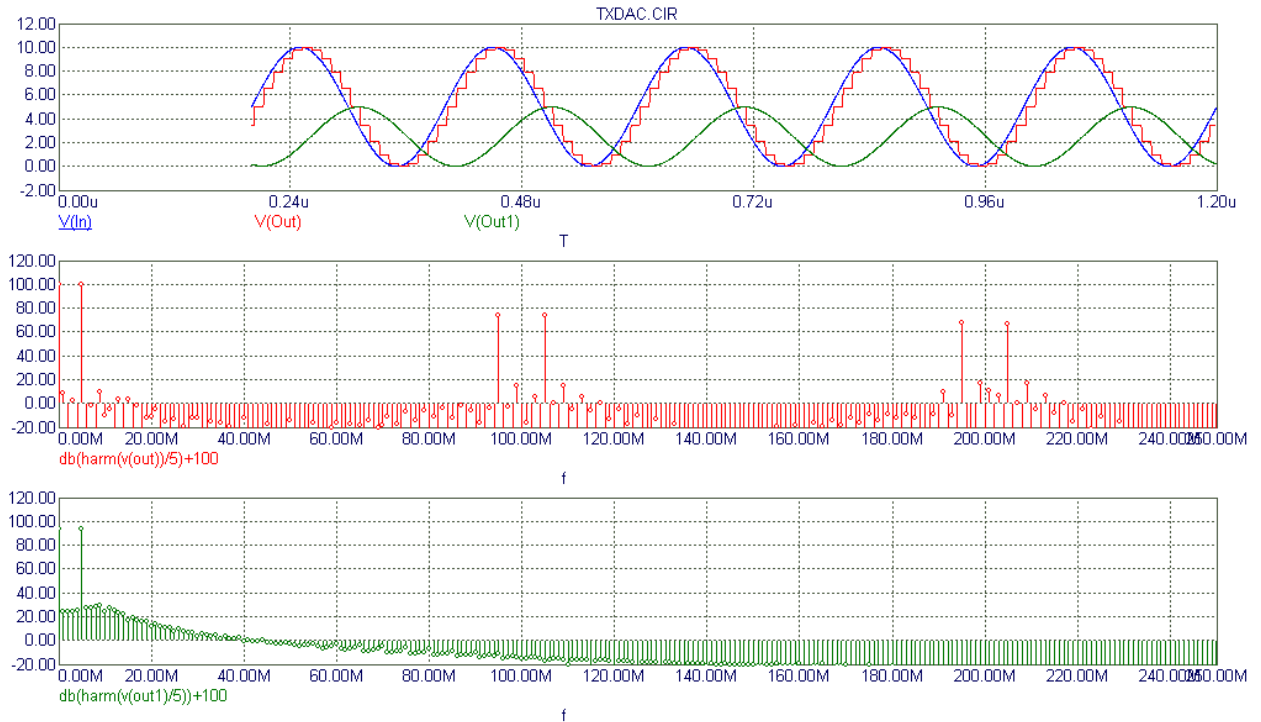


Рис. 1.2

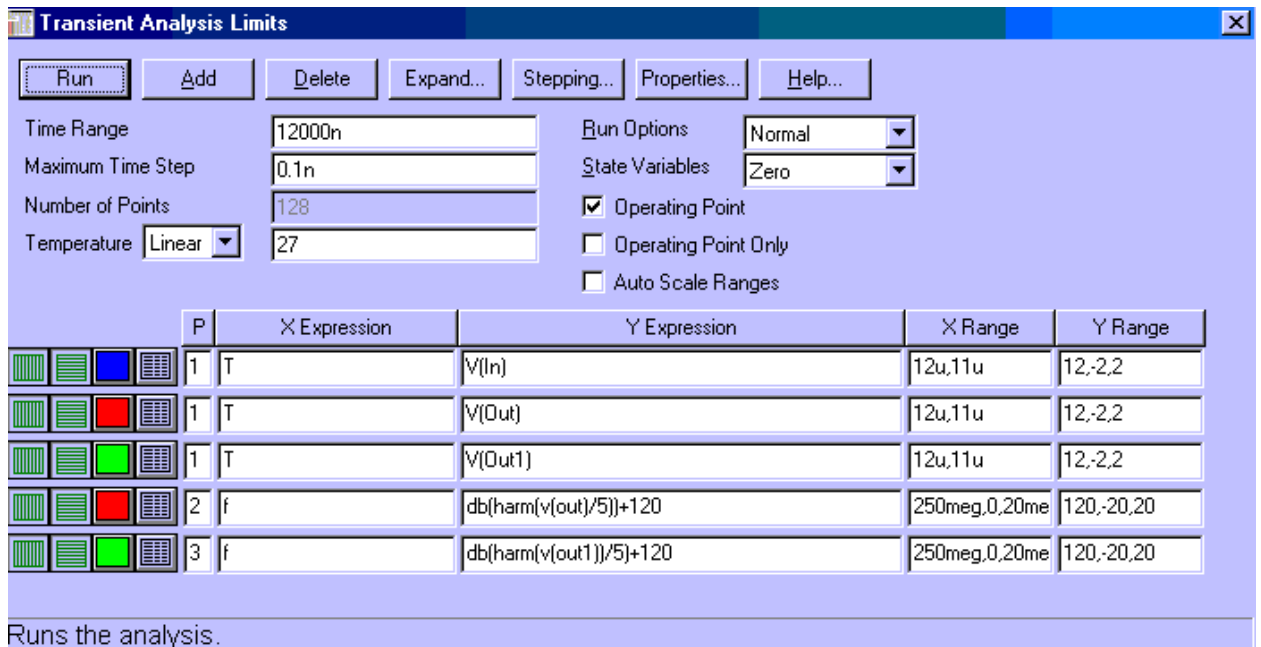


Рис. 1.3

**Просим не сохранять изменения, вносимые в модель в ходе лабораторной работы!**

Зарисуйте в отчет форму сигналов (эюры с верхней системы координат), а также спектры выходного сигнала ЦАП и сглаживающего фильтра (до частоты 70...90 МГц), подписав над **наиболее интенсивными** спектральными составляющими их частоты и относительные амплитуды (в дБ). Объясните «происхождение» этих составляющих, т.е. напишите над каждой из них и формулу, по которой можно рассчитать ее частоту, например:  $2f_{\text{ТАКТ}} - f_{\text{ВХ}}$ . (Напомним, что каждая из них может быть рассчитана по формуле  $Nf_{\text{ТАКТ}} \pm f_{\text{ВХ}}$ . Такие составляющие называются «образами» («images») исходного сигнала.)

Установите  $f_{\text{ТАКТ}} = 20$  МГц,  $f_{\text{ВХ}} = 7$  МГц, зарисуйте форму напряжения выходного сигнала ЦАП и его спектр (можно рисовать только «образы»), также подписав частоты и амплитуды «образов» исходного сигнала. Обратите внимание на взаимное смещение «образов» по сравнению с предыдущим случаем.

Рисуя форму выходного напряжения ЦАП, сравните ее с аналогичной кривой для предыдущего случая: вы должны увидеть, что нарушилась периодичность этого сигнала (т.к.  $20/7 = 2,85714\dots$  не является целым числом).

Нарисуйте спектры (только спектры) и подпишите частоты «образов» и для следующих двух случаев:  $f_{\text{ТАКТ}} = 50$  МГц,  $f_{\text{ВХ}} = 5$  МГц, и  $f_{\text{ТАКТ}} = 100$  МГц,  $f_{\text{ВХ}} = 5$  МГц.

## 1.2. Исследование АЧХ ядра цифроаналогового преобразования

Известно, что своеобразный «стробоскопический» эффект приводит к формированию у ядра ЦАП АЧХ вида  $\sin(x)/x$ , где  $x = \pi f_{\text{ВХ}}/f_{\text{ТАКТ}}$ . На рис. 1.4 показана в качестве примера пунктиром такая АЧХ для случая  $f_{\text{ТАКТ}} = 30$  МГц,  $f_{\text{ВХ}} = 10$  МГц.



Рис.1.4

Ваша задача: взяв из предыдущего пункта значения амплитуд «образов» (со средней системы координат) для  $f_{\text{ТАКТ}} = 20$  МГц,  $f_{\text{ВХ}} = 5$  МГц или повторив моделирование для другого сочетания частот, сравнить относительные значения этих амплитуд с рассчитанными по формуле

$$S_{\text{дБ}} = 20 \lg \left| \frac{\sin(\pi f_{\text{ВХ}}/f_{\text{ТАКТ}})}{\pi f_{\text{ВХ}}/f_{\text{ТАКТ}}} \right|.$$

Заполните таблицу, в которую занесите частоты нескольких первых «образов», их относительные амплитуды, полученные при моделировании и путем расчета.

### 1.3. Выделение полезных спектральных составляющих

Предположим, полезным является сигнал с частотой из интервала 6...7 МГц (выберите произвольно, но частота должна быть кратной 0,1 МГц для правильной работы алгоритма БПФ в программе). Установите выбранную вами частоту сигнала и  $f_{\text{такт}} = 20$  МГц, запустите моделирование и на нижнем спектре (спектре напряжения с выхода ФНЧ с частотой среза 10 МГц) найдите и запишите относительную амплитуду полезной составляющей и частоты и амплитуды двух-трех наиболее интенсивных нежелательных спектральных составляющих. Очевидно, что нежелательные колебания в спектре подавлены недостаточно.

Для улучшения подавления нежелательных спектральных составляющих можно увеличивать тактовую частоту ЦАП. Повторите моделирование для случаев с  $f_{\text{такт}} = 50$  МГц и  $f_{\text{такт}} = 100$  МГц, записывая, как и раньше, относительную амплитуду полезной составляющей и частоты и амплитуды двух-трех наиболее интенсивных нежелательных спектральных составляющих.

Однако не всегда возможно прямое увеличение тактовой частоты: некоторые модели специализированных ВЧ ЦАП и прямых цифровых синтезаторов частоты допускают максимальное значение  $f_{\text{такт}} = 25$  МГц. Такую ситуацию можно исправить введением интерполяционного фильтра (что реализовано во многих моделях специализированных ВЧ ЦАП). Чтобы оценить эффект от двукратной интерполяции, установите  $f_{\text{такт}} = 20$  МГц, а переключатель, разрешающий внутреннее умножение  $f_{\text{такт}}$ , переведите в положение ON (см. рис. 1.1). Повторите моделирование, записывая, как и раньше, относительную амплитуду полезной составляющей и частоты и амплитуды двух-трех наиболее интенсивных нежелательных спектральных составляющих. После этого эксперимента **выключите интерполяцию**.

Иногда для получения возможности синтезировать более высокочастотные сигналы в качестве полезного сигнала принимают один из высокочастотных образов, выделяя его не ФНЧ, а полосовым фильтром, подключенным к выходу ЦАП. Для реализации этого режима установите  $f_{\text{такт}} = 20$  МГц,  $f_{\text{вх}} = 4,9...5,1$  МГц, а от выхода ЦАП (точка OUT) отключите ФНЧ и подключите к ЦАП полосовой фильтр, не забыв перетащить метку-имя выходного узла фильтра Out1 с выхода ФНЧ на выход полосового фильтра. Запишите частоту и относительную амплитуду полезной составляющей и частоты и амплитуды двух-трех наиболее интенсивных нежелательных спектральных составляющих.

После выполнения этого задания верните все в исходное состояние (отмените все изменения, помеченные курсивом в предыдущем абзаце).

#### 1.4. Исследование эффектов, влияющих на чистоту спектра выходного сигнала передатчика

Выполняя п.1.2, вы могли убедиться, что в случае нарушения целочисленного соотношения  $f_{\text{ТАКТ}}/f_{\text{ВХ}}$  искажается форма сигнала. Исследуйте, как это повлияет на чистоту спектра. Для этого установите  $f_{\text{ТАКТ}} = 50$  МГц,  $f_{\text{ВХ}} = 5$  МГц и запустите моделирование. На нижнем спектре выделите окно шириной 1...2 МГц вокруг полезной спектральной составляющей (с частотой 5 МГц) и найдите наиболее интенсивные нежелательные спектральные составляющие. Немного измените частоту  $f_{\text{ВХ}}$  (на 100...300 кГц) и повторите моделирование. Тем же способом найдите и запишите уровень нежелательных спектральных составляющих в этом случае.

Разрядность ЦАП также влияет на чистоту спектра выходного сигнала цифрового передатчика. За исходный вариант (при 16 разрядах ЦАП) возьмите моделирование, проведенное в предыдущем абзаце с  $f_{\text{ТАКТ}} = 50$  МГц,  $f_{\text{ВХ}} = 5$  МГц. Уменьшите количество разрядов ЦАП, участвующих в формировании синусоиды, до 12, удалив 4 проводника, подсоединенных к **младшим** разрядам ЦАП, запустите моделирование и, как было сделано в предыдущем абзаце, на нижнем спектре выделите окно шириной 1...2 МГц вокруг полезной спектральной составляющей и запишите уровни наиболее интенсивных нежелательных спектральных составляющих. То же повторите для восьмиразрядного ЦАП.

После выполнения этого пункта восстановите удаленные вами проводники.

Сделайте выводы по лабораторной работе.

## Лабораторная работа № 2

### Исследование петли ФАПЧ цифрового синтезатора частоты

#### 2.1. Исследование работы петли ФАПЧ в синхронном режиме

Откройте файл PLL.sig, в котором находится модель системы ФАПЧ цифрового синтезатора частоты (рис.2.1). Роль фазового детектора (ФД) в нем выполняет логический элемент U2 – «исключающее ИЛИ», к которому подводятся колебание опорной частоты от элемента U3 и колебание генератора, управляемого напряжением (ГУН) - непосредственно или через делитель частоты на 6 или на 10. В качестве петлевого фильтра используется цепочка R1C1R2, которая при  $R2 > 0$  становится пропорционально-интегрирующим фильтром (ПИФ). Модель свип-генератора (т.е. генератора качающейся частоты) будет использоваться для изучения полосы захвата и полосы удержания петли ФАПЧ.

При переходе в режим Transient Analysis мы получаем графики, расположенные на трех системах координат (рис. 2.2, пояснения на рис. 2.3):

Лабораторная работа №2.  
"Исследование петли ФАПЧ цифрового синтезатора частоты"

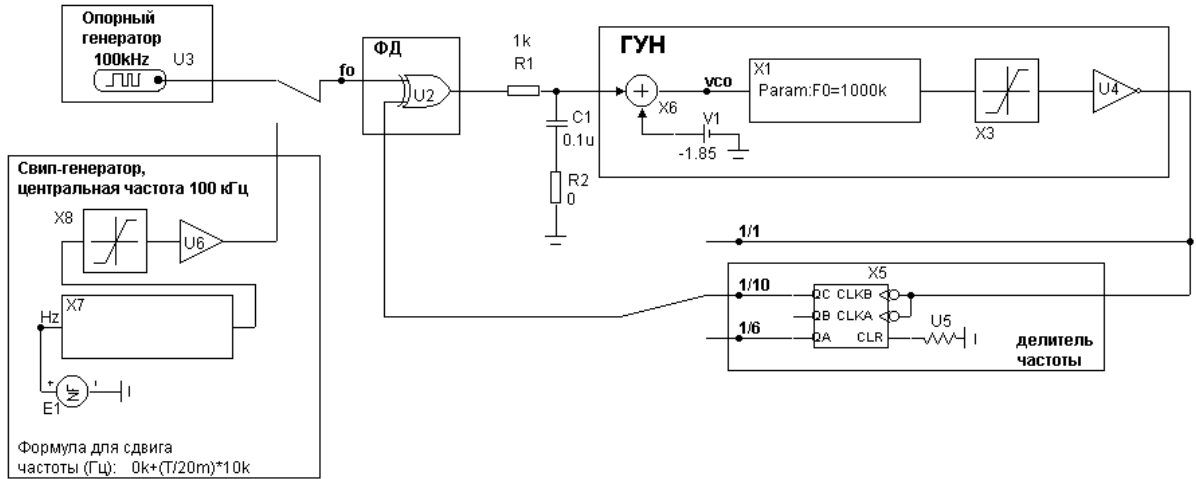


Рис. 2.1

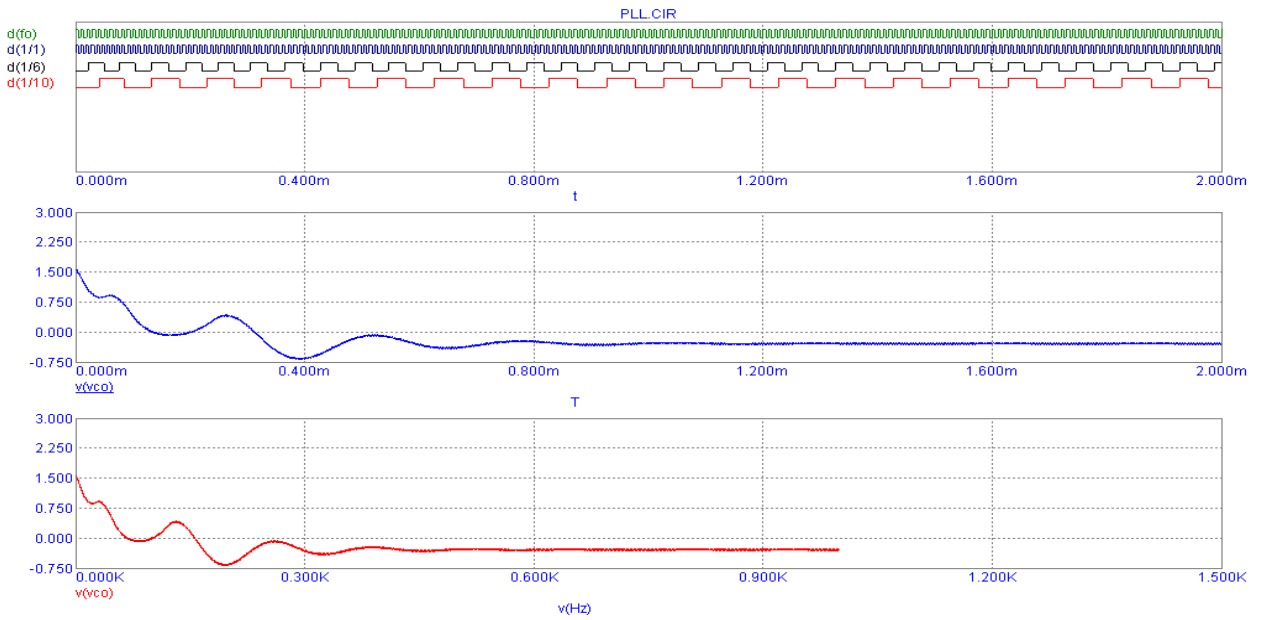


Рис. 2.2

Transient Analysis Limits

Run Add Delete Expand... Stepping... Properties... Help...

Time Range: 2m  
Maximum Time Step: 300n  
Number of Points: 51  
Temperature: Linear 27

Run Options: Normal  
State Variables: Zero  
 Operating Point  
 Operating Point Only  
 Auto Scale Ranges

P	X Expression	Y Expression	X Range	Y Range
3	T	v(vco)	0.002,0.0004	3,-0.75,0.75
4	v(Hz)	v(vco)	1500,0,300	3,-0.75,0.75
2	t	d(f0)	0.002,0.0004	N/A
2	t	d(1/1)	0.002,0.0004	N/A
2	t	d(1/6)	0.002,0.0004	N/A
2	t	d(1/10)	0.002,0.0004	N/A

Рис. 2.3

- на верхней системе координат построены цифровые сигналы, подаваемые на ФД с опорного генератора (зеленый цвет) и с выхода ГУН (синий цвет) или с выходов делителя частоты (черный и красный цвета);
- на средней системе координат находится управляющее напряжение, подаваемое на вход ГУН;
- на нижней системе координат находится то же самое напряжение, но по оси абсцисс отложено не время, а сдвиг частоты свип-генератора относительно его центральной частоты 100 кГц в данный момент времени.

**Просим не сохранять изменения, вносимые в модель в ходе лабораторной работы!**

Установите начальное значение (центральную частоту) ГУН равную 100 кГц. Это можно сделать непосредственно на схеме модели, щелкнув дважды мышью на строке “Param:F0=103k” в макросе X1. Проверьте: нижний вход ФД подключен к выходу ГУН непосредственно, минуя делитель частоты;  $R2 = 0$ . В задании на моделирование Transient Analysis limits установите Time Range 2...3 мс. Запустите моделирование в режиме Transient Analysis кнопкой RUN. По форме напряжения на входе ГУН (средняя система координат) можно судить о том, когда заканчивается переходной процесс установления частоты в петле ФАПЧ. Зарисуйте в отчет этот график, а также 5...10 периодов графиков входных цифровых сигналов ФД [зеленый  $d(f_0)$  и синий  $d(1/1)$  графики с верхней системы координат] во время переходного процесса установления частоты и после окончания этого процесса. Обратите внимание на постоянство сдвига фазы между этими графиками в последнем случае.

Снимите зависимость управляющего напряжения ГУН  $v(v_{co})$  от начальной расстройки ГУН относительно частоты опорного колебания 100 кГц. Для этого в строке “Param:F0=...k” макроса ГУН X1 устанавливайте частоты  $(100 \pm N)$  кГц, где  $N = 0, 1...10$ , после чего запускайте моделирование и записывайте **установившееся** значение напряжения  $v(v_{co})$  в зависимости от  $N$ . Снимать зависимость следует прекратить после срыва синхронизации (отсутствии установившегося значения управляющего напряжения ГУН). Постройте в отчете график полученной зависимости.

Снимите ту же зависимость при введении в петлю ФАПЧ пропорционально-интегрирующего фильтра. Для этого установите  $R2 = 100$  Ом и повторите моделирование так, как вы это делали согласно требованиям предыдущего абзаца. Постройте в отчете график полученной зависимости, желательно на той же системе координат, что и график, построенный ранее.

Возвратите  $R2 = 0$ . Сделайте вывод о влиянии петлевого фильтра на полосу синхронизации петли ФАПЧ.

## 2.2. Исследование петли ФАПЧ в режиме умножения частоты

Не изменяя настроек предыдущего пункта, запустите моделирование. Растянув окно верхнего графика, убедитесь, что на соответствующих выходах делителя частоты присутствуют цифровые сигналы с частотами в 6 и 10 раз меньшими, чем на выходе ГУН.

Переключите нижний вход ФД на выход делителя частоты «1/10». Установите центральную частоту ГУН 1000 кГц. Запустите моделирование и убедитесь, что теперь (на верхней системе координат) совпадают частоты цифровых сигналов  $d(f_0)$  и  $d(1/10)$ .

Снимите зависимость управляющего напряжения ГУН  $v(v_{CO})$  от начальной расстройки ГУН относительно умноженной частоты опорного колебания  $100 \text{ кГц} * 10 = 1 \text{ МГц}$ . Делайте это так, как в предыдущем пункте, но частоту ГУН теперь можно прибавлять или уменьшать каждый раз на 10 кГц. Постройте в отчете график полученной зависимости.

Переключите нижний вход ФД на выход делителя частоты «1/6». Установите центральную частоту ГУН 600 кГц. Запустите моделирование и убедитесь, что теперь (на верхней системе координат) совпадают частоты цифровых сигналов  $d(f_0)$  и  $d(1/6)$ .

Снимите зависимость управляющего напряжения ГУН  $v(v_{CO})$  от начальной расстройки ГУН относительно умноженной частоты опорного колебания  $100 \text{ кГц} * 6 = 600 \text{ кГц}$ . Частоту ГУН теперь можно прибавлять или уменьшать с шагом на 5 кГц. Постройте в отчете график полученной зависимости.

## 2.3. Исследование полосы захвата и удержания петли ФАПЧ

Верните схему петли ФАПЧ к виду, соответствующему режиму без умножения частоты, т.е. с центральной частотой ГУН 100 кГц. Проконтролируйте, что установлено значение  $R2 = 0$ . Переключите верхний вход ФД к выходу свип-генератора.

Для измерения полосы удержания необходимо, чтобы частота свип-генератора изменялась плавно от 100 кГц в сторону увеличения или уменьшения. Это возможно, если введена соответствующая формула сдвига его частоты во времени, например, для плавного увеличения частоты:  $0 + (T/20m) * 10k$ . Такая запись означает, что начальный сдвиг частоты будет равен 0, т.е. сканирование начнется с частоты 100 кГц; скорость увеличения частоты будет такой, что через 20 мс сдвиг достигнет величины 10 кГц, иначе говоря, 500 кГц в секунду.

Измерьте верхнюю половину полосы удержания, для чего установите формулу для сдвига частоты свип-генератора  $0 + (T/20m) * 10k$ . В задании на моделирование Transient Analysis limits установите Time Range не менее 40...50 мс для получения сдвига частоты 20...25 кГц. Запустите моделирование. Момент срыва синхронизации отслеживайте по нижнему графику, ось абсцисс которого соответствует сдвигу частоты свип-



генератора. Запишите в отчет полученное значение верхней половины полосы удержания.

Измерьте тем же способом и нижнюю половину полосы удержания, установив формулу для сдвига частоты свип-генератора  $0-(T/20m)*10k$ . Просуммировав полученные результаты, найдите полное значение полосы удержания петли ФАПЧ.

Измерьте аналогичным способом верхнюю и нижнюю половины полосы захвата петли ФАПЧ, установив формулы сдвига частоты свип-генератора соответственно  $20k-(T/20m)*10k$  и  $-20k+(T/20m)*10k$ . Просуммировав полученные результаты, найдите полное значение полосы захвата петли ФАПЧ.

Найдите отношение полосы захвата к полосе удержания и запишите его в отчет.

Введите в петлю ФАПЧ пропорционально-интегрирующий фильтр, установив на схеме  $R2 = 50...100$  Ом. После этого повторите измерения полосы захвата и удержания и найдите новое значение отношения полосы захвата к полосе удержания.

Сделайте выводы по лабораторной работе.

### **Лабораторная работа № 3** **Исследование синтезатора частоты косвенного синтеза** **на ИМС TSA6057**

#### 3.1. Описание лабораторной установки и программного обеспечения\*

Лабораторная установка включает в себя лабораторный макет синтезатора частоты, измерительные приборы (вольтметр, частотомер, осциллограф) и персональный компьютер, управляющий синтезатором. Назначение измерительных приборов:

- вольтметр постоянного напряжения - измерение управляющего напряжения генератора, управляемого напряжением (ГУН);
- осциллограф - наблюдение переходных процессов на том же управляющем входе ГУН (подключен параллельно вольтметру);
- частотомер – контроль частоты колебания на выходе ГУН.

Лабораторный макет синтезатора частоты (структурная схема – рис.3.1) выполнен на основе ИМС TSA6057 фирмы «Philips Semiconductors», управляющей частотой транзисторного ГУН путем изменения напряжения на его варикапной матрице и изменяющей поддиапазон частот ГУН подключением дополнительного конденсатора к колебательному контуру ГУН. Последнее достигается за счет подачи на выход BS (Band Selection) микросхемы логического нуля (единицы), благодаря чему отпирается

---

\* Выражаем благодарность инженеру Образову С.А. (дипломнику гр. 114) и инженеру-программисту Булатову Р.А. за существенную помощь в подготовке данной лабораторной работы.

(запирается) диод, подключая (отключая) тем самым дополнительный конденсатор в колебательном контуре ГУН. При подаче логической единицы на выход BS на макете загорается красный светодиод. Это бит 2 управляющего байта DATA2. Ориентировочно границы поддиапазонов перестройки ГУН следующие:

- при BS = 1: 6,0...6,7 МГц (светодиод горит);
- при BS = 0: 5,0...5,6 МГц (светодиод выключен).

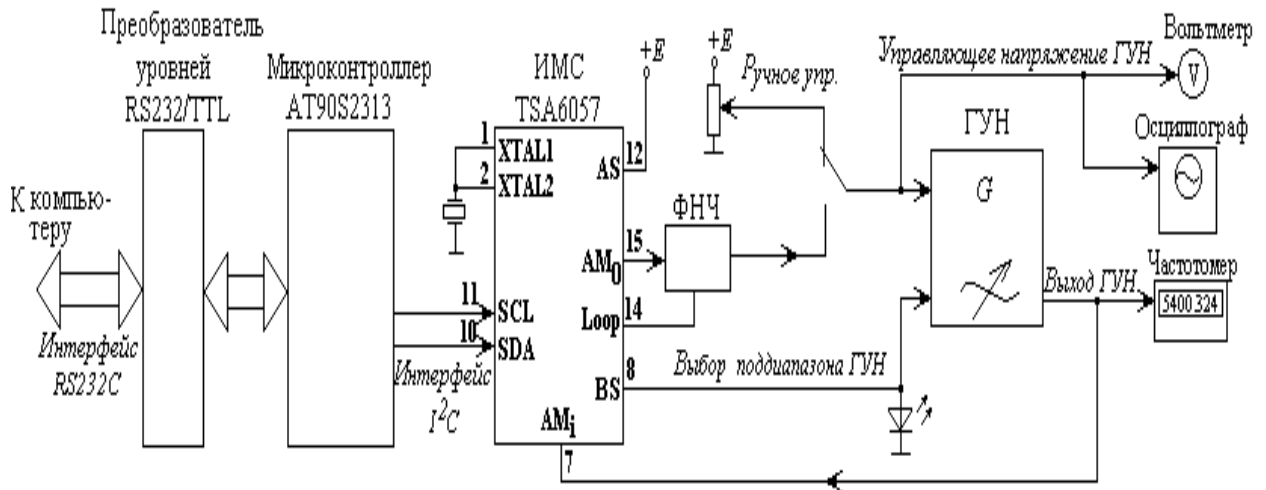


Рис. 3.1

Все переключения состояний внутренних регистров и управляющих битов в микросхеме синтезатора производятся по команде с персонального компьютера, связанного с макетом через интерфейс RS-232C. Для преобразования команд, приходящих с компьютера, в формат шины I<sup>2</sup>C, используемой в ИМС TSA6057, в макете имеется микроконтроллер AT90S2313 фирмы ATMEL. Микроконтроллер подключен к входам шины I<sup>2</sup>C ИМС синтезатора напрямую с использованием подтягивающих резисторов, а для преобразования уровней интерфейса RS-232C в логические уровни TTL и обратно используются соответствующие транзисторные ключи и компаратор на операционном усилителе.

Каждое устройство, участвующее в обмене данными по шине I<sup>2</sup>C, должно иметь свой уникальный адрес (байт), по которому оно распознает адресованные ему пакеты данных. Поскольку адресных линий в шине I<sup>2</sup>C нет, а все имеющиеся устройства подключены к двум общим для всех них линиям SCL (синхронизация) и SDA (данные), как показано и на рис. 3.1, то байт адреса передается ведущим устройством («Master») в начале каждого цикла передачи данных (рис. 3.2). Распознав свой адрес, соответствующее ведомое устройство («Slave») отвечает ведущему битом подтверждения «А», после чего ведущее устройство начинает передавать ведомому (или принимать от ведомого) байты информации. Пересылка каждого байта должна заканчиваться таким же битом подтверждения «А».



Рис. 3.2

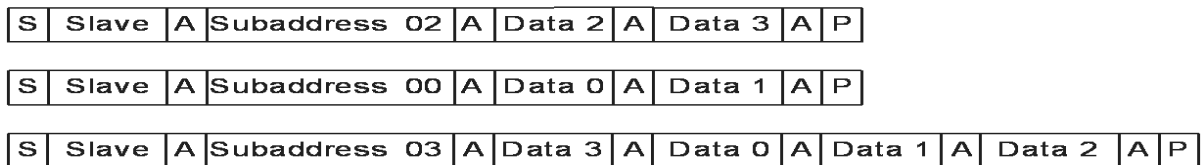
Начинается цикл обмена Start-условием, заканчивается Stop-условием. Оба эти условия, как и бит подтверждения, на шине I<sup>2</sup>C задаются определенным сочетанием фронтов и уровней на линиях SDA и SCL. Программа, формирующая пакеты информации по этим правилам, находится в микроконтроллере лабораторного макета.

Как правило, устройства, управляемые по шине I<sup>2</sup>C, выпускаются с уже записанными в них Slave-адресами. У ИМС TSA6057 предусмотрена возможность выбора одного из двух адресов, в зависимости от значения логического уровня на выводе AS микросхемы (рис. 3.1):

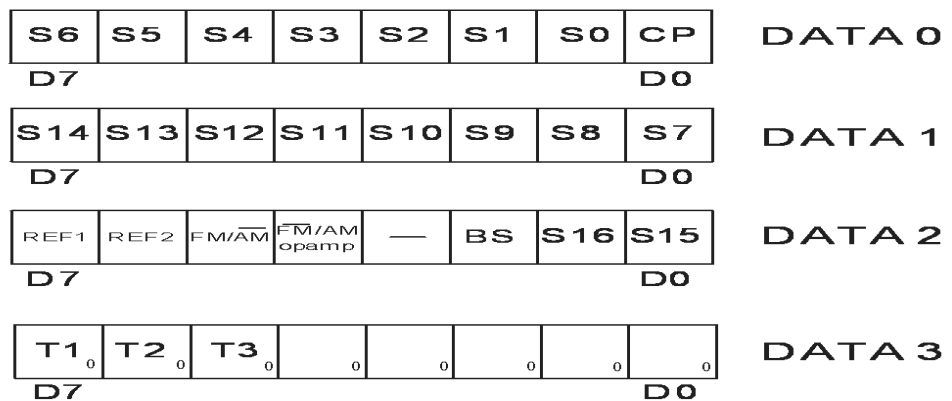
- AS = 0 Slave-address = 11000100<sub>2</sub> = C4<sub>16</sub>;
- AS = 1 Slave-address = 11000110<sub>2</sub> = C6<sub>16</sub>.

В лабораторном макете, как видно из схемы рис. 3.1, вывод AS подключен к высокому уровню, поэтому **начинать обращение к ИМС синтезатора следует только со Slave-адреса 11000110, в противном случае синтезатор не станет реагировать на передаваемые ему команды.**

Управляющие байты ИМС TSA6057 бывают четырех типов, называются они DATA0, DATA1, DATA2, DATA3, в каждом из них содержится свойственная только этому байту информация (рис. 3.3).



Информация, передаваемая по субадресу



Структура управляющих байтов

Рис. 3.3

Возможны три комбинации управляющих байтов, они показаны в верхней части рис. 3.3. Под субадресом здесь понимается байт, который передается после Slave-адреса и принимает три возможных значения:

- 00000010, т.е. субадрес 02, если передаются DATA2, DATA3;
- 00000000, т.е. субадрес 00, если передаются DATA0, DATA1;
- 00000011, т.е. субадрес 03, если передаются DATA3, DATA0, DATA1, DATA2.

Последний формат самый полный, но для сокращения времени передачи информации иногда полезны и сокращенные форматы 02 или 00.

**Что касается байта DATA3, то все его биты рекомендуется программировать нулями.** Этот байт используется для тестирования при производстве микросхемы, пользователям он не нужен.

Напряжение, управляющее частотой ГУН, может подаваться с выхода ИМС TSA6057 либо с потенциометра, что необходимо для ручного управления частотой ГУН. Для переключения с ручного режима управления частотой на автоматический служит соответствующий тумблер на корпусе макета.

Внутренняя структура ИМС управления синтезатором TSA6057 показана на рис. 3.4. Из рисунка, в частности, ясно, что к этой микросхеме могут быть подключены два отдельных ГУН:

- а) диапазона 0,512...30 МГц (этот диапазон называется в документации «AM») – к выводам 15, 14, 7 (как на рис. 3.1);
- б) диапазона 30...150 МГц (этот диапазон называется в документации «FM») – к выводам 13, 14, 5.

В данной работе используется только один ГУН диапазона «AM», поэтому соответствующим выбором управляющих битов нужно обеспечить именно его включение в петлю ФАПЧ синтезатора. Для этого ключ FM/AM (подходящий к выводу 15) должен быть замкнут, а ключ AM/FM (подключенный к выводу 13) – разомкнут. Состоянием этих ключей управляет бит, называемый  $\overline{\text{FM/AM OPAMP}}$ . Для выбора диапазона «AM» он должен находиться в состоянии «1». Это бит 4 управляющего байта DATA2.

Кроме бита  $\overline{\text{FM/AM OPAMP}}$ , необходимо правильно задать значение еще одного бита, отвечающего за выбор диапазона синтезатора – это бит FM/AM, работающий следующим образом:

- при  $\text{FM/AM} = 0$  в качестве входного сигнала принимается напряжение со входа 7 (вход буферного усилителя БУ1), как это сделано на рис. 3.1;
- при  $\text{FM/AM} = 1$  в качестве входного сигнала принимается напряжение со входа 5 (вход буферного усилителя БУ2).

Таким образом, для получения диапазона «AM» необходимо установить бит  $\text{FM/AM} = 0$ . Это бит 5 управляющего байта DATA2.

Шаг сетки частот  $f_{ref}$  устанавливается битами 7 и 6 управляющего байта DATA2 соответственно REF1, REF2, следующим образом:

REF1	REF2	Шаг, кГц
0	0	1
0	1	10
1	0	25
1	1	–

В зависимости от выбранного значения шага  $f_{ref}$  само требуемое значение частоты устанавливается принадлежащими байтам DATA0...DATA2 битами S0...S16 для диапазона «FM» (который в нашем макете не используется) или S0...S14 для диапазона «AM» по следующему правилу:

Бит «FM/AM»	Входные частоты	Диапазон
0	$(S_0 \cdot 2^0 + S_1 \cdot 2^1 + \dots + S_{13} \cdot 2^{13} + S_{14} \cdot 2^{14}) f_{REF}$	AM
1	$(S_0 \cdot 2^0 + S_1 \cdot 2^1 + \dots + S_{15} \cdot 2^{15} + S_{16} \cdot 2^{16}) f_{REF}$	FM

Задав битами S0...S14 для диапазона AM или битами S0...S16 для диапазона FM число и умножив его на значение шага сетки частот ( $f_{REF}$ ), получим истинное значение частоты, которое синтезатор будет поддерживать на выходе ГУН. Важно отметить, что минимальное значение частоты, задаваемое битами S0...S14 в диапазоне AM, составляет  $2^6$ , т.е. 64, а битами S0...S16 в диапазоне FM –  $2^8$ , т.е. 256.

Приведем пример установления частоты 5577 кГц:

- 1) выбираем шаг сетки частот 1 кГц, установив REF2 = 0, REF1 = 0;
- 2) делим 5577 кГц на 1 кГц, получаем число 5577 и переводим его в двоичный код (удобно делать это с помощью встроенного калькулятора Windows):  $5577_{10} = 001010111001001_2$ ;
- 3) записываем полученное число в соответствующие ячейки S14...S0 и отправляем пакет в синтезатор.

При условии правильного установления остальных управляющих битов точность полученного значения частоты на выходе синтезатора определяется только точностью настройки кварцевого резонатора, тактирующего ИМС TSA6057.

Из рис. 3.4 видно, что выход цифрового фазового детектора подключен к программируемому токовому усилителю вида «Charge Pump», т.е. «Зарядовый насос». Такой каскад генерирует импульсы тока, величина которых для данной микросхемы может устанавливаться программно битом CP (младший бит байта DATA0):

- при CP = 0 выходной ток 5 мкА;
- при CP = 1 выходной ток 450 мкА.

Эти токовые импульсы используются для управления частотой ГУН (они сглаживаются в ФНЧ, см. рис. 3.1). Обычно для установки частоты с целью сокращения переходного процесса устанавливают величину

импульсов тока 450 мкА, а при достижении захвата частоты (после окончания переходного процесса) ток снижают до 5 мкА.

Интерфейс управляющей программы показан на рис. 3.5. В верхней части окна программы приведены все шесть управляющих байтов, любой бит каждого из которых может быть установлен пользователем в 0 или 1. В средней части окна приведены три типа информационных пакетов, один из которых пользователь выбирает, поставив точку в соответствующей ячейке. Кнопками «Инкремент S15-S0» и «Декремент S15-S0» удобно пользоваться для уменьшения или увеличения кода частоты на единицу соответственно. Com-порт настроен по умолчанию, но на всякий случай приведем его настройки здесь: скорость 9600 бит/с, 8 бит данных, 1 бит стоповый, биты контроля и паритета отсутствуют.

Информационный пакет записывается в синтезатор при нажатии кнопки «Запись в порт», при этом красным цветом мигает индикатор «передача». Если микроконтроллер в макете получил данные (независимо от их содержания), он отправляет байт подтверждения приема компьютеру, при этом зеленым цветом загорается индикатор «прием».

### 3.2. Задание на выполнение лабораторной работы

#### 3.2.1. Исследование диапазона перестройки ГУН

Для исследования диапазона перестройки ГУН необходимо научиться переключать его поддиапазоны с персонального компьютера. Напоминаем, что для этого служит бит BS; чтобы изменить значение этого бита, нужно выполнить следующее:

- 1) правильно установить Slave-адрес 11000110 в байте ADDRESS;
- 2) установить субадрес 02 или 03 (рекомендуется в этом пункте 02) в байте SUBADDRESS;
- 3) указать соответствующий информационный пакет;
- 4) записать все нули в DATA BYTE 3;
- 5) поставить 1 в бит BS и отправить пакет в синтезатор.

Если все выполнено правильно, на макете загорится красный светодиод BS, что говорит об установлении бита в 1. Теперь таким же способом переключите этот бит в 0, затем опять в 1, следя за светодиодом.

Если вы научились правильно пересылать данные в синтезатор, переходите к исследованию диапазона перестройки ГУН.

Тумблер выбора ручного/автоматического управления ГУН переведите в положение «Исследование диапазона перестройки ГУН». При этом частота ГУН будет зависеть только от напряжения, задаваемого потенциометром, ручка регулировки которого выведена на боковую стенку макета. Это управляющее напряжение измеряется вольтметром (см. рис. 3.1). Снимите зависимость частоты ГУН от управляющего напряжения (с шагом 0,5...1 В) для BS = 0 и BS = 1, постройте соответствующие графики в отчете.

Переключите тумблер выбора ручного/автоматического управления ГУН в положение «Исследование синтезатора частоты».

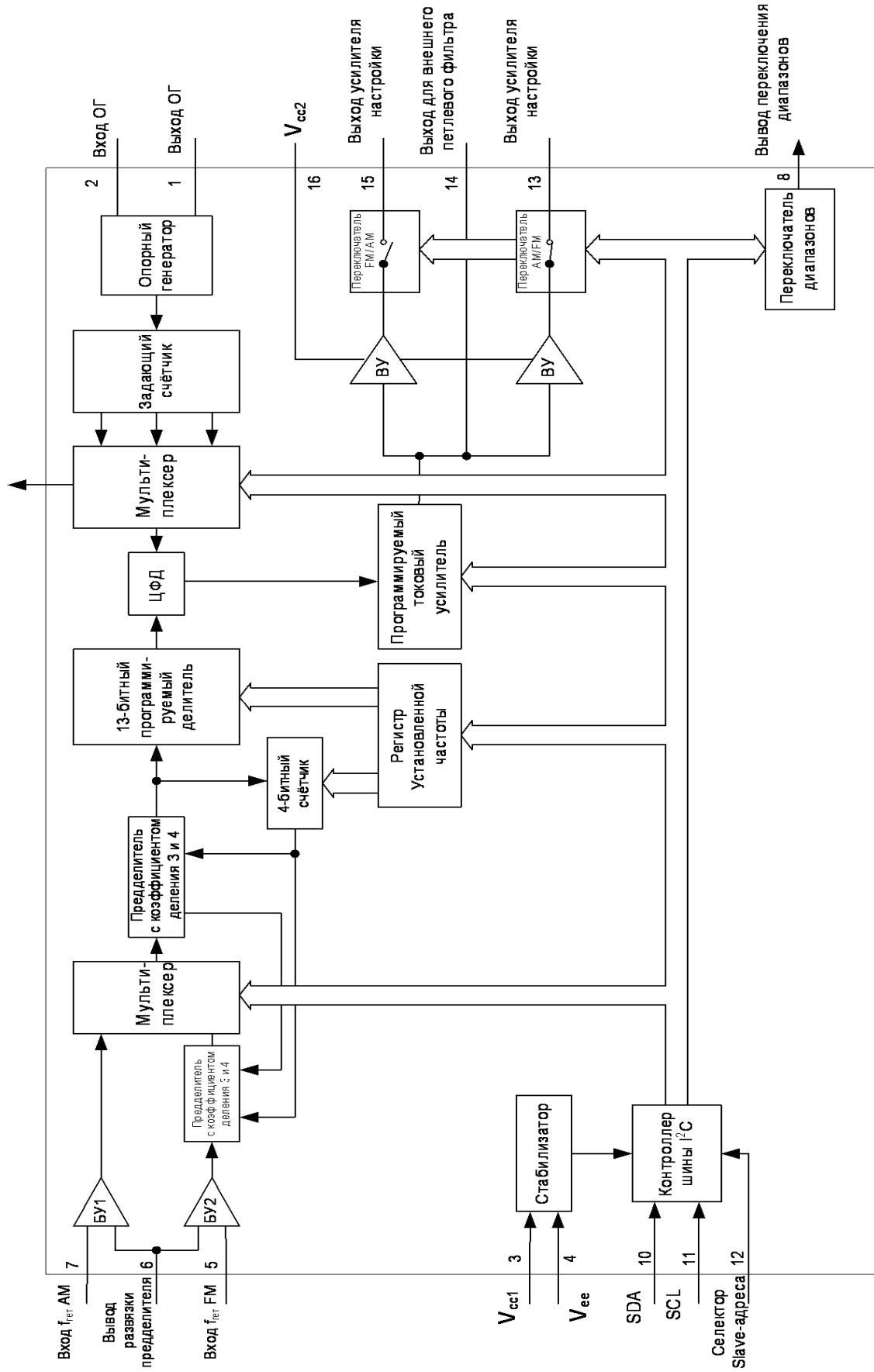


Рис. 3.4

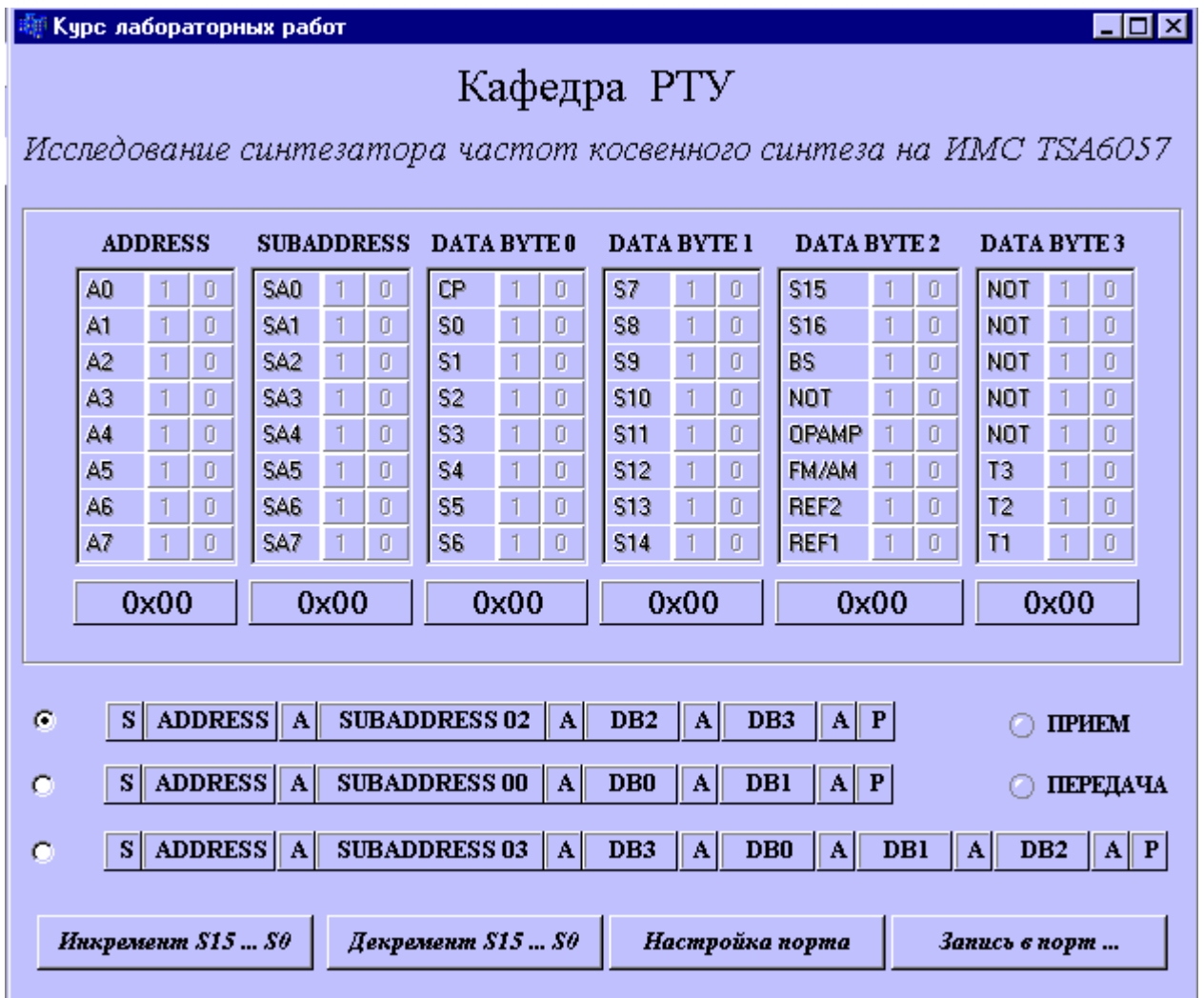


Рис. 3.5

### 3.2.2. Установка частоты выходного сигнала синтезатора

Получите у преподавателя задание на установку двух частот, одна из которых соответствует поддиапазону ГУН с  $BS = 1$ , другая – с  $BS = 0$ . Используя материалы п.3.1, сделайте соответствующие установки режимов синтезатора:

- правильно выберите информационный пакет и соответствующий ему субадрес;
- укажите диапазон «АМ» ИМС TSA 6057;
- выставьте нужное значение шага перестройки частоты синтезатора;
- укажите выбранный поддиапазон ГУН;
- заполните поля установки частоты S14...S0 (напоминаем, что для перевода чисел из десятичных в двоичные удобно пользоваться встроенным калькулятором Windows);
- биты S15, S16, CP могут быть заполнены в данном случае нулями;
- все биты DATA BYTE 3 должны быть заполнены нулями обязательно.

Отправьте сформированный пакет в синтезатор. Если на табло частотомера отобразилась нужная частота, продемонстрируйте ее



преподавателю и переходите к установлению второй заданной частоты. Получение этой частоты на выходе синтезатора также должен проконтролировать преподаватель.

Затем с помощью кнопок «Инкремент / Декремент S15...S0» прибавляйте или убавляйте частоту синтезатора на единицу выбранного вами шага частоты и отправляйте информационные пакеты в синтезатор, записывая в отчет получаемые при этом показания частотомера.

В отчете по п.3.2.1. посмотрите измеренные вами верхнюю и нижнюю граничные частоты у текущего поддиапазона ГУН. Попробуйте установить на синтезаторе частоту выше верхней граничной частоты ГУН (на 50...100 кГц), а затем частоту ниже нижней граничной частоты ГУН. По осциллографу и вольтметру, измеряющим управляющее напряжение ГУН, сделайте вывод о том, фазовый или частотно-фазовый дискриминатор используется в данном синтезаторе частоты.

### 3.2.3. Исследование переходных процессов установки частоты

В границах текущего поддиапазона ГУН выберите две частоты, одна из которых близка к его верхнему краю, другая – к нижнему (но обе они должны быть внутри поддиапазона). Удобнее для вас, если их двоичные коды будут отличаться на одну-две цифры, т.е. переключение между этими частотами можно будет осуществлять сменой одного бита  $S_i$ .

Установите бит  $CP = 0$  и переключите несколько раз частоту синтезатора с одной из выбранных таким образом частот на другую и обратно. По осциллографу отследите и зарисуйте в отчет форму переходного процесса (он займет единицы-доли секунды). Иногда переходной процесс можно наблюдать и на стрелочном вольтметре в виде колебания стрелки.

Установите бит  $CP = 1$  и повторите действия, выполненные согласно требованиям предыдущего абзаца. На этот раз переходной процесс будет в десятки раз короче. Зарисуйте его в отчет. Оцените длительность переходного процесса в зависимости от тока зарядового насоса и запишите полученные цифры в отчет.

Сделайте выводы по лабораторной работе.

## **Лабораторная работа № 4** **Исследование прямого цифрового синтезатора частоты** **на ИМС AD9832**

### 4.1. Описание лабораторной установки и программного обеспечения\*

Лабораторная установка включает в себя лабораторный макет синтезатора частоты, измерительные приборы (частотомер, осциллограф) и

---

\* Выражаем благодарность инженерам Баранову А.А., Серебрину О.А. и инженеру-программисту Булатову Р.А. за существенную помощь в подготовке данной лабораторной работы.

персональный компьютер, управляющий синтезатором. Назначение измерительных приборов:

- осциллограф - наблюдение формы колебания на выходе синтезатора;
- частотомер – контроль частоты колебания на выходе синтезатора (подключен параллельно осциллографу).

Лабораторный макет синтезатора частоты (структурная схема – рис.4.1) выполнен на основе ИМС прямого цифрового синтезатора частоты (Direct Digital Synthesizer – **DDS**) AD9832 фирмы «Analog Devices», вырабатывающей ток квазисинусоидальной формы, частота и начальная фаза которого зависят от управляющих битов, записываемых пользователем в память ИМС синтезатора с помощью специальной управляющей программы для персонального компьютера. Точковый сигнал преобразуется в синусоидальное напряжение буферным транзисторным каскадом и подается на измерительные приборы, по которым можно судить о его форме и частоте.

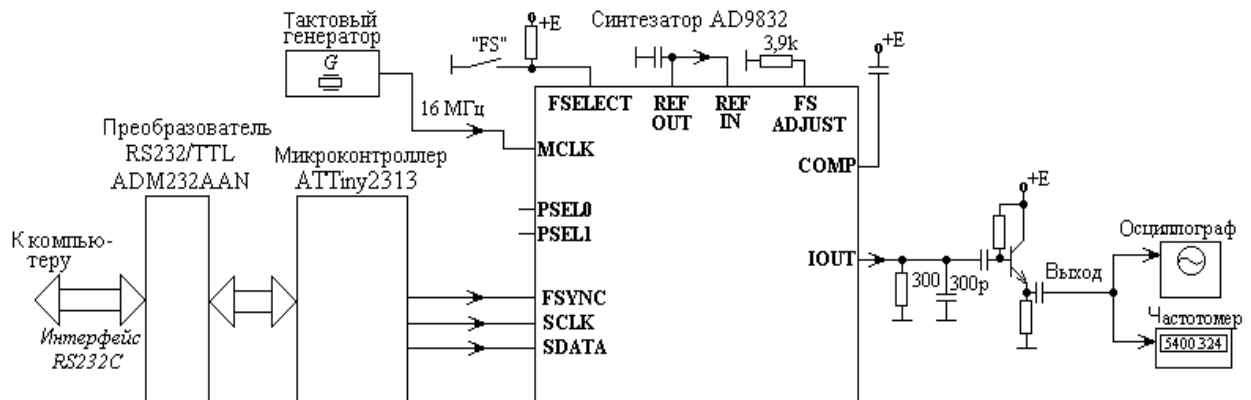


Рис. 4.1

Тактовый сигнал с частотой  $f_{MCLK} = 16$  МГц для ИМС синтезатора вырабатывается монокристаллическим кварцевым генератором и подается на вход MCLK микросхемы. Поскольку микросхема AD9832 обладает 32-разрядным аккумулятором фазы (структуру микросхемы см. на рис. 4.2), то частота выходного колебания синтезатора  $f_{OUT}$  будет определяться следующим образом:

$$f_{OUT} = (f_{MCLK} / 2^{32}) * \text{FREQ},$$

где FREQ – 32-х разрядный (в двоичном представлении) код частоты, записанный в один из регистров частоты FREQ0 REG, FREQ1 REG. Из этой формулы видно, что данный синтезатор способен формировать синусоидальный сигнал в диапазоне частот от сотых долей герца до единиц мегагерц без каких-либо переключений. Все необходимые данные синтезатор получает от компьютера через микроконтроллер ATtiny2313 фирмы ATMEL, в памяти которого находится программа преобразования данных из формата интерфейса RS-232C в специальный формат последовательной передачи данных, встроенный в ИМС AD9832.

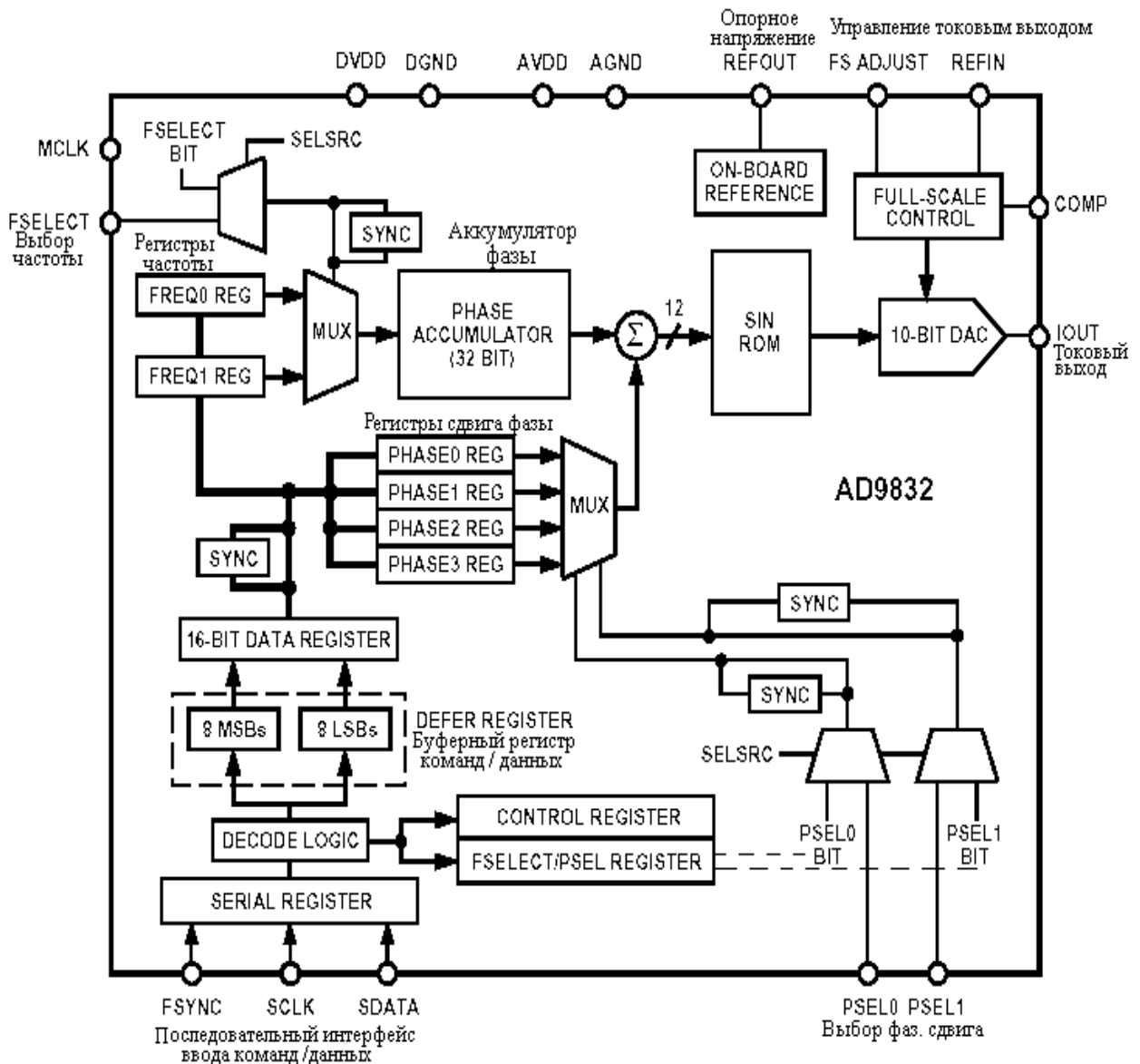


Рис. 4.2

Кроме двух 32-разрядных регистров FREQ0 REG и FREQ1 REG, в которых могут храниться коды частоты выходного сигнала, в ИМС синтезатора предусмотрены еще четыре 12-разрядных регистра, в которых могут быть записаны четыре возможных значения начальной фазы выходного сигнала: PHASE0 REG...PHASE3 REG. Регистры выбора частоты и регистры выбора сдвига фазы подключены к фазовому аккумулятору через мультиплексоры (MUX), управляемые одним из двух способов: аппаратно или программно. **Способ выбора регистра частоты или начальной фазы задается битом SELSRC прошивки синтезатора:**

- SELSRC = 1 - программный выбор, когда за подключение конкретного регистра к фазовому аккумулятору отвечают определенные биты прошивки синтезатора: FSELECT (для частоты) и PSEL0, PSEL1 (для фазового сдвига); нужно помнить, что в режиме программного выбора частоты (фазы) на входе FSELECT (на входах PSEL0, PSEL1) должен быть установлен низкий логический уровень;

- SELSRC = 0 - аппаратный выбор, когда указанные выше биты игнорируются, а выбор регистра зависит от логических уровней на входах ИМС FSELECT (для частоты) и PSEL0, PSEL1 (для фазового сдвига).

Пример:

- установлено FSELECT = 0, следовательно, используется регистр FREQ0 REG;

- установлено PSEL0 = 0, PSEL1 = 0, следовательно, используется регистр PHASE0 REG.

В данном лабораторном макете, как это видно из рис. 4.1, предусмотрено ручное управление только состоянием входа FSELECT, для чего на верхней крышке лабораторного макета установлен тумблер «FS».

Нужно отметить, что смену регистров частоты или фазового сдвига нежелательно производить в моменты положительного фронта тактового сигнала синтезатора, в противном случае возможны искажения выходного сигнала. Для устранения нежелательных последствий таких переключений в ИМС AD9832 предусмотрены подключаемые по желанию пользователя **логические блоки синхронизации загрузки «SYNC»** (см. рис. 4.2). При установке бита SYNC = 1 включается задержка смены регистров частоты и фазы, необходимая для устранения искажений синусоиды; если же SYNC = 0, смена частоты или фазы происходит асинхронно. Впрочем, для данной лабораторной работы указанное обстоятельство существенного значения не имеет, и бит SYNC может быть установлен произвольно.

Опишем теперь **порядок загрузки регистров и записи команд синтезатора AD9832**. Протокол обмена данными, принятый в синтезаторе, предусматривает передачу данных и команд 16-битными словами D15...D0 (рис. 4.3), в которых предусмотрены:

- биты для передачи команд C3...C0 (это команды пересылки данных в регистры синтезатора);

- биты A3...A0 адреса регистра фазы или частоты, в который отправляют данные (табл. 4.1);

- биты данных о частоте или фазе MSB...LSB (8 бит);

- команды для установки значений битов SYNC, SELSRC (их значение см. выше);

- команды для установки значений битов SLEEP, RESET, CLR.

**SLEEP** = 1 - режим пониженного энергопотребления микросхемы, выходной сигнал отсутствует («спящий» режим); SLEEP = 0 – обычный рабочий режим.

**RESET** = 1 – сброс аккумулятора фазы, на выходе синтезатора присутствует ток, равный половине полного значения токовой шкалы; RESET = 0 – обычный рабочий режим.

**CLR** = 1 – сброс битов SYNC, SELSRC в ноль. Бит CLR после установки пользователем в 1 автоматически возвращается в 0 (в отличие от битов SLEEP и RESET).

Формат для записи данных в регистры частоты или фазы

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
C3=0	C2	C1	C0	A3	A2	A1	A0	MSB							LSB

Команды пересылки      Адреса регистров частоты (фазы)      8 бит передаваемых в регистры данных

Формат для установки значений битов SYNC и SELSRC

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	SYNC	SELSRC	X	X	X	X	X	X	X	X	X	X	X	X

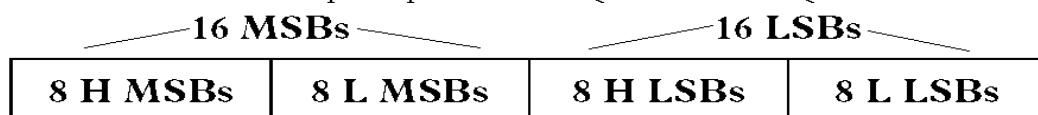
Формат для установки значений битов SLEEP, RESET, CLR

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	SLEEP	RESET	CLR	X	X	X	X	X	X	X	X	X	X	X

MSB - старший бит данных, LSB - младший бит данных, X - значение бита игнорируется

Рис. 4.3

32-х битный регистр частоты **FREQ0 REG** или **FREQ1 REG**



12-битный регистр фазы **PHASE0 REG ... PHASE3 REG**

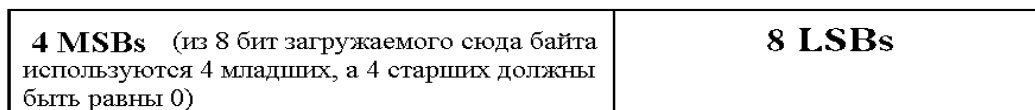


Рис. 4.4

Таблица 4.1

A3	A2	A1	A0	Адресуемый байт регистра
0	0	0	0	FREQ0 REG 8 L LSBs
0	0	0	1	FREQ0 REG 8 H LSBs
0	0	1	0	FREQ0 REG 8 L MSBs
0	0	1	1	FREQ0 REG 8 H MSBs
0	1	0	0	FREQ1 REG 8 L LSBs
0	1	0	1	FREQ1 REG 8 H LSBs
0	1	1	0	FREQ1 REG 8 L MSBs
0	1	1	1	FREQ1 REG 8 H MSBs
1	0	0	0	PHASE0 REG 8 LSBs
1	0	0	1	PHASE0 REG 8 MSBs
1	0	1	0	PHASE1 REG 8 LSBs
1	0	1	1	PHASE1 REG 8 MSBs
1	1	0	0	PHASE2 REG 8 LSBs
1	1	0	1	PHASE2 REG 8 MSBs
1	1	1	0	PHASE3 REG 8 LSBs
1	1	1	1	PHASE3 REG 8 MSBs

Из рис. 4.3, в частности, видно, что передать в какой-либо регистр частоты или фазы можно **за один цикл обращения к ИМС синтезатора только 8 бит данных**. Поэтому 32-х битные регистры частоты `FREQ0 REG` и `FREQ1 REG` разделены на 4 байта, а 12-битные регистры фазы `PHASE0 REG...PHASE3 REG` – на 2 байта, как это показано на рис. 4.4. Адреса каждого из этих байтов приведены в табл. 4.1.

Список команд, управляющих загрузкой данных в регистры частоты и фазы, приведен в табл. 4.2. Из этой таблицы ясно, что данные через последовательный порт синтезатора поступают порциями в один байт, а в регистры частоты или фазы загружаются двухбайтными словами, поскольку байт, переданный первым, дожидается следующего байта в промежуточном 16-битном регистре `DEFER REGISTER`, который можно увидеть на рис. 4.2.

Таким образом, чтобы загрузить 12-разрядный регистр фазового сдвига `PHASEi REG`, достаточно одной пересылки из промежуточного регистра `DEFER REGISTER`, а для загрузки регистра частоты необходимо две таких пересылки.

Приведем пример последовательности команд для установления частоты синтезатора. Пусть необходимо в качестве рабочего регистра выбрать `FREQ1` регистр и установить частоту  $f_{\text{OUT}} = 1,1234567$  МГц при тактовой частоте  $f_{\text{MCLK}} = 25$  МГц. Выбор рабочего регистра частоты пусть производится программным способом (`SELSRC = 1`).

1. Выводим синтезатор из спящего режима, устанавливаем бит `SELSRC = 1` (как это сделать – см. рис. 4.3). На входе `FSELECT` нужно установить логический 0.

2. Указываем в качестве рабочего регистра `FREQ1 REG`, для чего отправляем в синтезатор команду `D15...D0 = 0101 1 0000000000`, см. табл. 4.2 и рис. 4.3.

3. Находим содержание байтов `8H MSBs...8L LSBs` (рис.4.4), используя встроенный калькулятор `Windows`:

$$\text{FREQ} = (f_{\text{OUT}} / f_{\text{MCLK}}) * 2^{32} \approx 193008391_{10} = 1011100000010001001100000111;$$

$$8\text{H MSBs} = 00001011; \quad 8\text{L MSBs} = 10000001;$$

$$8\text{H LSBs} = 00010011; \quad 8\text{L LSBs} = 00000111.$$

4. Записываем 8 бит частоты в `DEFER REGISTER`, начиная с самого старшего байта `8H MSBs` (что не обязательно). Для этого записываем команду `D15...D0 = 0011 0111 00001011`, см. табл. 4.1, 4.2 и рис. 4.3.

5. Записываем еще 8 бит частоты (это `8L MSBs`) и отправляем вместе `8H MSBs` и `8L MSBs` в регистр `FREQ1 REG` с помощью команды `D15...D0 = 0010 0110 10000001`.

6. Аналогично загружаем 8 бит частоты (теперь это `8H LSBs`) в `DEFER REGISTER`: `D15...D0 = 0011 0100 00010011`.

7. Дописываем последние 8 бит частоты (это 8L LSBs) и отправляем вместе 8H LSBs и 8L LSBs в регистр FREQ1 REG с помощью команды D15...D0 = 0010 0110 00000111.

После этой записи на выходе ИМС появляется колебание с требуемой частотой.

Таблица 4.2

C3	C2	C1	C0	Команда
0	0	0	0	Записывает 16 «фазовых» бит (из которых 8 содержатся в данном информационном пакете, а другие 8 уже находятся в DEFER REGISTER) в указанный битами адреса регистр PHASE0 REG...PHASE3 REG
0	0	0	1	Записывает 8 «фазовых» бит в DEFER REGISTER
0	0	1	0	Записывает 16 бит частоты (из которых 8 содержатся в данном информационном пакете, а другие 8 уже находятся в DEFER REGISTER) в указанную битами адреса часть регистра FREQ0 REG или FREQ1 REG
0	0	1	1	Записывает 8 бит частоты в DEFER REGISTER
0	1	0	0	При SELSRC=1 выбирает рабочий регистр фазы, используя биты D9 как PSEL0 и D10 как PSEL1. (Если установлено SELSRC=0, эти биты игнорируются, а для выбора используются одноименные входы ИМС.)
0	1	0	1	При SELSRC=1 выбирает рабочий регистр частоты, используя бит D11 как FSELECT. (Если установлено SELSRC=0, этот бит игнорируется, а для выбора используется одноименный вход ИМС.)
0	1	1	0	При SELSRC=1 одновременно выбирает рабочий регистр фазы, используя биты D9 как PSEL0 и D10 как PSEL1, и частоты, используя бит D11 как FSELECT. (Если установлено SELSRC=0, эти биты игнорируются, а для выбора используются одноименные входы ИМС.)
0	1	1	1	Зарезервировано (применяется для тестирования)

## 4.2. Выполнение лабораторной работы

4.2.1. Запустите программу Project-AD9832.exe. Настройте в этой программе COM-порт на частоту передачи данных 56 кГц.

Включите питание синтезатора и измерительных приборов. Тумблером FS установите логический 0 на входе FSELECT ИМС синтезатора. Задайте синтезатору спящий режим. Проконтролируйте отсутствие сигнала на выходе синтезатора.

4.2.2. Выведите синтезатор из спящего режима. Сбросьте фазовый аккумулятор, отправив в синтезатор бит RESET = 1. Затем установите бит RESET = 0.

Выберите в качестве рабочего регистра частоты FREQ0 REG (программным способом, установив для этого SELSRC = 1) и запрограммируйте на выходе синтезатора частоту 10 кГц. Пронаблюдайте форму получившейся синусоиды. При наличии анализатора спектра – зарисуйте спектр полученного колебания в отчет.

Затем установите последовательно частоты 2МГц и 3МГц, посмотрите форму синусоиды (по возможности – спектр) и сделайте соответствующие выводы.

4.2.3. Задайте синтезатору режим аппаратного выбора рабочего регистра частоты (SELSRC = 0). Получите у преподавателя два значения частоты на каждого студента и запишите их коды в регистры FREQ0 REG и FREQ1 REG. Переключая тумблер FS, проконтролируйте вместе с преподавателем наличие и смену заданных рабочих частот на выходе синтезатора. Этот пункт выполняет индивидуально каждый студент, участвующий в лабораторной работе.

Сделайте соответствующие выводы по работе.

## Библиографический список

1. Разевиг В.Д. Схемотехническое моделирование с помощью Micro-Cap 7. - М.: Горячая линия-Телеком, 2003. - 368 с.
2. Белов Л.А. Формирование стабильных частот и сигналов: учеб. пособие для студ. высш. учеб. заведений. - М.: Издательский центр «Академия», 2005. - 224 с.

## Содержание

Лабораторная работа № 1. Исследование работы ВЧ ЦАП в радиопередающем устройстве .....	
Лабораторная работа № 2. Исследование петли ФАПЧ цифрового синтезатора частоты .....	
Лабораторная работа № 3. Исследование синтезатора частоты косвенного синтеза на ИМС TSA6057.....	
Лабораторная работа № 4. Исследование прямого цифрового синтезатора частоты на ИМС AD9832.....	



ФЕДЕРАЛЬНОЕ АГЕНТСТВО ПО ОБРАЗОВАНИЮ  
РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

# ЦИФРОВОЕ ФОРМИРОВАНИЕ РАДИОСИГНАЛОВ

Методические указания  
к лабораторным работам

