

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА»

Кафедра «Электронные вычислительные машины»

«СОГЛАСОВАНО»

«УТВЕРЖДАЮ»

Декан факультета ВТ

Проректор РОПиМД

_____ Д.А. Перепелкин
«__» _____ 2020 г.

_____ А.В. Корячко
«__» _____ 2020 г.

Заведующий кафедрой ЭВМ

_____ Б.В. Костров
«__» _____ 2020 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Б1.В.09 «Проектирование цифровых устройств»

Направление подготовки

09.03.01 Информатика и вычислительная техника

Направленность (профиль) подготовки

«Вычислительные машины, комплексы, системы и сети»

Уровень подготовки

Академический бакалавриат

Квалификация (степень) выпускника — бакалавр

Форма обучения — очная

Рязань 2020 г

ЛИСТ СОГЛАСОВАНИЙ

Рабочая программа составлена с учетом требований федерального государственного образовательного стандарта высшего образования по направлению подготовки (специальности) 09.03.01 Информатика и вычислительная техника (уровень бакалавриата), утвержденного приказом Минобрнауки России от 19.09.2017 г. № 929.

Программу составил

к.т.н., доц. кафедры

«Электронные вычислительные машины»

А.В. Кистрин

Программа рассмотрена и одобрена на заседании кафедры ЭВМ

« ___ » _____ 20__ г., протокол № _____

Заведующий кафедрой

«Электронные вычислительные машины»,

д.т.н., проф. кафедры ЭВМ

Б.В. Костров

1. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы магистратуры

Рабочая программа по дисциплине «Проектирование цифровых устройств» является составной частью основной профессиональной образовательной программы (ОПОП) академического бакалавриата «Вычислительные машины, комплексы, системы и сети», разработанной в соответствии с ФГОС ВО по направлению подготовки 09.03.01 Информатика и вычислительная техника (уровень бакалавриата), утвержденным приказом Минобрнауки России от 19.09.2017 № 929.

Целью освоения дисциплины «Проектирование цифровых устройств» является формирование у будущих специалистов знаний и умений, необходимых для решения профессиональных задач в области разработки программно-аппаратного обеспечения цифровой обработки информации, настройки и эксплуатации встраиваемых систем.

Задачи дисциплины:

- 1) Получение и закрепление у обучающихся теоретических знаний о принципах построения цифровых устройств и принципах обработки информации на аппаратном уровне.
- 2) Получение обучающимися практических навыков по проектированию цифровых устройств, в том числе на базе программируемых логических интегральных схем (ПЛИС).
- 3) Формирование у обучающихся информационно-библиографической культуры и навыков работы с технической документацией, в том числе на иностранном языке.

Перечень планируемых результатов обучения по дисциплине

Код компетенции	Содержание компетенций	Перечень планируемых результатов обучения по дисциплине
ПК-6	Способен осуществлять программно-аппаратную реализацию алгоритмов цифровой обработки информации	<p>ПК-6.1. Знает технический английский язык; методологию и маршрут проектирования цифровых схем, особенности проектирования систем по нанометровым технологическим нормам, современные методы проектирования цифровых систем; основные задачи этапа функционально-логического проектирования и связь этого этапа с другими этапами в общем маршруте проектирования БИС; основные формы представления логических функций, а также инженерные и машинные алгоритмы и методы их минимизации и последующего синтеза логических схем в заданном библиотечном базисе; булева алгебра и элементная база цифровых ИС; цифровая микросхемотехника.</p> <p>ПК-6.2. Умеет аналитически синтезировать цифровые устройства; владеть средствами САПР для различных методологий синтеза; другие характеристики.</p> <p>ПК-6.3. Трудовые действия: Определение стилей описания цифровых блоков и выбор языков описания аппаратуры (Verilog, VHDL, SystemVerilog); разработка RTL-описания цифровых блоков СнК; разра-</p>

		ботка тестовых воздействий для верификации RTL-описания цифровых блоков.
--	--	--

2. Место дисциплины в структуре ОПОП бакалавриата

Дисциплина «Проектирование цифровых устройств» является обязательной, относится к обязательной части основной профессиональной образовательной программы академического бакалавриата «Вычислительные машины, комплексы, системы и сети» по направлению подготовки 09.03.01 Информатика и вычислительная техника ФГБОУ ВО «РГРТУ».

Дисциплина изучается по очной форме обучения на 4 курсе в 7 и 8 семестрах.

Программа курса ориентирована на возможность получения теоретических знаний и практических навыков в области разработки программно-аппартных средств цифровой обработки информации.

Постреквизиты дисциплины. Компетенции, полученные в результате освоения дисциплины необходимы обучающемуся при освоении следующих дисциплин: «Преддипломная практика», «Научно-исследовательская работа», подготовки к государственной итоговой аттестации (подготовки и защиты выпускной квалификационной работы).

3. Объем дисциплины и виды учебной работы

Общая трудоемкость (объем) дисциплины составляет 8 зачетных единицы (ЗЕ), 288 часов:

3 ЗЕ (108) в 7ом семестре и 5 ЗЕ (180) в 8ом семестрах для очной формы обучения.

Вид учебной работы	Всего часов	
	Очная форма	
	7 семестр	8 семестр
Общая трудоемкость дисциплины, в том числе:	288	
	108	180
Контактная работа обучающихся с преподавателем (всего), в том числе:	48	48
Лекции	16	24
Лабораторные работы	16	24
Практические занятия	16	0
Самостоятельная работа обучающихся (всего), в том числе:	192	
	60	132
Курсовая работа / курсовой проект	-	16
Контроль (подготовка к зачёту)	9	45
Консультации в семестре	-	-
Иные виды самостоятельной работы	51	71
Вид промежуточной аттестации обучающихся:	Зачёт	Экзамен, КП

4. Содержание дисциплины

В структурном отношении программа представлена следующими разделами:

Раздел 1. Арифметические и логические основы цифровых устройств;

Раздел 2. Элементарная база цифровых вычислительных устройств;

Раздел 3. Синтез и анализ логических устройств комбинационного типа;

Раздел 4. Синтез и анализ устройств с элементами памяти;

Раздел 5. Синтез и анализ цифровых автоматов;

Раздел 6. Проектирование устройств цифровой обработки информации на базе ПЛИС;

Раздел 7. Проектирование микропроцессорных систем на основе ПЛИС.

4.1. Содержание дисциплины, структурированное по темам (разделам)

Тема 1. Арифметические и логические основы цифровых устройств

Системы счисления, выполнение арифметических и логических операций в двоичной системе счисления. Основы алгебры логики. Логические аксиомы, тождества и теоремы. Выбор базиса. Описание цифровых устройств на языке Verilog HDL

Тема 2. Элементная база цифровых вычислительных устройств

Схемотехника логических элементов ТТЛ и КМОП. Программируемые логические интегральные схемы, классификация, назначение, структура. Системы автоматизированного проектирования устройств на основе ПЛИС.

Тема 3. Синтез и анализ логических устройств комбинационного типа

Основные задачи синтеза и анализа комбинационных схем. Составление таблицы истинности. Запись логических функций в СДНФ или в СКНФ. Разработка схемы устройства для реализации на основе ПЛИС. Составление описания на языке Verilog. Составление теоретических временных диаграмм. Анализ элементов расширенного базис ПЛИС. Анализ типовых вычислительных устройств комбинационного типа: мультиплексоров, одноразрядного полусумматор, одноразрядного сумматора, инкремента, параллельного сумматора с последовательным переносом, дешифраторов и шифраторов, компараторов кодов. . Описания типовых вычислительных устройств комбинационного типа на языке Verilog. Универсальный логический элемент ПЛИС на основе мультиплексора. Синтез преобразователей кодов - прямого кода в обратный и дополнительный, двоичного в код Грея. Синтез АЛУ комбинационного типа.

Тема 4. Синтез и анализ цифровых схем с элементами памяти

Асинхронные триггеры с прямыми и с инверсными установочными входами, схемы, физика работы, таблицы истинности, временные диаграммы. Синхронный RS-триггер. Двухступенчатый RS-триггер. Статический и динамический D-триггеры. JK-триггер. Счетный триггер. Комбинированные триггеры в ПЛИС. Описание триггеров на языке Verilog. Регистры: параллельный, сдвигающий, универсальный, буферный. Регистровая память в процессорах. АЛУ регистрового типа, описание на языке Verilog. Счетчики: асинхронные, синхронные, многофункциональные. Построение счетчиков с произвольным модулем. Описание счетчиков на языке Verilog. Распределители импульсов. Постоянные запоминающие устройства. Оперативные запоминающие устройства. Запоминающие устройства в ПЛИС.

Тема 5. Синтез и анализ конечных автоматов

Этапы синтеза конечного автомата. Синтез реверсивного счетчика по модулю. Постановка задачи. Граф автомата. Выбор разрядности памяти и кодирование состояний автомата. Таблица переходов. Описание конечного автомата на языке Verilog. Тестирование автомата.

Тема 6. Проектирование устройств цифровой обработки информации на базе ПЛИС

Построение комбинационных умножителей. Реализация конвейерных вычислительных модулей. Параллельное выполнение операций.

Тема 7. Проектирование микропроцессорных систем на основе ПЛИС

Архитектуры микропроцессорных систем. Структуры процессоров. Выбор системы команд процессора. Разработка процессора для реализации в ПЛИС. Разработка функцио-

нальной схема процессора. Разработка состава и форматов системы команд с непосредственной, с регистровой, с косвенной регистровой, с прямой адресацией. Разработка модуля управления адресами команд и устройства синхронизации записи данных. Разработка блока РОН и модуля АЛУ. Разработка схемы процессора. Разработка программ для синтезированного процессора.

4.2. Разделы дисциплины и трудоемкость по видам учебных занятий (в академических часах).

Очная форма обучения

№ п/п	Тема (раздел)	Общая трудоемкость, всего часов	Контактная работа обучающихся с преподавателем					Самостоятельная работа обучающихся	Контроль (подготовка к зачету)
			Всего	Лекции	Практические занятия	Лабораторные работы	Другие виды		
1	2	3	4	5	6	7	8	9	10
1	Раздел 1. Арифметические и логические основы цифровых устройств;	18	6	2	4	0	0	10	2
2	Раздел 2. Элементная база цифровых вычислительных устройств;	17	6	2	4	0	0	10	1
3	Раздел 3. Синтез и анализ логических устройств комбинационного типа;	37	18	6	4	8	0	16	3
4	Раздел 4. Синтез и анализ устройств с элементами памяти;	36	18	6	4	8	0	15	3
	Всего в 7ом семестре	108	48	16	16	16	0	51	9
5	Раздел 5. Синтез и анализ цифровых автоматов;	59	20	8	0	12	0	24	15
6	Раздел 6. Проектирование устройств цифровой обработки информации на базе ПЛИС	59	20	8	0	12	0	24	15
6	Раздел 6. Проектирование микропроцессорных систем на основе ПЛИС.	46	8	8	0	0	0	23	15
	Курсовой проект	16	0	0	0	0	0	16	0
	Всего в 8ом семестре	180	48	24	0	24	0	87	45
	Всего:	288	96	40	16	40	0	138	54

Виды практических, лабораторных и самостоятельных работ

Очная форма обучения

Тема	Вид работы	Наименование и содержание работы	Трудоемкость, часов
Раздел 1. Арифметические и логические основы цифровых устройств	Практическая работа	Понятие системы счисления. 2,8,16СС. Способы представления чисел в ЭВМ. Форматы данных. Арифметические операции в 2, 8, 16 СС.	2 2
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам	6 4
Раздел 2. Элементная база цифровых вычислительных устройств	Практическая работа	Основы алгебры логических высказываний. Синтез логических элементов на различных базах	2 2
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам	6 4
Раздел 3. Синтез и анализ логических устройств комбинационного типа	Лабораторная работа	Простейшие комбинационные схемы полусумматор, сумматор, мультиплексор, демультиплексор, шифратор, дешифратор, компаратор. Исследование описания простейших комбинационных схем на языке Verilog HDL	4 4
	Практическая работа	Знакомство с системой автоматизированного проектирования Intel (Altera) Quartus II Канонический метод проектирования цифровых устройств	2 2
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам Подготовка к практическим занятиям	4 8 4
Раздел 4. Синтез и анализ устройств с элементами памяти	Лабораторная работа	Синтез и анализ элементов памяти. Синтез и анализ счётных устройств	4 4
	Практическая работа	Типы триггеров. Асинхронные и синхронные статические триггеры. Динамические триггеры.	2 2
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам Подготовка к практическим занятиям	4 7 4
Раздел 5. Синтез и анализ цифровых автоматов	Лабораторная работа	Конечные автоматы. Принципы построения Синтез вычислительного устройства, как КА	4 8
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам	12 12
Раздел 6. Проектирование устройств цифровой обработки информации на базе ПЛИС	Лабораторная работа	Выполнение сложных арифметических операций на ПЛИС Работа с встроенными элементами памяти. Обработка массивов Цифровая обработка информации с использованием ПЛИС	4 4 4
	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий Подготовка к лабораторным работам	12 12
Раздел 7. Проектирование микропроцессорных систем на основе ПЛИС	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий	23
Курсовой проект			16

Тема	Вид работы	Наименование и содержание работы	Трудоемкость, часов
Контроль (подготовка к зачёту)	Самостоятельная работа	Изучение конспекта лекций и рекомендованной литературы	54

5. Перечень учебно-методического обеспечения для самостоятельной работы обучающихся по дисциплине

1. Цифровая схемотехника. Часть 1 : практикум на персональном компьютере / составители Л. Н. Ильина. — Москва : Московский технический университет связи и информатики, 2014. — 36 с. — ISBN 2227-8397. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: <http://www.iprbookshop.ru/63370.html> (дата обращения: 08.01.2020). — Режим доступа: для авторизир. Пользователей.

2. Суханова, Н. В. Основы электроники и цифровой схемотехники : учебное пособие / Н. В. Суханова ; под редакцией В. С. Кудряшов. — Воронеж : Воронежский государственный университет инженерных технологий, 2017. — 96 с. — ISBN 978-5-00032-226-0. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: <http://www.iprbookshop.ru/70815.html> (дата обращения: 08.01.2020). — Режим доступа: для авторизир. Пользователей

6. Фонд оценочных средств для проведения промежуточной аттестации обучающихся по дисциплине

Фонд оценочных средств приведен в Приложении к рабочей программе дисциплины (см. документ «Оценочные материалы по дисциплине «Проектирование цифровых устройств»

7. Перечень основной и дополнительной учебной литературы, необходимой для освоения дисциплины

Основная учебная литература:

1. Новиков Ю.В. Введение в цифровую схемотехнику [Электронный ресурс]/ Новиков Ю.В.- Электрон.текстовые данные.- М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.- 392 с.- Режим доступа: <http://www.iprbookshop.ru/52187.-> ЭБС "IPRbooks", по паролю (дата обращения: 21.06.2016)

2. Микропроцессоры и микропроцессорные устройства [Электронный ресурс]: учебное пособие для студентов энергетических специальностей/ А.А. Виноградов [и др.].- Электрон.текстовые данные.- Белгород: Белгородский государственный технологический университет им. В.Г. Шухова, ЭБС АСВ, 2012.- 167 с.- Режим доступа: <http://www.iprbookshop.ru/28360.-> ЭБС "IPRbooks" , по паролю (дата обращения: 21.06.2016)

Дополнительная учебная литература:

3. Болдырихин О.В. Гарвардская RISC-архитектура в микроконтроллерах AVR. Средства ввода-вывода, хранения и обработки цифровой и аналоговой информации в микроконтроллерах AVR для построения микропроцессорных систем управления [Электронный ресурс]: методические указания к лабораторной работе по дисциплине "Микропроцессорные системы"/ Болдырихин О.В.- Электрон.текстовые данные.- Липецк: Липецкий государственный технический университет, ЭБС АСВ, 2013.- 39 с.- Режим доступа:

<http://www.iprbookshop.ru/22860>.- ЭБС "IPRbooks", по паролю (дата обращения: 21.06.2016)

4. Кирнос В.Н. Введение в вычислительную технику. Основы организации ЭВМ и программирование на Ассемблере [Электронный ресурс]: учебное пособие/ Кирнос В.Н.- Электрон.текстовые данные.- Томск: Томский государственный университет систем управления и радиоэлектроники, Эль Контент, 2011.- 172 с.- Режим доступа: <http://www.iprbookshop.ru/13921>.- ЭБС "IPRbooks", по паролю (дата обращения: 21.06.2016)

8. Перечень ресурсов информационно–телекоммуникационной сети Интернет, необходимых для освоения дисциплины

Профессиональные базы данных, информационно-справочные системы:

1) Информационно-правовой портал ГАРАНТ.РУ [Электронный ресурс]. – URL: <http://www.garant.ru>. – Режим доступа: свободный доступ (дата обращения 02.02.2019).

2) Справочная правовая система КонсультантПлюс [Электронный ресурс]. – URL: <http://www.consultant.ru/online/>. – Режим доступа: свободный доступ (будние дни – 20.00 - 24.00, выходные и праздничные дни – круглосуточно) (дата обращения 02.02.2019).

9. Методические указания для обучающихся по освоению дисциплины

Указания в рамках лекций

Во время лекции студент должен вести краткий конспект.

Работа с конспектом лекций предполагает просмотр конспекта в тот же день после занятий. При этом необходимо пометить материалы конспекта, которые вызывают затруднения для понимания. При этом обучающийся должен стараться найти ответы на затруднительные вопросы, используя рекомендуемую литературу. Если ему самостоятельно не удалось разобраться в материале, необходимо сформулировать вопросы и обратиться за помощью к преподавателю на консультации или ближайшей лекции.

Обучающимся необходимо регулярно отводить время для повторения пройденного материала, проверяя свои знания, умения и навыки по контрольным вопросам.

Указания в рамках подготовки к промежуточной аттестации

При подготовке к экзамену в дополнение к изучению конспектов лекций, учебных пособий, слайдов и другого раздаточного материала предусмотренного рабочей программой дисциплины, необходимо пользоваться учебной литературой, рекомендованной к настоящей рабочей программе. При подготовке к зачету нужно изучить теорию: определения всех понятий и подходы к оцениванию до состояния понимания материала и самостоятельно решить по несколько типовых задач из каждой темы (в том случае если тема предусматривает решение задач). При решении задач всегда необходимо уметь качественно интерпретировать итог решения.

Указания в рамках лабораторных работ

Лабораторные работы составляют важную часть профессиональной подготовки студентов. Они направлены на экспериментальное подтверждение теоретических положений и формирование учебных и профессиональных практических умений.

- Выполнение студентами лабораторных работ направлено на следующие цели:
- обобщение, систематизацию, углубление, закрепление полученных теоретических знаний по конкретным темам дисциплин;
- формирование необходимых профессиональных умений и навыков.

Выполнению лабораторной работы предшествует проверка знаний студентов – их теоретической готовности к выполнению задания.

Помимо выполнения работы для каждой лабораторной работы предусмотрена процедура защиты, в ходе которой преподаватель проводит устный или письменный опрос студентов для контроля понимания и правильной интерпретации полученных результатов и усвоения ими основных теоретических и практических знаний по теме лабораторной работы.

Указания в рамках самостоятельной работы студентов

Самостоятельная работа студентов по дисциплине играет важную роль в ходе всего учебного процесса. Методические материалы и рекомендации для обеспечения самостоятельной работы студентов готовятся преподавателем и выдаются студентам в виде раздаточных материалов или оформляются в виде электронного ресурса используемого в рамках системы дистанционного обучения ФГБОУ ВО «РГРТУ».

Самостоятельное изучение тем учебной дисциплины способствует:

- закреплению знаний, умений и навыков, полученных в ходе аудиторных занятий;
- углублению и расширению знаний по отдельным вопросам и темам дисциплины;
- освоению умений прикладного и практического использования полученных знаний.

Рекомендации по работе с литературой

Теоретический материал курса становится более понятным, когда дополнительно к прослушиванию лекции и изучению конспекта, изучается дополнительная рекомендованная литература. Литературу по курсу рекомендуется изучать в библиотеке, с использованием доступной электронной библиотечной системы или с помощью сети Интернет (источники, которые могут быть использованы без нарушения авторских прав).

10. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине

При проведении занятий по дисциплине используются следующие информационные технологии:

- удаленные информационные коммуникации между студентами и преподавателем, ведущим лекционные и практические занятия, посредством информационной образовательной среды ФГБОУ ВО «РГРТУ», позволяющие осуществлять оперативный контроль графика выполнения и содержания образовательного процесса, решение организационных вопросов, консультирование;
- доступ к современным профессиональным базам данных (в том числе международным реферативным базам данных научных изданий) и информационным справочным системам;
- проведение аудиторных занятий с использованием презентаций и раздаточных материалов в электронном виде;
- выполнение студентами различных видов учебных работ с использованием лицензионного программного обеспечения, установленного на рабочих местах студента в компьютерных классах и в помещениях для самостоятельной работы, а также для выполнения самостоятельной работы в домашних условиях.

Перечень лицензионного программного обеспечения:

- 1) Операционная система Windows XP Professional (лицензия Microsoft DreamSpark Membership ID 700102019) или выше;
- 2) Quartus® II Web Edition Software v8.1 (Now with MegaCore IP Library which includes the Nios® II Processor and OpenCore Plus for IP Evaluation)

11. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине

Для освоения дисциплины необходимы:

1) для проведения лекционных занятий необходима аудитория с достаточным количеством посадочных мест, соответствующая необходимым противопожарным нормам и санитарно-гигиеническим требованиям, для проведения лекций аудитория должна быть оснащена проекционным оборудованием;

2) для проведения лабораторных работ необходим класс персональных компьютеров с установленными операционными системами Microsoft Windows XP (или выше) и установленным лицензионным программным обеспечением Quartus® II Web Edition Software v8.1;

3) для проведения практических занятий необходим класс персональных компьютеров с установленными операционными системами Microsoft Windows XP (или выше) и доступом в сеть Интернет.

Рабочая программа составлена в соответствии с Федеральным государственным образовательным стандартом высшего образования по направлению подготовки 09.03.01 Информатика и вычислительная техника (квалификация выпускника – бакалавр, форма обучения – очная).

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА»

Кафедра «Электронные вычислительные машины»

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ

Б1.В.09 «Проектирование цифровых устройств»

Направление подготовки

09.03.01 Информатика и вычислительная техника

Направленность (профиль) подготовки

«Вычислительные машины, комплексы, системы и сети»

Уровень подготовки

Академический бакалавриат

Квалификация (степень) выпускника — бакалавр

Форма обучения — очная

1 ОБЩИЕ ПОЛОЖЕНИЯ

Оценочные материалы – это совокупность учебно-методических материалов (практических заданий, описаний форм и процедур проверки), предназначенных для оценки качества освоения обучающимися данной дисциплины как части ОПОП.

Цель – оценить соответствие знаний, умений и владений, приобретенных обучающимся в процессе изучения дисциплины, целям и требованиям ОПОП в ходе проведения промежуточной аттестации.

Основная задача – обеспечить оценку уровня сформированности компетенций, закрепленных за дисциплиной.

Контроль знаний обучающихся проводится в форме промежуточной аттестации. Промежуточная аттестация проводится в форме экзамена.

Форма проведения экзамена - тестирование, письменный опрос по теоретическим вопросам и выполнение практического задания.

2 ОПИСАНИЕ ПОКАЗАТЕЛЕЙ И КРИТЕРИЕВ ОЦЕНИВАНИЯ КОМПЕТЕНЦИЙ

Сформированность каждой компетенции (или ее части) в рамках освоения данной дисциплины оценивается по трехуровневой шкале:

- 1) пороговый уровень является обязательным для всех обучающихся по завершении освоения дисциплины;
- 2) продвинутый уровень характеризуется превышением минимальных характеристик сформированности компетенций по завершении освоения дисциплины;
- 3) эталонный уровень характеризуется максимально возможной выраженностью компетенций и является важным качественным ориентиром для самосовершенствования.

Уровень освоения компетенций, формируемых дисциплиной:

Описание критериев и шкалы оценивания тестирования:

Шкала оценивания	Критерий
3 балла (эталонный уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 85 до 100%
2 балла (продвинутый уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 70 до 84%
1 балл (пороговый уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 50 до 69%
0 баллов	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 0 до 49%

Описание критериев и шкалы оценивания теоретического вопроса:

Шкала оценивания	Критерий
3 балла (эталонный уровень)	выставляется студенту, который дал полный ответ на вопрос, показал глубокие систематизированные знания, смог привести примеры, ответил на дополнительные вопросы преподавателя
2 балла (продвинутый уровень)	выставляется студенту, который дал полный ответ на вопрос, но на некоторые дополнительные вопросы преподавателя ответил только с помощью наводящих вопросов
1 балл (пороговый уровень)	выставляется студенту, который дал неполный ответ на вопрос в билете и смог ответить на дополнительные вопросы только с помощью преподавателя
0 баллов	выставляется студенту, который не смог ответить на вопрос

Описание критериев и шкалы оценивания практического задания:

Шкала оценивания	Критерий
6 баллов (эталонный уровень)	Задача решена верно

4 балла (продвинутый уровень)	Задача решена верно, но имеются неточности в логике решения
2 балла (пороговый уровень)	Задача решена верно, с дополнительными наводящими вопросами преподавателя
0 баллов	Задача не решена

На промежуточную аттестацию (зачёт) выносятся тест, два теоретических вопроса и одна задача. Максимально студент может набрать 15 баллов. Итоговый суммарный балл студента, полученный при прохождении промежуточной аттестации, переводится в традиционную форму по системе «отлично», «хорошо», «удовлетворительно» и «неудовлетворительно».

Оценка «отлично» выставляется студенту, который набрал в сумме 15 баллов (выполнил все задания на эталонном уровне). Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

Оценка «хорошо» выставляется студенту, который набрал в сумме от 10 до 14 баллов при условии выполнения всех заданий на уровне не ниже продвинутого. Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

Оценка «удовлетворительно» выставляется студенту, который набрал в сумме от 5 до 9 баллов при условии выполнения всех заданий на уровне не ниже порогового. Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

Оценка «неудовлетворительно» выставляется студенту, который набрал в сумме менее 5 баллов или не выполнил всех предусмотренных в течение семестра практических заданий.

3 ПАСПОРТ ОЦЕНОЧНЫХ МАТЕРИАЛОВ ПО ДИСЦИПЛИНЕ

Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции (или её части)	Вид, метод, форма оценочного мероприятия
Раздел 1. Архитектуры микропроцессорных систем.	ПК-6	Экзамен
Раздел 2. Структуры процессоров микропроцессорных систем.	ПК-6	Экзамен
Раздел 3. Система команд микроконтроллеров ARM Cortex M3.	ПК-6	Экзамен
Раздел 4. Обработка данных в микроконтроллерах ARM Cortex M3.	ПК-6	Экзамен
Раздел 5. Периферийные устройства микропроцессорных систем.	ПК-6	Экзамен
Раздел 6. Аналоговые интерфейсы микропроцессорных систем.	ПК-6	Экзамен

4. Типовые вопросы для текущего контроля.

1. Как создать новый файл для ввода описания на языке Verilog?
2. Основные элементы структуры модуля описания на Verilog.
3. Типы сигналов. Параллельные и последовательные операторы языка Verilog.
4. Операторы присваивания «assign», особенности применения.
5. Поясните правила записи всех операторов, использованных в работе.
6. Способы структурного описания схем на Verilog.
7. Особенности поведенческого описания на Verilog.
8. Виды логических операторов языка Verilog.
9. Синтаксис и применение оператора условного присваивания.

10. Вопрос Числа, заданные в десятичной системе счисления запишите в двоичной, и в 16-ричной системах счисления. Приведите запись чисел в виде констант языка Verilog.

Ответ.

$$20 = 10100_2 = 14_{16}$$

$$20 = 5'b10100 = 2'h14$$

$$10 = 1010_2 = a_{16}$$

$$10 = 4'b1010 = 1'ha$$

Вопрос. Мультиплексор 2 в 1, функциональное назначение, обозначение, таблица истинности, логические функции, схема.

Решение. Мультиплексор - переключатель - комбинационная схема, которая передает на выход сигнал с того информационного входа, чей адрес в данный момент присутствует на адресных входах, имеет m адресных входов, 2^m информационных входов и один выход.

Таблица истинности для мультиплексора составлена из следующих соображений.

Если адрес $a = 1$, то выход $q = x$, иначе, при $a = 0$ $q = y$.

Вопрос. Дешифратор – демultipлексор 2 в 4 , функциональное назначение, обозначение, описание на языке Verilog.

Решение.

Дешифратор (обозначают DC - decoder) осуществляет преобразование двоичного M -разрядного кода в код «1 из N » (или унарный код), в котором каждой комбинации значений входных сигналов соответствует сигнал, равный 1, только на одном выходе., имеющий M входов и 2^M выходов. Дешифратор, имеющий дополнительные входы разрешения «е» (Enable), называется дешифратором - демultipлексором.

При построении схемы для формирования каждого выходного сигнала требуется 3-входовая схема «И». Выход « q_0 », например, формируется в соответствии с уравнением: $q_0 = nd_1 \cdot nd_0 \cdot e$. Для каждого входного сигнала необходим инвертор.

Вопрос. Устройство сдвига комбинационного типа, функциональное назначение, обозначение, описание на языке Verilog.

Решение. Пусть задана работка 4-разрядного комбинационного устройства, выполняющего арифметический сдвиг вправо.

Анализ устройства арифметического сдвига вправо. Арифметический сдвиг вправо используется для деления на 2 чисел со знаком, представленных в дополнительном коде. При арифметическом сдвиге вправо старший знаковый разряд сохраняется, и копируется в соседний младший разряд. Эта операция называется расширением знака. Выдвигаемый разряд является признаком переноса c . Заметим, для умножения на 2 беззнаковых чисел, и чисел со знаком используют логический сдвиг влево.

Вопрос. Одноразрядный сумматор, функциональное назначение, обозначение, таблица истинности, логические функции, схема, описание на Verilog.

Решение. Функциональное назначение. Одноразрядный сумматор выполняет арифметическое суммирование кодов чисел. В каждом разряде производится суммирование трех цифр: первого и второго слагаемых данного разряда (a) и (b), и переноса из соседнего младшего разряда (c). Выходами схемы являются сумма для данного разряда (s) и перенос в следующий старший разряд (p). Включая параллельно несколько подобных схем можно получить сумматор с произвольным числом разрядов (с последовательным переносом).

Таблица истинности. Учитывается, что все слагаемые равнозначны. Значения переноса и суммы образуют двухразрядное двоичное число, равное количеству единиц во входных сигналах. Сумма $s = 1$, если количество входных сигналов, равных 1 нечетно (1 или 3). Перенос $p = 1$, если количество входных сигналов, равных 1 больше одного (2 или 3).

Логические функций составляются таблице истинности в совершенной дизъюнктивной нормальной форме (СДНФ). Минимизация позволяет получить минимальную дизъюнктивную нормальную форму – МДНФ.

$$p = \bar{a} \cdot \bar{b} \cdot c \vee a \cdot \bar{b} \cdot c \vee a \cdot b \cdot \bar{c} \vee a \cdot b \cdot c;$$

$$s = \bar{a} \cdot \bar{b} \cdot c \vee \bar{a} \cdot b \cdot \bar{c} \vee a \cdot \bar{b} \cdot \bar{c} \vee a \cdot b \cdot c$$

$$p = a \cdot b \vee a \cdot c \vee b \cdot c;$$

$$s = \bar{a} \cdot \bar{b} \cdot c \vee \bar{a} \cdot b \cdot \bar{c} \vee a \cdot \bar{b} \cdot \bar{c} \vee a \cdot b \cdot c$$

По логическим функциям составлена схема. при описании на Verilog использован оператор объединения, который учитывает, что в устройстве суммируется три слагаемых, а результат представляют две одноразрядные переменные. Из таблицы истинности следует, что сигналы «р» и «s» можно объединить

Вопрос. Асинхронный $\bar{R}\bar{S}$ триггер с инверсными установочными входами, функциональное назначение, схема, теоретические временные диаграммы, описание на Verilog.

Решение.

Триггер – элемент памяти с двумя устойчивыми состояниями. Элементы И—НЕ, соединенные в замкнутую цепь, образуют $\bar{R}\bar{S}$ -триггера. Режим хранения информации, при котором в контуре действует положительная обратная связь, возникает при подаче на оба установочных входа сигнала 1: $\bar{s} = \bar{r} = 1$, при этом логические элементы передают сигналы положительной обратной связи по замкнутому контуру. Положительная обратная связь обеспечивает сохранение состояния триггера. Работу триггера описывают таблица истинности и теоретические временные диаграммы. На диаграммах отмечены интервалы, которым соответствуют постоянные значения всех сигналов: «хр.» - режим хранения ($\bar{s} = \bar{r} = 1$); «уст.1» установка 1 ($\bar{s} = 0$; $\bar{r} = 1$); «уст.0» - установка 0 ($\bar{s} = 1$; $\bar{r} = 0$); «запр.» – запрещенная комбинация входов ($\bar{s} = \bar{r} = 0$). При запрещенной комбинации входные сигналы некорректны, а при переходе в состояние хранения имеем неопределенный выходной сигнал.

Вопрос Описание 8-разрядного сумматора на языке Verilog

Составьте на языке Verilog описание 4-разрядного сумматора, имеющего входные 4-разрядные коды А и В, выходной 4-разрядный код Q, входной перенос – С, выходной перенос – Р. Заметим, что бит выходного переноса Р и 4-разрядный выходной код Q образуют 5-разрядное число.

Ответ. Для заданной задачи наиболее удачным является поведенческое описание, в основе которого алгоритм функционирования. Результат суммирования n-разрядных чисел может иметь n+1 разряд. Дополнительный разряд – это перенос. В основе описания один оператор параллельного назначения (с ключевым словом assign), в левой части которого объединенный вектор, содержащий выходной перенос Р и 8-разрядную сумму Q.

```
module adder (a,b,q,c,p);
input [7:0] a, b;
input c;
output [7:0] q;
output p;
assign {p,q} = a+b+c;
endmodule
```


Вопрос . Описание компаратора кодов на языке Verilog

Составьте на языке Verilog описание компаратора 4-разрядных кодов А и В, выход которого E=1 при A = B.

Ответ. Компаратор кодов выполняет сравнение кодов чисел. Основными отношениями между двумя двоичными кодами чисел А и В, через которые можно выразить все остальные, являются «равно» и «больше».

Для формирования признака равенства E чисел А и В необходимо поразрядно выполнить операцию исключающее ИЛИ, и из результатов сравнения отдельных бит сформировать общий результат. Признак E равенства четырехразрядных чисел А и В, принимающий значение 1 при равенстве чисел, можно записать в виде:

$$E = (A_3 \oplus B_3) \vee (A_2 \oplus B_2) \vee (A_1 \oplus B_1) \vee (A_0 \oplus B_0)$$

Описание компаратора по логическому уравнению на языке Verilog имеет следующий вид:

```
//Компаратор, вариант 1
module comp_v1 (a, b, e);
input [3:0]a,b;
output e;
assign e=~( (a[3]^b[3]) | (a[2]^b[2]) | (a[1]^b[1]) | (a[0]^b[0]));
endmodule
```

Поведенческое описание компаратора представляет устройство как «черный ящик», и описывает алгоритмом его функционирования, или зависимость выходного сигнала от входных сигналов. Описание, в основе которого алгоритм, как правило, короче и проще в восприятии.

При поведенческом описании компаратора признаку «e» присваивается результат операции сравнения входных кодов «a» и «b».

```
// Компаратор, вариант 2
module comp_v3 (a, b, e);
input [3:0]a,b;
output e;
assign e=a==b;
endmodule
```

Вопросы. Синтез комбинационных схем логической функции

По заданной логической функции составьте таблицу истинности, схему, описание на языке Verilog, теоретические временные диаграммы

- 1) $Y = (X1 \cdot \overline{X2}) \vee (\overline{X1} \cdot X2);$
- 2) $Y = \overline{X1} \cdot \overline{X2};$
- 3) $Y = \overline{(X1 \cdot X2 \vee \overline{X1} \cdot \overline{X2})};$
- 4) $Y = (X1 \cdot \overline{X2}) \vee (\overline{X1} \cdot X2) \vee (\overline{X1} \cdot \overline{X2});$
- 5) $Y = (X1 \cdot \overline{X2}) \vee (\overline{X1} \cdot X2) \vee (X1 \cdot X2);$
- 6) $Y = (X1 \cdot \overline{X2}) \vee (\overline{X1} \cdot X2) \vee (\overline{X1} \cdot \overline{X2});$
- 7) $Y = X3 \cdot ((X1 \cdot \overline{X2}) \vee (\overline{X1} \cdot X2));$
- 8) $Y = \overline{X3 \cdot ((X1 \cdot X2) \vee (\overline{X1} \cdot \overline{X2}))};$
- 9) $Y = (X1 \cdot X2 \cdot X3) \vee (\overline{X1} \cdot \overline{X2} \cdot \overline{X3});$
- 10) $Y = (X1 \cdot X2 \cdot X3) \vee (\overline{X1} \cdot \overline{X2} \cdot \overline{X3}) \vee (\overline{X1} \cdot X2 \cdot \overline{X3});$
- 11) $Y = (\overline{X1} \cdot \overline{X2} \cdot \overline{X3}) \vee (\overline{X1} \cdot X2 \cdot \overline{X3}) \vee (X1 \cdot \overline{X2} \cdot \overline{X3}) \vee (X1 \cdot X2 \cdot \overline{X3});$
- 12) $Y = (X1 \cdot X2 \cdot X3) \vee (X1 \cdot \overline{X2} \cdot \overline{X3}) \vee (\overline{X1} \cdot X2 \cdot \overline{X3}) \vee (\overline{X1} \cdot \overline{X2} \cdot X3);$

Вопрос . Описание дешифратора демультиплексора с двумя входами данных на языке Verilog

Составьте описание на языке Verilog дешифратора демультиплексора с двумя входами данных, «d1,d0», прямым входом разрешения «e», и прямыми выходами «q3..q0».

Ответ. Дешифратор осуществляет преобразование двоичного М-разрядного кода в код «1 из N» (или унарный код), в котором каждой комбинации значений входных сигналов соответствует сигнал, равный 1, только на одном выходе. Полный дешифратор имеет М входов и N = 2М выходов.

Дешифратор, имеющий дополнительные разрешающие входы, называется дешифратором - демультиплексором.

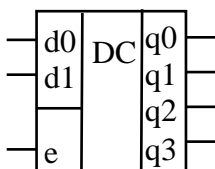
Дешифратор – демультиплексорс двумя входами данных имеет 4 выхода.

По приведенной таблице истинности составим логические уравнения.

По приведенной таблице истинности составим логические уравнения.

$$q_0 = \overline{d_1} \cdot \overline{d_0} \cdot e; \quad q_1 = d_1 \cdot \overline{d_0} \cdot e; \quad q_2 = \overline{d_1} \cdot d_0 \cdot e; \quad q_3 = d_1 \cdot d_0 \cdot e;$$

Пр логическим уравнениям составлено описание дешифратора - демультиплексора на языке Verilog.

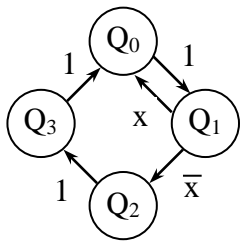


d1d0	e	q3	q2	q1	q0
0 0	1	0	0	0	1
0 1	1	0	0	1	0
1 0	1	0	1	0	0
1 1	1	1	0	0	0
x x	0	0	0	0	0

```

module decoder (d, e, q);
  input [1:0]d;
  input e;
  output [3:0] q;
  assign q[3] = d[1] & d[0] & e;
  assign q[2] = d[1] & ~d[0] & e;
  assign q[1] = ~d[1] & d[0] & e;
  assign q[0] = ~d[1] & ~d[0] & e;
endmodule

```



Вопрос Проведите синтез схемы управляющего автомата, соответствующего заданному графу

Решение.

В соответствии с заданным графом цифровой автомат имеет 4 внутренних состояния и под воздействием тактовых импульсов С и входных сигналов Х переходит из одного состояния в другое.

Входные сигналы - одноразрядные С,Х, выходной – двухразрядный сигнал состояния Q.

1) Выбор емкости памяти и типа триггеров. Схема автомата должна содержать N триггеров, при этом $2^N \geq K$, где K – количество состояний автомата. Для рассматриваемого примера N=2. В простейшем случае состояния кодируются соответствующими двоичными кодами: Q₀-00, Q₁-01, и т.д. При построении схем на ПЛИС, в качестве элемента памяти автомата предпочтение отдают D-триггеру. Функция переходов для D-триггера имеет вид: $q(t+1)=d(t)$. Состояние, в которое переходит триггер в (t+1)-м такте определяется входным сигналом в предыдущем, t-м такте.

Таблица 1.

Q _T		Q _{T+1}		X	D	
q1	q0	q1	q0		d1	d0
0	0	0	1	1	0	1
0	1	1	0	/X	1	0
0	1	0	0	X	0	0
1	0	1	1	1	1	1
1	1	0	0	1	0	0

2) Составление таблицы переходов. По графу составим описание микропрограммы в форме таблицы 1, где: Q_{T+1} – состояние, в которое переходит автомат; Q_T - исходное состояние автомата; X – условие перехода; d1 d0 – двоичный код, подаваемый на входы триггеров, равный коду состояния Q_{T+1}.

3) Логические выражения для функций переходов. Выделяя строки таблицы, в которых d0=1, запишем логическое уравнение для сигнала d0, зависящего от исходного состояния Q_T и условия X. Аналогично уравнение для d1 записывается посредством

анализа строк, в которых d1=1.

$$d0 = \overline{q1} \cdot \overline{q0} \vee q1 \cdot \overline{q0} = \overline{q0} \quad ;$$

$$d1 = \overline{q1} \cdot q0 \cdot \overline{x} \vee q1 \cdot \overline{q0};$$

4) По логическим уравнениям составлена схема, изображенная в символах САПР.

4. Вопросы к экзамену

1. Арифметические и логические основы ЭВМ. Выбор базиса. Преобразование и минимизация логических функций.
2. Элементная база цифровых и вычислительных устройств.
3. Схемотехническая реализация логических элементов ТТЛ и КМОП.
4. Анализ базовых логических элементов.
5. Описание комбинационных схем на Verilog.
6. Синтез комбинационных схем. Минимизация логических функций.
7. Синтез сумматора.
8. Четырехразрядный сумматор. Описание на Verilog.
9. Компаратор кодов. Описание компаратора на Verilog.
10. Мультиплексор. Функциональное назначение. Описание на Verilog.
11. Разработка АЛУ комбинационного типа. Описание на Verilog.
12. Дешифраторы. Дешифратор для семисегментного индикатора.
13. Преобразователи кодов. Код Грея.
14. Асинхронные статические триггеры с установочными входами.
15. Синхронный RS - триггер.
16. Синхронный статический D -триггер.
17. Описание статических триггеров на Verilog.
18. Динамический D -триггер.

19. JK-триггер. Счетный триггер.
20. Описание динамических триггеров на Verilog.
21. Асинхронный и синхронный счетчики. Функциональное назначение.
22. Реверсивные счетчики.
23. Описание счетчиков на языке Verilog.
24. Применение счетчиков. Импульсная модуляция. Частотные модуляторы.
25. Параллельный и сдвигающий регистры. Функциональное назначение.
26. Генератор псевдослучайной последовательности.
27. Синтез конечных автоматов. Этапы синтеза. Методика тестирования.
28. Проектирование счетчиков как цифровых автоматов.
29. Описание конечных автоматов на языке Verilog.
30. Система на кристалле SOC (SystemonChip), функциональный состав.
31. Синтез процессора на основе ПЛИС. Выбор архитектуры системы.
32. Выбор конфигурации синтезируемого процессора.
33. Выбор конфигурации синтезированного процессора.
34. Разработка системы синхронизации синтезированного процессора.
35. Регистровая модель синтезированного процессора.
36. Разработка функциональной схемы синтезированного процессора.
37. Разработка системы команд синтезированного процессора.
38. Разработка проекта процессора в САПР.
39. Конфигурация процессора в микропроцессорных устройствах.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА»

Кафедра «Электронные вычислительные машины»

МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Б1.В.09 «Проектирование цифровых устройств»

Направление подготовки

09.03.01 Информатика и вычислительная техника

Направленность (профиль) подготовки

«Вычислительные машины, комплексы, системы и сети»

Уровень подготовки

Академический бакалавриат

Квалификация (степень) выпускника — бакалавр

Форма обучения — очная

1. МЕТОДИЧЕСКИЕ УКАЗАНИЯ К САМОСТОЯТЕЛЬНОЙ РАБОТЕ

Самостоятельная работа студентов по дисциплине «Проектирование цифровых устройств» играет важную роль в ходе всего учебного процесса. Самостоятельная работа способствует закреплению знаний, умений и навыков, приобретаемых в ходе различных видов аудиторных занятий.

Основными видами самостоятельной работы по дисциплине являются: подготовка к лабораторным и практическим занятиям (доработка конспекта лекции с применением учебника, методической и дополнительной литературы; подбор иллюстраций (примеров) к теоретическим положениям; подготовка доклада на заданную тему; самостоятельное изучение отдельных вопросов и тем курса) и подготовка к процедуре промежуточной аттестации.

Работа с конспектом лекций предполагает просмотр конспекта в тот же день после занятий. При этом необходимо пометить материалы конспекта, которые вызывают затруднения для понимания. При этом обучающийся должен стараться найти ответы на затруднительные вопросы, используя рекомендуемую литературу. Если ему самостоятельно не удалось разобраться в материале, необходимо сформулировать вопросы и обратиться за помощью к преподавателю на консультации или ближайшей лекции.

Лабораторные работы и практические занятия составляют важную часть профессиональной подготовки студентов. Они направлены на экспериментальное подтверждение теоретических положений и формирование учебных и профессиональных практических умений.

Выполнение студентами лабораторных работ направлено на следующие цели:

- обобщение, систематизацию, углубление, закрепление полученных теоретических знаний по конкретным темам дисциплин;
- формирование необходимых профессиональных умений и навыков.

Выполнению лабораторной работы предшествует проверка знаний студентов – их теоретической готовности к выполнению задания.

Помимо выполнения работы для каждой лабораторной работы предусмотрена процедура защиты, в ходе которой преподаватель проводит устный или письменный опрос студентов для контроля понимания и правильной интерпретации полученных результатов и усвоения ими основных теоретических и практических знаний по теме лабораторной работы.

Практические занятия направлены на закрепление основных теоретических знаний и положений курса, полученных обучающимися в рамках лекционных и самостоятельных занятий на практике. Практическому занятию предшествует предварительная подготовка обучающегося в соответствии с тематикой занятия.

При подготовке к экзамену в дополнение к изучению конспектов лекций, учебных пособий, слайдов и другого раздаточного материала предусмотренного рабочей программой дисциплины, необходимо пользоваться учебной литературой, рекомендованной к настоящей рабочей программе. При подготовке к зачету нужно изучить теорию: определения всех понятий и подходы к оцениванию до состояния понимания материала и самостоятельно решить по нескольким типовым задач из каждой темы (в том случае если тема предусматривает решение задач). При решении задач необходимо наличие умений пояснить получаемые результаты и ход решения.

Теоретическая составляющая курса «Проектирование цифровых устройств» становится более понятной, когда дополнительно к прослушиванию лекции и изучению конспекта, обучающимся изучается дополнительная рекомендованная литература.

Типовые задания для самостоятельной работы:

- Чтение и анализ учебной литературы по темам и разделам курса;
- подготовка к лабораторным и практическим занятиям;
- изучение тем дисциплины, выносимых для самостоятельного изучения;

- выполнение контрольной работы, рефератов (для заочной формы обучения).
- подготовка и сдача экзамена.

2. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ПОДГОТОВКЕ РЕФЕРАТОВ

Реферат представляет собой краткий доклад по определённой теме, в котором собрана информация из одного или нескольких источников. Данный вид работ направлен на более глубокое самостоятельное изучение студентами лекционного материала или рассмотрения вопросов для дополнительного изучения.

Типовые темы рефератов по разделам курса «Проектирование цифровых устройств»:

Раздел 1

1. Способы аппаратной реализации операции деления
2. Способы аппаратной реализации операции умножения
3. Способы реализации сложных арифметических операций на ПЛИС

Раздел 2

1. Современные элементные базы для проектирования ЦУ
2. Программируемые логические интегральные схемы.

Раздел 3

1. Применение комбинационных схем в вычислительной технике

Раздел 4

1. Применение схем с памятью в вычислительной технике

Раздел 5

1. Принципы построения устройств на базе ЦА
2. Построение ЦА на логических элементах малой интеграции.

Раздел 6

1. Высокопроизводительные системы на базе ПЛИС
2. Обработка изображений на базе ПЛИС

Раздел 7

1. Существующие синтезированные процессоры. Достоинства и недостатки применения синтезируемых процессоров.
2. Синтез процессора, как этап разработки и отладки нового устройства

Основные требования к оформлению:

1. Общий объем работы от 30 до 40 страниц. Реферат должен содержать введение, основную часть с анализом и выводам по рассматриваемому вопросу и обоснованное заключение. Список используемых источников – не менее 15 наименований.

2. Оформление основного текста в соответствии с ГОСТ 7.32-2017 «Отчет о научно-исследовательской работе. Структура и правила оформления». Оформление библиографического списка в соответствии с ГОСТ 7.1-2003 «Библиографическая запись».

3. Дата отправки на проверку устанавливается преподавателем.