

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ ИМЕНИ
В.Ф. УТКИНА"

СОГЛАСОВАНО

Зав. выпускающей кафедры

УТВЕРЖДАЮ

Архитектура ЭВМ
рабочая программа дисциплины (модуля)

Закреплена за кафедрой	Сетевое обучение
Учебный план	09.03.04_24_00_ МГТУ.rlx 09.03.04 Программная инженерия
Квалификация	бакалавр
Форма обучения	очная
Общая трудоемкость	

Распределение часов дисциплины по семестрам

Семестр (<Курс>.<Семестр на курсе>)	4 (2.2)		5 (3.1)		Итого	
	Неделя		Неделя			
Вид занятий	УП	РП	УП	РП	УП	РП
Лекции	32	32	32	32	64	64
Лабораторные	16	16	16	16	32	32
Практические			16	16	16	16
Иная контактная работа	0,25	0,25	0,35	0,35	0,6	0,6
Консультирование перед экзаменом и практикой			2	2	2	2
Итого ауд.	48,25	48,25	66,35	66,35	114,6	114,6
Контактная работа	48,25	48,25	66,35	66,35	114,6	114,6
Сам. работа	51	51	51	51	102	102
Часы на контроль	8,75	8,75	26,65	26,65	35,4	35,4
Итого	108	108	144	144	252	252

г. Рязань

Программу составил(и):

к.т.н., зав. каф., Рудаков И.В.

Рабочая программа дисциплины

Архитектура ЭВМ

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 09.03.04 Программная инженерия (приказ Минобрнауки России от 19.09.2017 г. № 920)

составлена на основании учебного плана:

09.03.04 Программная инженерия

утвержденного учёным советом вуза от 26.01.2024 протокол № 8.

Рабочая программа одобрена на заседании кафедры

Сетевое обучение

Протокол от 10.06.2024 г. № 10

Срок действия программы: 2024-2028 уч.г.

Зав. кафедрой

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Сетевое обучение

Протокол от _____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры
Сетевое обучение

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Сетевое обучение

Протокол от _____ 2027 г. № ____

Зав. кафедрой _____

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры

Сетевое обучение

Протокол от _____ 2028 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Целью учебной дисциплины является получение студентами знаний об аппаратной части компьютера и его технических характеристиках.
1.2	Задачи учебной дисциплины:
1.3	– знакомство с основными понятиями архитектуры современного персонального компьютера (ПК);
1.4	– изучение языка низкого уровня - ассемблера и методов программирования на нём;
1.5	– знакомство с устройством важнейших компонентов аппаратных средств ПК;
1.6	– механизмами пересылки и управления информацией, основными правилами логического проектирования;
1.7	– при проведении учебных занятий по дисциплине обеспечивается развитие у обучающихся навыков командной работы, межличностной коммуникации.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.О
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Дискретная математика
2.1.2	Теоретическая информатика
2.1.3	Основы электроники
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Компьютерные сети
2.2.2	Операционные системы
3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ОПК-2: Способен понимать принципы работы современных информационных технологий и программных средств, в том числе отечественного производства, и использовать их при решении задач профессиональной деятельности;	
ОПК-2.1. Понимает состояние и тенденции развития современных информационных технологий и программных средств, в том числе отечественного производства	
Знать современные информационные технологии и программные средства, в том числе отечественного производства	
Уметь обосновывать выбор современных интеллектуальных технологий и программной среды при разработке оригинальных программных средств для решения профессиональных задач	
Владеть современными информационными технологиями и программными средствами для решения профессиональных задач	
ОПК-2.2. Использует при решении задач профессиональной деятельности современные информационные технологии и программные средства, в том числе отечественного производства	
Знать основные понятия, классификации, применение информационных технологий и систем в науке и в отечественном производстве	
Уметь использовать современными информационными технологиями и программными средствами, в том числе отечественного производства при решении задач профессиональной деятельности	
Владеть современными информационными технологиями и программными средствами в том числе и отечественного производства для решения задач профессиональной деятельности	
ОПК-5: Способен устанавливать программное и аппаратное обеспечение для информационных и автоматизированных систем;	
ОПК-5.1. Производит установку программного обеспечения для информационных и автоматизированных систем	
Знать способы и установки программного и аппаратного обеспечения для информационных и автоматизированных систем.	
Уметь модернизировать программное и аппаратное обеспечение информационных и автоматизированных систем для решения профессиональных задач.	
Владеть навыками установки программного обеспечения для информационных и автоматизированных систем.	
ОПК-5.2. Производит установку аппаратного обеспечения для информационных и автоматизированных систем	

<p>Знать аппаратного обеспечения для информационных и автоматизированных методы инсталляции систем.</p> <p>Уметь производить инсталляцию аппаратного обеспечения для информационных и автоматизированных систем.</p> <p>Владеть навыками инсталляции аппаратного обеспечения для информационных и автоматизированных систем.</p>
<p>ОПК-5.3. Выполняет настройку и конфигурирование программного и аппаратного обеспечения для информационных и автоматизированных систем</p>
<p>Знать методы настройки и конфигурирования программного и аппаратного обеспечения для информационных и автоматизированных систем.</p> <p>Уметь выполнять параметрическую настройку информационных и автоматизированных систем.</p> <p>Владеть навыками настройки и конфигурирования программного и аппаратного обеспечения для информационных и автоматизированных систем.</p>
<p>ОПК-7: Способен применять в практической деятельности основные концепции, принципы, теории и факты, связанные с информатикой;</p>
<p>ОПК-7.1. Демонстрирует знание основных концепций, принципов, теорий и фактов, связанных с информатикой</p>
<p>Знать основные понятия информатики: понятие информации, общие свойства информации, информационных процессов, разработку общих принципов построения информационной техники и информационных систем, понятие алгоритмизации и основ программирования.</p> <p>Уметь осуществлять отбор необходимых концепций, принципов, теорий и фактов информатики для применения в конкретных практических задачах.</p> <p>Владеть знаниями основных концепций, принципов, теорий и фактов, связанных с информатикой в практической деятельности.</p>
<p>ОПК-7.2. Применяет в практической деятельности основные концепции, принципы, теории и факты, связанные с информатикой</p>
<p>Знать основные концепции, принципы, теории и факты, связанные с информатикой.</p> <p>Уметь применять при решении профессиональных задач основные концепции, принципы, теории и факты, связанные с информатикой.</p> <p>Владеть основными концепциями, принципами, теориями и фактами, связанными с информатикой в практической деятельности.</p>

В результате освоения дисциплины (модуля) обучающийся должен

3.1 Знать:
3.1.1 - построение цифровых вычислительных систем и их архитектурные особенности;
3.1.2 - принципы работы основных логических блоков системы;
3.1.3 - параллелизм и конвейеризацию вычислений;
3.1.4 - классификацию вычислительных платформ;
3.1.5 - принципы вычислений в многопроцессорных и многоядерных системах;
3.1.6 - принципы работы кэш-памяти;
3.1.7 - методы повышения производительности многопроцессорных и многоядерных систем;
3.1.8 - основные энергосберегающие технологии.
3.2 Уметь:
3.2.1 - определять оптимальную конфигурацию оборудования и характеристик устройств для конкретных задач;
3.2.2 - идентифицировать основные узлы персонального компьютера, разъёмы для подключения внешних устройств;
3.2.3 - обеспечивать совместимость аппаратных и программных средств вычислительной техники.
3.3 Владеть:
3.3.1 - навыками практического использования свойств архитектуры ЭВМ, в рамках поставленной задачи.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. 4 семестр					

1.1	Арифметические и логические основы построения ЭВМ. /Тема/	4	0			
1.2	История развития вычислительной техники. Поколения ЭВМ. Классификация ЭВМ. Основные характеристики ЭВМ. Позиционные системы счисления. Двоичная, шестнадцатеричная системы счисления. Перевод чисел из одной системы счисления в другую. Формы представления чисел в ЭВМ. Специальные машинные коды - прямой, обратный, дополнительный, модифицированный. Арифметические операции над двоичными числами. /Лек/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.3	Комбинационные схемы и цифровые автоматы. Автоматы Мура, Мили. Понятие ФАЛ. Основные законы алгебры логики. Минимизация ФАЛ. Триггеры (RS, T, D, JK). Проблемы применения одноступенчатых триггеров. Двухступенчатые и динамические триггеры. Регистры. Счётчики. Дешифраторы. Мультиплексоры. Шифраторы. Демультимплексоры. Компараторы Сумматоры. БМК. СБИС с программируемыми структурами: ПЛИМ, FPGA, CPLD, SOPC. /Лек/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.4	Область применения и классификация ПЛИС по внутренней структуре. Классификация ПЛИС по типу программируемых элементов. /Лек/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт

1.5	Синхронные одноступенчатые триггеры со статическим и динамическим управлением записью. /Лаб/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.6	Исследование дешифраторов, исследование регистров. /Лаб/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.7	История развития вычислительной техники. Поколения ЭВМ. Классификация ЭВМ. Основные характеристики ЭВМ. Позиционные системы счисления. Двоичная, шестнадцатеричная системы счисления. Перевод чисел из одной системы счисления в другую. Формы представления чисел в ЭВМ. Специальные машинные коды - прямой, обратный, дополнительный, модифицированный. Арифметические операции над двоичными числами. /Ср/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт

1.8	Комбинационные схемы и цифровые автоматы. Автоматы Мура, Мили. Понятие ФАЛ. Основные законы алгебры логики. Минимизация ФАЛ. Триггеры (RS, T, D, JK). Проблемы применения одноступенчатых триггеров. Двухступенчатые и динамические триггеры. Регистры. Счётчики. Дешифраторы. Мультиплексоры. Шифраторы. Демультимплексоры. Компараторы Сумматоры. БМК. СБИС с программируемыми структурами: ПЛИМ, FPGA, CPLD, SOPC. /Ср/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.9	Область применения и классификация ПЛИС по внутренней структуре. Классификация ПЛИС по типу программируемых элементов. /Ср/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	зачёт
1.10	Применение ПЛИС при проектировании цифровых устройств. Обзор языков проектирования аппаратных средств. Проектирование цифровых устройств с использованием систем автоматизированного проектирования. /Ср/	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.11	Организация памяти ЭВМ. /Тема/	4	0			

1.12	Классификация памяти ЭВМ. Характеристики памяти. Методы организации доступа в запоминающие устройства: адресная, магазинная, стековая и ассоциативная организации доступа, последовательный и прямой доступ. Состав, устройство и принцип действия основной памяти. Блочная организация основной памяти. Асинхронные и синхронные запоминающие устройства. Статические запоминающие устройства. /Лек/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.13	Динамические запоминающие устройства. Методы повышения производительности запоминающих устройств. /Лек/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.14	Организация кэш-памяти. Характеристики, влияющие на эффективность кэш-памяти. Кэш с произвольной загрузкой, прямым размещением и наборно-ассоциативный кэш. Постоянные запоминающие устройства (ПЗУ). Применение ПЗУ в ЭВМ. Масочные ПЗУ, ПЗУ с однократной записью и репрограммированием. ПЗУ типа EEPROM и FLASH. /Лек/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт

1.15	Виртуальная память. Страничная, сегментная и сегментно-страничная организация виртуальной памяти. /Лек/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.16	Исследование синхронных счетчиков, исследование мультиплексоров. /Лаб/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачет
1.17	Организация памяти конвейерных суперскалярных электронных вычислительных машин. Организация памяти конвейерных суперскалярных электронных вычислительных машин. /Лаб/	4	4	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачет

1.18	<p>Методы организации доступа в запоминающие устройства: адресная, магазинная, стековая и ассоциативная организации доступа, последовательный и прямой доступ.</p> <p>Состав, устройство и принцип действия основной памяти. Блочная организация основной памяти. Асинхронные и синхронные запоминающие устройства. Статические запоминающие устройства.</p> <p>/Ср/</p>	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.19	<p>Динамические запоминающие устройства. Методы повышения производительности запоминающих устройств. /Ср/</p>	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
1.20	<p>Организация кэш-памяти. Характеристики, влияющие на эффективность кэш-памяти. Кэш с произвольной загрузкой, прямым размещением и наборно-ассоциативный кэш.</p> <p>Постоянные запоминающие устройства (ПЗУ). Применение ПЗУ в ЭВМ. Масочные ПЗУ, ПЗУ с однократной записью и репрограммированием. ПЗУ типа EEPROM и FLASH.</p> <p>/Ср/</p>	4	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт

1.21	Виртуальная память. Страничная, сегментная и сегментно-страничная организация виртуальной памяти. /Ср/	4	9	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт
Раздел 2. 5 семестр						
2.1	Принципы построения и архитектура микропроцессорных устройств. /Тема/	5	0			
2.2	Классификация ЭВМ и вычислительных систем. Список TOP500. Архитектура современных ВС. Организация памяти ВС. Типовые структуры ВС. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	экзамен
2.3	Классификация микропроцессорных СБИС. Назначение и обобщенная структура процессорного устройства. Микропроцессор. Архитектура конвейерного суперскалярного процессора. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.4	Структура суперскалярного процессора P6. Динамическое выполнение команд. Взаимодействие блока шинного интерфейса, КЭШ-памяти и системной шины. Устройство выборки команд и TLB команд. Блок вычисления адреса следующей команды. Проблема условных переходов. Статическое и динамическое предсказание переходов. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.5	Конфликты в конвейере. Буфер меток перехода (ВТВ). Декодеры команд. Буфер переупорядоченных команд и буфер команд, готовых к выполнению. Блок удаления и восстановления. Устройство арифметики переходов. Регистры замещения. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.6	Центральное устройство управления (ЦУУ). Основные характеристики и классификация устройств управления. Цикл микрокоманды. Способы кодирования микрокоманд. Организация прерываний. Приоритеты. Блоки прерываний. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.7	Арифметико-логические устройства (АЛУ). Структура АЛУ для целочисленного умножения. Методы ускорения умножения: алгоритм Бута, обработка нескольких разрядов множителя за шаг. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.8	Аппаратные методы ускоренного умножения: матричные множители, множители по схеме Уоллеса. Структура АЛУ для целочисленного деления. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.9	Деление с восстановлением и без восстановления остатка. Организация операций сложения, вычитания, умножения и деления над числами с плавающей запятой. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.10	Разработка радиоэлектронной аппаратуры на основе микроконтроллеров ARM7 TDMI в интегрированной среде Keil uVISION. Изучение средств ввода и вывода алфавитно-цифровой информации и индикации с использованием микроконтроллеров ARM7. /Пр/	5	8	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.11	Синхронизация микроконтроллера и управление таймерами. Система прерываний микроконтроллера и управление интерфейсом RS232. /Лаб/	5	8	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.12	Классификация ЭВМ и вычислительных систем. Список TOP500. Архитектура современных ВС. Организация памяти ВС. Типовые структуры ВС. Классификация микропроцессорных СБИС. Назначение и обобщенная структура процессорного устройства. Микропроцессор. Архитектура конвейерного суперскалярного процессора. /Ср/	5	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.13	<p>Структура суперскалярного процессора P6. Динамическое выполнение команд. Взаимодействие блока шинного интерфейса, КЭШ-памяти и системной шины. Устройство выборки команд и TLB команд. Блок вычисления адреса следующей команды. Проблема условных переходов. Статическое и динамическое предсказание переходов.</p> <p>Конфликты в конвейере. Буфер меток перехода (ВТВ). Декодеры команд. Буфер переупорядоченных команд и буфер команд, готовых к выполнению. Блок удаления и восстановления. Устройство арифметики переходов. Регистры замещения. /Ср/</p>	5	6	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.14	<p>Центральное устройство управления (ЦУУ). Основные характеристики и классификация устройств управления. Цикл микрокоманды. Способы кодирования микрокоманд. Организация прерываний. Приоритеты. Блоки прерываний.</p> <p>Арифметико-логические устройства (АЛУ). Структура АЛУ для целочисленного умножения. Методы ускорения умножения: алгоритм Бута, обработка нескольких разрядов множителя за шаг. /Ср/</p>	5	6	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.15	<p>Аппаратные методы ускоренного умножения: матричные множители, множители по схеме Уоллеса. Структура АЛУ для целочисленного деления.</p> <p>Деление с восстановлением и без восстановления остатка. Организация операций сложения, вычитания, умножения и деления над числами с плавающей запятой. /Ср/</p>	5	6	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.16	Организация ввода-вывода. /Тема/	5	0			

2.17	Способы организации ввода вывода. Способы адресации внешних устройств (ВУ). /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.18	Организация обмена информацией между центральным процессором и ВУ. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.19	Структура модуля ввода/вывода (МВВ). Методы управления вводом/выводом: программно управляемый ввод/вывод, ввод/вывод по прерыванию, прямой доступ к памяти. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.20	Каналы и процессоры ввода/вывода. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.21	Типы шин. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.2 Л1.1Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.22	Процедуры арбитража шин. Синхронный и асинхронный протоколы шин. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.23	Методы повышения эффективности шин. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.24	Системная шина процессоров Р6. Шины USB, PCI. /Лек/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.25	Изучение принципов работы цифровых запоминающих осциллографов и генераторов сигналов. /Лаб/	5	8	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.26	<p>Построение распределенных систем сбора, анализа и визуализации телеметрической информации на основе микроконтроллеров ARM. /Пр/</p>	5	8	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.27	<p>Способы организации ввода вывода. Способы адресации внешних устройств (ВУ). Организация обмена информацией между центральным процессором и ВУ. /Ср/</p>	5	6	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.28	<p>Структура модуля ввода/вывода (МВВ). Методы управления вводом/выводом: программно управляемый ввод/вывод, ввод/вывод по прерыванию, прямой доступ к памяти. Каналы и процессоры ввода/вывода. /Ср/</p>	5	6	<p>ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В</p>	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

2.29	Типы шин. Процедуры арбитража шин. Синхронный и асинхронный протоколы шин. /Ср/	5	6	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
2.30	Методы повышения эффективности шин. Системная шина процессоров Р6. Шины USB, PCI. /Ср/	5	9	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
Раздел 3. Промежуточная аттестация						
3.1	Зачёт /Тема/	4	0			
3.2	Подготовка к зачету /Зачёт/	4	8,75	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачёт

3.3	Прием зачета /ИКР/	4	0,25	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Зачет
3.4	Экзамен /Тема/	5	0			
3.5	Подготовка к экзамену /Экзамен/	5	26,65	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
3.6	Сдача экзамена /ИКР/	5	0,35	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен

3.7	Консультация к экзамену /Кнс/	5	2	ОПК-2.1-3 ОПК-2.1-У ОПК-2.1-В ОПК-2.2-3 ОПК-2.2-У ОПК-2.2-В ОПК-5.1-3 ОПК-5.1-У ОПК-5.1-В ОПК-5.2-3 ОПК-5.2-У ОПК-5.2-В ОПК-5.3-3 ОПК-5.3-У ОПК-5.3-В ОПК-7.1-3 ОПК-7.1-У ОПК-7.1-В ОПК-7.2-3 ОПК-7.2-У ОПК-7.2-В	Л1.1 Л1.2Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Э1	Экзамен
-----	-------------------------------	---	---	---	--	---------

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Фонд оценочных средств для проведения промежуточной аттестации обучающихся по дисциплине представлен в виде оценочных материалов и приведен в Приложении к рабочей программе дисциплины (см. документ «Оценочные материалы по дисциплине «Архитектура ЭВМ»).

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Богданов, А. В., Корхов, В. В., Мареев, В. В., Станкова, Е. Н.	Архитектуры и топологии многопроцессорных вычислительных систем : учебник	Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2024, 135 с.	978-5-4497-2443-4, https://www.iprbookshop.ru/133923.html
Л1.2	Гельбух С. С.	Сети ЭВМ и телекоммуникации. Архитектура и организация : учебное пособие	Санкт-Петербург: Лань, 2022, 208 с.	978-5-8114-3474-9, https://e.lanbook.com/book/206585

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Федотова Д. Э.	Архитектура ЭВМ и систем : лабораторная работа. учебное пособие	Москва: Российский новый университет, 2009, 124 с.	2227-8397, http://www.iprbookshop.ru/21263.html
Л2.2	Краюткина Е. В., Терехин В. И.	Архитектура ЭВМ : учебное пособие (лабораторный практикум)	Ставрополь: Северо-Кавказский федеральный университет, 2015, 80 с.	2227-8397, http://www.iprbookshop.ru/63074.html

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.3	Громов Ю. Ю., Иванова О. Г., Серегин М. Ю., Ивановский М. А., Дидрих В. Е.	Архитектура ЭВМ и систем : учебное пособие	Тамбов: Тамбовский государственный технический университет, ЭБС АСВ, 2012, 200 с.	2227-8397, http://www.iprbookshop.ru/64069.html
Л2.4	Малинин Ю.И., Холопов С.И.	Архитектура ЭВМ и систем : Метод.указ.к лаб.работам	Рязань, 2002, 23с.	, 1

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Рябошапка Б. В.	Архитектура ЭВМ с элементами моделирования в LabVIEW : учебное пособие	Ростов-на-Дону, Таганрог: Издательство Южного федерального университета, 2019, 182 с.	978-5-9275-2885-1, http://www.iprbookshop.ru/87702.html

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1 | Электронная библиотека РГРТУ и МГТУ

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Ubuntu Linux	Свободное ПО
Qt Creator Community	Свободное ПО
Adobe Acrobat Reader	Свободное ПО
Chrome	Свободное ПО

6.3.2 Перечень информационных справочных систем

6.3.2.1	Информационно-правовой портал ГАРАНТ.РУ http://www.garant.ru
6.3.2.2	Система КонсультантПлюс http://www.consultant.ru
6.3.2.3	Справочная правовая система «КонсультантПлюс» (договор об информационной поддержке №1342/455-100 от 28.10.2011 г.)

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методические указания для студентов по освоению дисциплины

Приступая к работе, каждый студент должен принимать во внимание нижеследующие положения.

Дисциплина рассчитана на два семестра (4, 5 семестры).

В четвертом семестре - зачёт. В пятом семестре - экзамен.

На первом занятии студент получает информацию для доступа к комплексу методических материалов по дисциплине.

Лекционные занятия посвящены рассмотрению ключевых, базовых положений курса и разъяснению учебных заданий, выносимых на самостоятельную проработку.

Лабораторные работы предназначены для приобретения опыта практической реализации основной профессиональной образовательной программы. Методические документы к лабораторным работам прорабатываются студентами во время самостоятельной подготовки. Необходимый уровень подготовки контролируется перед началом лабораторной работы. Выполнение практического занятия.

Документ подписан электронной подписью

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Овечкин Геннадий Владимирович, Заведующий кафедрой ВПМ

12.08.24 13:11 (MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Овечкин Геннадий Владимирович, Заведующий кафедрой ВПМ

12.08.24 13:12 (MSK)

Простая подпись

ПОДПИСАНО
НАЧАЛЬНИКОМ УРОП

ФГБОУ ВО "РГРТУ", РГРТУ, Ерзылёва Анна Александровна, Начальник УРОП

28.08.24 16:38 (MSK)

Простая подпись