

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

Микропроцессорные системы
рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Систем автоматизированного проектирования вычислительных средств**

Учебный план 11.03.03_24_00.plx
11.03.03 Конструирование и технология электронных средств

Квалификация **бакалавр**

Форма обучения **очная**

Общая трудоемкость **3 ЗЕТ**

Распределение часов дисциплины по семестрам

| Семестр (<Курс>. <Семестр на курсе>) | 8 (4.2) | | Итого | |
|--|----------------|-------|-------|-------|
| | 8 | | | |
| Неделя | 8 | | | |
| Вид занятий | уп | рп | уп | рп |
| Лекции | 32 | 32 | 32 | 32 |
| Лабораторные | 16 | 16 | 16 | 16 |
| Практические | 8 | 8 | 8 | 8 |
| Иная контактная работа | 0,25 | 0,25 | 0,25 | 0,25 |
| Итого ауд. | 56,25 | 56,25 | 56,25 | 56,25 |
| Контактная работа | 56,25 | 56,25 | 56,25 | 56,25 |
| Сам. работа | 43 | 43 | 43 | 43 |
| Часы на контроль | 8,75 | 8,75 | 8,75 | 8,75 |
| Итого | 108 | 108 | 108 | 108 |

г. Рязань

Программу составил(и):

к.т.н., доц., Хрюкин Владимир Иванович

Рабочая программа дисциплины

Микропроцессорные системы

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 11.03.03 Конструирование и технология электронных средств (приказ Минобрнауки России от 19.09.2017 г. № 928)

составлена на основании учебного плана:

11.03.03 Конструирование и технология электронных средств

утвержденного учёным советом вуза от 26.01.2024 протокол № 8.

Рабочая программа одобрена на заседании кафедры

Систем автоматизированного проектирования вычислительных средств

Протокол от 05.06.2024 г. № 8

Срок действия программы: 2024/2029 уч.г.

Зав. кафедрой Корячко Вячеслав Петрович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Систем автоматизированного проектирования вычислительных средств

Протокол от _____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры
Систем автоматизированного проектирования вычислительных средств

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Систем автоматизированного проектирования вычислительных средств

Протокол от _____ 2027 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры

Систем автоматизированного проектирования вычислительных средств

Протокол от _____ 2028 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

| | |
|-----|--|
| 1.1 | изучение архитектуры микропроцессоров и микропроцессорных систем (МПС), системы команд микропроцессоров, их программного обеспечения и методов организации микропроцессорных систем. |
|-----|--|

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

| | |
|-------------------|---|
| Цикл (раздел) ОП: | |
| 2.1 | Требования к предварительной подготовке обучающегося: |
| 2.1.1 | Несущие конструкции |
| 2.1.2 | САПР схем и конструкций ЭС |
| 2.1.3 | Основы управления техническими системами |
| 2.2 | Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее: |

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)**ПК-4: Способен провести исследования электронных средств и электронных систем БКУ АКА****ПК-4.2. Выполняет научно-исследовательские и опытно-конструкторские работы при исследовании электронных средств и электронных систем БКУ АКА**

| | |
|----------------|--|
| Знать | основные схемы логических элементов; основные элементы МПС и их организацию; базовые технологии разработки алгоритмов и программ; |
| Уметь | проводить исследования электронных компонентов МПС; программировать микропроцессоры и МПС на языках ассемблера и высокого уровня. |
| Владеть | навыками алгоритмизации и программной реализации типовых задач программирования; навыками использования средств современных систем программирования МПС для составления, отладки, тестирования программ на языках высокого уровня и ассемблера; навыками разработки программного обеспечения МПС с помощью интегрированных сред. |

В результате освоения дисциплины (модуля) обучающийся должен

| | |
|------------|---|
| 3.1 | Знать: |
| 3.1.1 | основные схемы логических элементов; |
| 3.1.2 | основные элементы МПС и их организацию; |
| 3.1.3 | базовые технологии разработки алгоритмов и программ; |
| 3.2 | Уметь: |
| 3.2.1 | проводить исследования электронных компонентов МПС; |
| 3.2.2 | программировать микропроцессоры и МПС на языках ассемблера и высокого уровня. |
| 3.3 | Владеть: |
| 3.3.1 | алгоритмизации и программной реализации типовых задач программирования; использования средств современных систем программирования МПС для составления, отладки, тестирования программ на языках высокого уровня и ассемблера; разработки программного обеспечения МПС с помощью интегрированных сред. |

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

| Код занятия | Наименование разделов и тем /вид занятия/ | Семестр / Курс | Часов | Компетенции | Литература | Форма контроля |
|-------------|--|----------------|-------|----------------------------------|--|----------------|
| | Раздел 1. Общие сведения о микропроцессорах и МПС | | | | | |
| 1.1 | Основные понятия об архитектуре микропроцессоров и МПС /Тема/ | 8 | 0 | | | |
| 1.2 | Большие интегральные схемы и их влияние на проектирование ЭВС. Основные определения и классификация микропроцессорных средств. Место МП и МПС в иерархии средств вычислительной техники. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |

| | | | | | | |
|---|--|---|----|----------------------------------|--|--------------------|
| 1.3 | Понятие об архитектуре микропроцессора. Принцип организации процесса обработки информации. Организация управления процессом обработки информации. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 1.4 | Разработка и отладка для учебной МПС линейных, с ветвлениям программ на языке ассемблера /Лаб/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | Защита лаб.раб. |
| 1.5 | Организация МП и МПС /Тема/ | 8 | 0 | | | |
| 1.6 | Организация шин в МП и МПС. Типы МП. Универсальные и специализированные МП. Особенности структуры, синхронизации МП с жестким и микропрограммным управлением. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 1.7 | Классификация команд МП. Виды адресации. Структура и форматы команд МП. Состав команд. /Пр/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| Раздел 2. Микропрограммируемые микропроцессоры и МПС | | | | | | |
| 2.1 | Организация микропрограммируемых микропроцессоров и МПС /Тема/ | 8 | 0 | | | |
| 2.2 | Организация блока обработки данных. Организация блока микропрограммного управления. /Пр/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 2.3 | Изучение архитектуры микроконтроллера МК-51 Изучение системы команд микроконтроллера МК-51 Изучение архитектуры микроконтроллера К1878 Изучение системы команд микроконтроллера К1878 /Ср/ | 8 | 12 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 2.4 | Микропрограммирование МП и МПС /Тема/ | 8 | 0 | | | |
| 2.5 | Изучение архитектуры микротренажера МТ1804 Изучение системы команд микротренажера МТ1804 /Пр/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 2.6 | Разработка и отладка микропрограмм линейных и с ветвлениями для микротренажера МТ1804 /Лаб/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | Защита лаб.раб. |
| Раздел 3. Организация МПС на однокристалльных МП с архитектурой x86. | | | | | | |
| 3.1 | Организация МПС на однокристалльных МП с архитектурой x86 в реальном режиме. /Тема/ | 8 | 0 | | | |
| 3.2 | Организация памяти в МПС. Логический и физический адреса. Организация ввода-вывода в МПС. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 3.3 | Виды адресации операндов и команд. Форматы команд. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 3.4 | Структура МП с архитектурой x86 в реальном режиме /Тема/ | 8 | 0 | | | |

| | | | | | | |
|------|---|---|----|----------------------------------|--|---------------------|
| 3.5 | Структурная модель МП в реальном режиме. Программная модель МП в реальном режиме /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 3.6 | Программная модель МП в реальном режиме /Лек/ | 8 | 2 | | | |
| | Раздел 4. Организация МПС с математическим сопроцессором | | | | | |
| 4.1 | Принципы организация МПС с математическим сопроцессором /Тема/ | 8 | 0 | | | |
| 4.2 | Организация арифметического сопроцессора: форматы данных и команд. Регистровая организация математического сопроцессора. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 4.3 | Система и форматы команд математического сопроцессора. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| | Раздел 5. Организация МПС на однокристалльных МП с архитектурой x86 в защищенном режиме | | | | | |
| 5.1 | Структура МП с архитектурой x86 в защищенном режиме /Тема/ | 8 | 0 | | | |
| 5.2 | Структурная модель МП в защищенном режиме. Программная модель МП в защищенном режиме. Селекторы и дескрипторы. Формирование физических адресов в защищенном режиме. /Лек/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 5.3 | Управление памятью в МП при обращении к локальному и глобальному пространству памяти. /Лек/ | 8 | 2 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 5.4 | Организация защиты в МП семейства Intelx86. Уровни привилегий и их назначение. Аспекты защиты. /Лек/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 5.5 | Страничная организация памяти. Кэш-память. /Лек/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 5.6 | Организация МПС на основе однокристалльных МП /Тема/ | 8 | 0 | | | |
| 5.7 | Изучение принципов функционирования микроконтроллера К1878 /Лаб/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | Защита лаб. раб. |
| 5.8 | Разработка линейных, с ветвлениям программ на языке ассемблера для МК К1878 /Лаб/ | 8 | 4 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | Защита лаб. раб. |
| 5.9 | Классификация микроконтроллеров. Структура микроконтроллера МК-51. Организация памяти. Система команд микроконтроллера. Машинный язык и ассемблерМК-51. /Ср/ | 8 | 13 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| 5.10 | Организация многопроцессорных систем на на микроконтроллере с архитектурой МК-51. Защита при управлении памятью. Защита по привилегиям. Использование шлюзов вызова. Порядок обработки прерываний. /Ср/ | 8 | 18 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 | |
| | Раздел 6. Промежуточная аттестация | | | | | |

| | | | | | |
|-----|---------------------------------|---|------|----------------------------------|--|
| 6.1 | Промежуточная аттестация /Тема/ | 8 | 0 | | |
| 6.2 | сдача зачета /ИКР/ | 8 | 0,25 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 |
| 6.3 | Подготовка к зачету /Зачёт/ | 8 | 8,75 | ПК-4.2-3 ПК-4.2-У ПК-4.2-В | Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Л3.3 |

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ «Оценочные материалы по дисциплине «Микропроцессорные системы»).

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

| № | Авторы, составители | Заглавие | Издательство, год | Количество/название ЭБС |
|------|---|---|--|---|
| Л1.1 | Александров Е. К., Грушвицкий Р. И., Куприянов М. С., Мартынов О. Е., Панфилов Д. И., Ремизевич Т. В., Татаринов Ю. С., Угрюмов Е. П., Шагурин И. И., Пузанков Д. В. | Микропроцессорные системы : учебное пособие для вузов | Санкт-Петербург: Политехника, 2020, 936 с. | 978-5-7325-1098-0, http://www.iprbookshop.ru/94828.html |
| Л1.2 | Засорин С.В., Ручкин В.Н., Костров Б.В. | Микропроцессорные системы : Метод.указ.к лаб.работам | Рязань, 2004, 52с. | , 1 |
| Л1.3 | Костров Б.В., Ручкин В.Н. | Микропроцессорные системы и микроконтроллеры : Учеб.пособие | М.:ДЕСС, 2007, 320с.:ил.147,та бл.14 | 5-9605-0030-2, 1 |

6.1.2. Дополнительная литература

| № | Авторы, составители | Заглавие | Издательство, год | Количество/название ЭБС |
|------|---------------------------------|---|-------------------------------|---|
| Л2.1 | Скворцов С. В., Хрюкин В. И. | Организация микропроцессоров и микропроцессорных систем : учебное пособие | Рязань: РГРТУ, 2018, 80 с. | , https://e.lanbook.com/book/168254 |
| Л2.2 | Скворцов С. В., Хрюкин В. И. | Организация вычислительных систем на базе микропроцессоров с архитектурой x86 : учебное пособие | Рязань: РГРТУ, 2017, 64 с. | , https://e.lanbook.com/book/168306 |

6.1.3. Методические разработки

| № | Авторы, составители | Заглавие | Издательство, год | Количество/название ЭБС |
|---|---------------------|----------|-------------------|-------------------------|
|---|---------------------|----------|-------------------|-------------------------|

| № | Авторы, составители | Заглавие | Издательство, год | Количество/название ЭБС |
|------|---|---|--------------------------|--|
| ЛЗ.1 | Борзенко А.Е., Скворцов С.В., Хрюкин В.И. | Архитектура и программирование однокристального микропроцессора : Методические указания | Рязань: РИЦ РГРТУ, 2012, | , https://elib.rsr.eu.ru/ebs/download/1242 |
| ЛЗ.2 | Борзенко А.Е., Скворцов С.В., Хрюкин В.И. | Микропрограммирование вычислительных устройств : Методические указания | Рязань: РИЦ РГРТУ, 2015, | , https://elib.rsr.eu.ru/ebs/download/1244 |
| ЛЗ.3 | Скворцов С.В., Хрюкин В.И. | Микропроцессорная система управления технологическим процессом : Методические указания | Рязань: РИЦ РГРТУ, 2016, | , https://elib.rsr.eu.ru/ebs/download/1500 |

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

| Наименование | Описание |
|---------------------------------|--|
| Операционная система Windows | Коммерческая лицензия |
| Python | Свободное ПО |
| Pascal | Свободное ПО |
| MATLAB R2010b | Бессрочно. Matlab License 666252 |
| Компилятор Free Pascal | Свободное ПО |
| Интерпретатор Python | Свободное ПО |
| Пакет Scilab | Свободное ПО |
| Операционная система Windows XP | Microsoft Imagine, номер подписки 700102019, бессрочно |
| Free Pascal | – www.freepascal.org - Free Pascal – Advanced open source Pascal compiler for Pascal and Object Pascal. GNU General Public License (бессрочно) |

6.3.2 Перечень информационных справочных систем

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

| | |
|---|---|
| 1 | 155 учебно-административный корпус. учебная аудитория для проведения учебных занятий Специализированная мебель (24 посадочных мест), магнитно-маркерная доска, интерактивная доска, мультимедиа проектор (Toshiba), звуковые колонки. ПК: Intel i5-3470/8Gb – 12 шт., Intel i5-2400/8Gb – 2 шт., Intel 2 Duo E7200/4Gb – 2 шт. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-бразовательную среду РГРТУ |
| 2 | 155 учебно-административный корпус. учебная аудитория для проведения учебных занятий Специализированная мебель (24 посадочных мест), магнитно-маркерная доска, интерактивная доска, мультимедиа проектор (Toshiba), звуковые колонки. ПК: Intel i5-3470/8Gb – 12 шт., Intel i5-2400/8Gb – 2 шт., Intel 2 Duo E7200/4Gb – 2 шт. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-бразовательную среду РГРТУ |

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ "Методические указания дисциплины "Микропроцессорные системы").

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Корячко Вячеслав
Петрович, Заведующий кафедрой САПР

25.06.24 11:16 (MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Корячко Вячеслав
Петрович, Заведующий кафедрой САПР

25.06.24 11:16 (MSK)

Простая подпись

ПОДПИСАНО
НАЧАЛЬНИКОМ УРОП

ФГБОУ ВО "РГРТУ", РГРТУ, Ерзылёва Анна
Александровна, Начальник УРОП

25.06.24 11:16 (MSK)

Простая подпись