

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ ИМЕНИ
В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ
Проректор по УР
А.В. Корячко

Программирование микропроцессоров

рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Автоматизированных систем управления**

Учебный план z09.03.02_22_00.plx
09.03.02 Информационные системы и технологии

Квалификация **бакалавр**

Форма обучения **заочная**

Общая трудоемкость **3 ЗЕТ**

Распределение часов дисциплины по курсам

Курс	5		Итого	
	УП	РП		
Лекции	4	4	4	4
Лабораторные	4	4	4	4
Практические	2	2	2	2
Иная контактная работа	0,25	0,25	0,25	0,25
Итого ауд.	10,25	10,25	10,25	10,25
Контактная работа	10,25	10,25	10,25	10,25
Сам. работа	84	84	84	84
Часы на контроль	3,75	3,75	3,75	3,75
Контрольная работа заочники	10	10	10	10
Итого	108	108	108	108

г. Рязань

Программу составил(и):
к.т.н., доц., Челебаев С.В.

Рабочая программа дисциплины

Программирование микропроцессоров

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 09.03.02 Информационные системы и технологии (приказ Минобрнауки России от 19.09.2017 г. № 926)

составлена на основании учебного плана:

09.03.02 Информационные системы и технологии

утвержденного учёным советом вуза от 28.01.2022 протокол № 6.

Рабочая программа одобрена на заседании кафедры

Автоматизированных систем управления

Протокол от 08.06.2022 г. № 11

Срок действия программы: 2022-2027 уч.г.

Зав. кафедрой Холопов Сергей Иванович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2023-2024 учебном году на заседании кафедры
Автоматизированных систем управления

Протокол от _____ 2023 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2024-2025 учебном году на заседании кафедры
Автоматизированных систем управления

Протокол от _____ 2024 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Автоматизированных систем управления

Протокол от _____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры

Автоматизированных систем управления

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Цель изучения дисциплины – формирование теоретических знаний и практических навыков в области программирования микропроцессоров, написания и отладки программ на языках ассемблера микропроцессоров, а также применения микропроцессоров в информационных системах.
1.2	Задачи освоения учебной дисциплины:
1.3	- получение совокупности знаний о классификации микропроцессоров, архитектуре микропроцессоров, организации ввода-вывода в микропроцессорной системе, организации памяти микропроцессорной системы, языках программирования микропроцессоров низкого уровня, средствах для написания и отладки программ;
1.4	- приобретение навыков разработки программ на ассемблерах микроконтроллеров AVR и микропроцессоров Intel, а также отладки написанных на ассемблере программ.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.В
2.1 Требования к предварительной подготовке обучающегося:	
2.1.1	Технологическая (проектно-технологическая) практика
2.1.2	Программирование логических интегральных схем
2.2 Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:	
2.2.1	Выполнение и защита выпускной квалификационной работы
2.2.2	Преддипломная практика
2.2.3	Производственная практика

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ПК-5: Способен осуществлять организационное и технологическое обеспечение кодирования на языках программирования	
ПК-5.1. Обеспечивает соответствие разработанного кода и процесса кодирования на языках программирования принятым в организации или проекте стандартам и технологиям	
Знать основы программирования; современные языки ассемблера Уметь кодировать на языках программирования ассемблера; тестировать результаты кодирования; тестировать модули ИС Владеть приемами разработки кода ИС и тестирования разрабатываемого модуля ИС	

В результате освоения дисциплины (модуля) обучающийся должен

3.1 Знать:	
3.1.1	основы программирования; современные языки ассемблера
3.2 Уметь:	
3.2.1	кодировать на языках программирования ассемблера; тестировать результаты кодирования; тестировать модули ИС
3.3 Владеть:	
3.3.1	приемами разработки кода ИС и тестирования разрабатываемого модуля ИС

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)						
Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. Архитектура микропроцессоров					
1.1	Архитектура микропроцессоров /Тема/	5	0			
1.2	Понятие микропроцессора. Цикл команды. Система команд. Классификация микропроцессоров. /Лек/	5	0,25	ПК-5.1-З ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.3	Основные характеристики микропроцессора. Микроархитектура. Макроархитектура. Функции микропроцессора. Структура типового микропроцессора. /Лек/	5	0,25	ПК-5.1-З ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	

1.4	Режимы (способы) адресации памяти. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.5	Организация ввода-вывода в микропроцессорной системе. /Лек/	5	0,125	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.6	Основные характеристики полупроводниковой памяти. Постоянные запоминающие устройства. Оперативные запоминающие устройства. Статические запоминающие устройства. Динамические запоминающие устройства. /Лек/	5	0,125	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.7	Архитектура микропроцессоров /Ср/	5	17	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.8	Программирование микропроцессора i8080 /Пр/	5	0,5	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.9	Программирование операций ввода-вывода /Пр/	5	0,5	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.10	Архитектура микропроцессоров /Зачёт/	5	0,75	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
1.11	Архитектура микропроцессоров /Кр3/	5	10	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1 Л3.2 Л3.3	
	Раздел 2. Программирование микропроцессоров на основе архитектуры x86					
2.1	Программирование микропроцессоров на основе архитектуры x86 /Тема/	5	0			
2.2	Архитектура микропроцессора i8086. Регистровая модель i8086. Форматы команд i8086. Способы адресации i8086. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
2.3	Модели памяти i8086. Ассемблер микропроцессора i8086. Система команд i8086. Компиляция программ для i8086. Применение программ архитектуры x86 в современных платформах. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
2.4	Программирование микропроцессоров на основе архитектуры x86 /Лаб/	5	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
2.5	Программирование микропроцессоров на основе архитектуры x86 /Ср/	5	17	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
2.6	Программирование микропроцессоров на основе архитектуры x86 /Зачёт/	5	0,75	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
	Раздел 3. Программирование микропроцессоров на основе архитектуры x32					
3.1	Программирование микропроцессоров на основе архитектуры x32 /Тема/	5	0			

3.2	Микропроцессор i80386. Регистровая модель i80386. Форматы команд i80386. Система команд i80386. Способы адресации i80386. Организация памяти i80386. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
3.3	Дескриптор. Дескрипторные таблицы. Скрытые регистры i80386. Страничная организация памяти. Защита памяти. Ассемблер i80386. Компиляция программ для i80386. Применение программ архитектуры x386 в современных платформах. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
3.4	Программирование микропроцессоров на основе архитектуры x32 /Лаб/	5	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
3.5	Программирование микропроцессоров на основе архитектуры x32 /Ср/	5	17	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
3.6	Программирование микропроцессоров на основе архитектуры x32 /Зачёт/	5	0,75	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.2	
	Раздел 4. Программирование модуля операций с плавающей точкой (FPU), потокового SIMD-расширения процессора (SSE) и x64					
4.1	Программирование модуля операций с плавающей точкой (FPU), потокового SIMD-расширения процессора (SSE) и x64 /Тема/	5	0			
4.2	Архитектура x64. Регистровая модель x64. Многоядерная архитектура. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.3	Архитектура арифметического сопроцессора i8087. Регистровая модель i8087. Система команд i8087. Ассемблер i8087. Компиляция программ под i8087. Понятие Floating Point Unit (FPU). /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.4	Архитектура устройства SSE. Регистровая модель SSE. Система команд SSE. Ассемблер SSE. Компиляция программ под SSE. /Лек/	5	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.5	Программирование микропроцессоров с использованием системы команд FPU /Лаб/	5	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.6	Программирование микропроцессоров с использованием системы команд SSE /Пр/	5	0,5	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.7	Программирование модуля операций с плавающей точкой, потокового SIMD-расширения процессора и x64 /Ср/	5	17	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
4.8	Программирование модуля операций с плавающей точкой, потокового SIMD-расширения процессора и x64 /Зачёт/	5	0,75	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.3	
	Раздел 5. Программирование микроконтроллеров семейства AVR					
5.1	Программирование микроконтроллеров семейства AVR /Тема/	5	0			

5.2	Технические характеристики микроконтроллеров AVR. Периферийные устройства. Архитектура микроконтроллера. Память программ и стек. Память данных. Регистры управления. Прерывания. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.3	Ассемблер микроконтроллера AVR. Интегрированная среда AVR Studio. Создание проекта на ассемблере. Компиляция программы для AVR-микроконтроллера. Отладка программы на ассемблере. /Лек/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.4	Программирование AVR- микроконтроллеров /Лаб/	5	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.5	Программирование AVR- микроконтроллеров /Пр/	5	0,5	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.6	Программирование микроконтроллеров семейства AVR /Зачёт/	5	0,75	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.7	Программирование микроконтроллеров семейства AVR /ИКР/	5	0,25	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	
5.8	Программирование микроконтроллеров семейства AVR /Ср/	5	16	ПК-5.1-3 ПК-5.1-У ПК-5.1-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1Л3.1	

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные средства по дисциплине "Программирование микропроцессоров" представлены в приложении к рабочей программе дисциплины

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Сажнев А. М., Никулин А. В.	Цифровые устройства и микропроцессоры : учебно-методическое пособие	Новосибирск: Новосибирский государственный технический университет, 2017, 64 с.	978-5-7782-3331-7, http://www.iprbookshop.ru/91482.html
Л1.2	Александров Е. К., Грушвицкий Р. И., Куприянов М. С., Мартынов О. Е., Панфилов Д. И., Ремизевич Т. В., Татаринов Ю. С., Угрюмов Е. П., Шагури И. И., Пузанков Д. В.	Микропроцессорные системы : учебное пособие для вузов	Санкт-Петербург: Политехника, 2020, 936 с.	978-5-7325-1098-0, http://www.iprbookshop.ru/94828.html

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.3	Гуров В. В.	Архитектура микропроцессоров	Москва: ИНТУИТ, 2016, 327 с.	978-5-9963-0267-3, https://e.lanbook.com/book/100570
Л1.4	Локтюхин В.Н.	Микропроцессорные системы. Организация и проектирование интерфейса ввода-вывода : Учеб.пособие	Рязань, 1998, 72с.	5-89403-006-04, 1

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Довгий П. С., Поляков В. И.	Прикладная архитектура базовой модели процессора Intel : учебное пособие по дисциплине «организация эвм и систем»	Санкт-Петербург: Университет ИТМО, 2012, 114 с.	2227-8397, http://www.iprbookshop.ru/67574.html

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Челебаев С.В.	Программирование AVR-микроконтроллера : Методические указания	Рязань: РИЦ РГРТУ, 2015,	, https://elib.rsre.ru/ebs/download/1070
Л3.2	Челебаев С.В.	Программирование на языке ассемблера микропроцессоров Intel : Методические указания	Рязань: РИЦ РГРТУ, 2016,	, https://elib.rsre.ru/ebs/download/1071
Л3.3	Челебаев С.В.	Программирование арифметического сопроцессора: метод. указ. к лаб. работам : Методические указания	Рязань: РИЦ РГРТУ, 2020,	, https://elib.rsre.ru/ebs/download/2635

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Visual studio community	Свободное ПО
AVR Studio	Свободное ПО

6.3.2 Перечень информационных справочных систем

6.3.2.1	Система КонсультантПлюс http://www.consultant.ru
---------	---

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	118 учебно-административный корпус. Учебная аудитория для проведения практических занятий, лабораторных работ 21 ПК Intel Pentium CPU G620, 2.6GHz, 4Gb O3Y, HDD 500Gb
2	254 учебно-административный корпус . Учебная аудитория кафедры АСУ для проведения занятий лекционного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации 64 места, 1 проектор, 1 экран, компьютерная техника, мультимедийная доска, маркерная доска

ПОДПИСАНО **ФГБОУ ВО "РГРТУ", РГРТУ**, Холопов Сергей

10.07.23 14:33 (MSK)

Простая подпись

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методические указания по освоению дисциплины "Программирование микропроцессоров"	ПОДПИСАНО ФГБОУ ВО "РГРТУ", РГРТУ , Холопов Сергей	10.07.23 14:33 (MSK)	Простая подпись
--	---	----------------------	-----------------

ПОДПИСАНО **ФГБОУ ВО "РГРТУ", РГРТУ**, Корячко Алексей

18.08.23 10:54 (MSK)

Простая подпись

ПРОРЕКТОРОМ ПО УР

Вячеславович, Проректор по учебной работе