

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ**

**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ  
ВЫСШЕГО ОБРАЗОВАНИЯ**

**«Рязанский государственный радиотехнический университет  
имени В.Ф. Уткина»**

**КАФЕДРА «ЭЛЕКТРОННЫЕ ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ»**

**ОЦЕНОЧНЫЕ МАТЕРИАЛЫ**

**«Архитектура ЭВМ и вычислительных систем»**

Направление подготовки – 02.03.03 «Программное обеспечение компьютерных технологий и систем искусственного интеллекта»

Квалификация выпускника – бакалавр Форма обучения – очная

## 1 ОБЩИЕ ПОЛОЖЕНИЯ

Оценочные материалы – это совокупность учебно-методических материалов (практических заданий, описаний форм и процедур проверки), предназначенных для оценки качества освоения обучающимися данной дисциплины как части ОПОП.

Цель – оценить соответствие знаний, умений и владений, приобретенных обучающимися в процессе изучения дисциплины, целям и требованиям ОПОП в ходе проведения промежуточной аттестации.

Основная задача – обеспечить оценку уровня сформированности компетенций. Контроль знаний обучающихся проводится в форме промежуточной аттестации.

Промежуточная аттестация проводится в форме экзамена. Форма проведения экзамена - тестирование, письменный опрос по теоретическим вопросам и выполнение практического задания.

## 2 ОПИСАНИЕ ПОКАЗАТЕЛЕЙ И КРИТЕРИЕВ ОЦЕНИВАНИЯ КОМПЕТЕНЦИЙ

Сформированность каждой компетенции (или ее части) в рамках освоения данной дисциплины оценивается по трехуровневой шкале:

- 1) пороговый уровень является обязательным для всех обучающихся по завершении освоения дисциплины;
- 2) продвинутый уровень характеризуется превышением минимальных характеристик сформированности компетенций по завершении освоения дисциплины;
- 3) эталонный уровень характеризуется максимально возможной выраженностью компетенций и является важным качественным ориентиром для самосовершенствования.

### Уровень освоения компетенций, формируемых дисциплиной: Описание критериев и шкалы оценивания тестирования:

Шкала оценивания	Критерий
3 балла (эталонный уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 85 до 100%
2 балла (продвинутый уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 70 до 84%
1 балл (пороговый уровень)	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 50 до 69%
0 баллов	уровень усвоения материала, предусмотренного программой: процент верных ответов на тестовые вопросы от 0 до 49%

### Описание критериев и шкалы оценивания теоретического вопроса:

Шкала оценивания	Критерий
3 балла (эталонный уровень)	выставляется студенту, который дал полный ответ на вопрос, показал глубокие систематизированные знания, смог привести примеры, ответил на дополнительные вопросы преподавателя
2 балла (продвинутый уровень)	выставляется студенту, который дал полный ответ на вопрос, но на некоторые дополнительные вопросы преподавателя ответил только с помощью наводящих вопросов
1 балл (пороговый уровень)	выставляется студенту, который дал неполный ответ на вопрос в билете и смог ответить на дополнительные вопросы только с помощью преподавателя
0 баллов	выставляется студенту, который не смог ответить на вопрос

### Описание критериев и шкалы оценивания практического задания:

Шкала оценивания	Критерий
3 балла (эталонный уровень)	Задача решена верно
2 балла (продвинутый уровень)	Задача решена верно, но имеются неточности в логике решения
1 балл (пороговый уровень)	Задача решена верно, с дополнительными наводящими вопросами преподавателя
0 баллов	Задача не решена

На промежуточную аттестацию (экзамен) выносятся тест, два теоретических вопроса и 1 задача. Максимально студент может набрать 12 баллов. Итоговый суммарный балл студента, полученный при прохождении промежуточной аттестации, переводится в традиционную форму по системе «отлично», «хорошо», «удовлетворительно» и «неудовлетворительно».

**Оценка «отлично»** выставляется студенту, который набрал в сумме 12 баллов (выполнил все задания на эталонном уровне). Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

**Оценка «хорошо»** выставляется студенту, который набрал в сумме от 8 до 11 баллов при условии выполнения всех заданий на уровне не ниже продвинутого. Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

**Оценка «удовлетворительно»** выставляется студенту, который набрал в сумме от 4 до 7 баллов при условии выполнения всех заданий на уровне не ниже порогового. Обязательным условием является выполнение всех предусмотренных в течение семестра практических заданий.

**Оценка «неудовлетворительно»** выставляется студенту, который набрал в сумме менее 4 баллов или не выполнил все предусмотренные в течение семестра практические задания.

<b>Код компетенции</b>	<b>Результаты освоения ОПОП Содержание компетенций</b>
<b>ОПК-3</b>	Способен применять современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения
<b>ПК-9</b>	Способен применять языки программирования C/C++ для решения задач в области ИИ

ОПК-3.1. - Применяет современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения

ОПК-3.2. - Демонстрирует знание современного состояния информационных технологий, применяемых при создании программных продуктов и комплексов

ПК-9.2. Разрабатывает и отлаживает системы ИИ на C++ под конкретные аппаратные платформы с ограничениями по вычислительной мощности, в том числе для встроенных систем

### **3 ПАСПОРТ ОЦЕНОЧНЫХ МАТЕРИАЛОВ ПО ДИСЦИПЛИНЕ**

<b>№ п/п</b>	<b>Контролируемые разделы (темы) дисциплины</b>	<b>Код контролируемой компетенции (или её части)</b>	<b>Вид, метод, форма оценочного мероприятия</b>
1	Арифметические и логические основы ЭВМ	ОПК-3.1, ОПК-3.2	Экзамен
2	Элементы и узлы ЭВМ	ОПК-3.2	Экзамен
3	Основные блоки ПЭВМ. Программные ресурсы ПЭВМ. Прерывания.	ОПК-3.1, ОПК-3.2	Экзамен
4	Микропроцессоры и микроконтроллеры	ОПК-3.1, ОПК-3.2, ПК9	Экзамен
5	Память	ОПК-3.2	Экзамен
6	Системная плата. Системы ввода- вывода	ОПК-3.2	Экзамен
7	Вычислительные системы	ОПК-3.2	Экзамен

## 4 ТИПОВЫЕ КОНТРОЛЬНЫЕ ЗАДАНИЯ ИЛИ ИНЫЕ МАТЕРИАЛЫ

### Промежуточная аттестация в форме экзамена

Код компетенции	Результаты освоения ОПОП Содержание компетенций
<b>ОПК-3</b>	Способен применять современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения
<b>ПК-9</b>	Способен применять языки программирования C/C++ для решения задач в области ИИ

**ОПК-3.1. Применяет современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения систем**

### Типовые тестовые вопросы:

Вопрос 1 Десятичное число -1 равно двоичному числу в формате байта со знаком

- 1: 1000 0001
- +2: 1111 1111
- 3: 1000 0000
- 4: 1111 1110
- 5: 0000 0000

Вопрос 2 Десятичное число 255 равно двоичному числу в формате байта без знака

- 1: 1000 0001
- +2: 1111 1111
- 3: 1000 0000
- 4: 1111 1110
- 5: 0000 0000

Вопрос 3 Двоичное число в формате байта со знаком 1111 1111В равно десятичному числу

- 1: +127
- 2: -128
- 3: 255
- +4: -1
- 5: 254
- 6: -127

Вопрос 4 Двоичное число в формате байта со знаком 1000 0000В равно десятичному числу

- 1: -1
- 2: +127
- +3: -128
- 4: 255
- 5: 254
- 6: -127

Вопрос 5 У формата расширенной точности (РТ или 80real) смещенный порядок  $E = П + \dots$

- +1: 16383
- 2: 127
- 3: 1023
- 4: 32767
- 5: 512

Вопрос 6 Мантисса отрицательного числа с плавающей точкой представляется в

- +1: прямом коде
- 2: обратном коде
- 3: дополнительном коде

Вопрос 7 Смещенный порядок чисел с плавающей точкой ...

- +1: всегда положительный

- 2: всегда отрицательный
- 3: может быть положительным и отрицательным

Вопрос 8 В каких форматах чисел с ПТ используется приём скрытой единицы.

- 1: 80real
- +2: 32real
- +3: 64real
- 4: 64int
- 5: 48real

Вопрос 9 Деление чисел – это последовательность ...

- 1: вычитаний
- 2: сложений и сдвигов
- 3: сдвигов
- 4: сложений
- +5: вычитаний и сдвигов

Вопрос 10 Умножение чисел – это последовательность ...

- 1: вычитаний и сдвигов
- +2: сложений и сдвигов
- 3: сдвигов
- 4: сложений
- 5: вычитаний

Вопрос 11 Частичное произведение – это ...

- 1: Промежуточное произведение множимого на множитель
- 2: Произведение множителя на один бит множимого
- +3: Произведение множимого на один бит множителя

Вопрос 12 Какие Вам известны режимы работы 32-х разрядного процессора фирмы INTEL?

- +1: виртуальный
- +2: реальный
- 3: естественный
- 4: мультизадачный

Вопрос 13 При работе МП 8086 база сегмента находится в ....

- +1: сегментном регистре
- 2: дескрипторе сегмента
- 3: стеке
- 4: кэш-памяти
- 5: команде

Вопрос 14 Минимальной адресуемой единицей памяти является 1: бит

- +2: байт
- 3: тетрада
- 4: слово
- 5: сектор

Вопрос 15 Ширина шины адреса определяет ...

- +1: адресное пространство
- 2: минимальную адресуемую единицу памяти
- 3: максимальную адресуемую единицу памяти
- 4: адресацию многобайтной информации

Вопрос 16 В МП x86 фирмы INTEL при адресации составных единиц данных (слов, двойных слов и т.д.) младший байт находится ...

- 1: в зависимости от размера данных
- 2: по большему адресу
- 3: в зависимости от режима адресации
- +4: по меньшему адресу

Вопрос 17 Логический адрес – это

- 1: физический адрес
- 2: эффективный адрес
- +3: пара сегмент : смещение
- 4: указатель команд

Вопрос 18 В каком режиме адресации операнд находится в коде команды.

- 1: базовой
- 2: косвенно-регистравой
- 3: относительной
- 4: базово-индексной
- 5: индексной
- +6: непосредственной
- 7: регистравой
- 8: абсолютной

Вопрос 19 Размер префикса для машинной команды – ...

- 1: 1 бит
- +2: 1 байт
- 3: 2 байта
- 4: не определен
- 5: 2 бита

Вопрос 20 Какие подполя в формате команды определяют режим адресации

- +1: mod
- 2: reg
- +3: r/m
- 4: ss
- 5: base
- 6: index

Вопрос 21 Какой флажок устанавливается в единицу, если результат выполнения операции МП x86 равен нулю.

- 1: PF
- 2: AF
- 3: SF
- +4: ZF
- 5: DF
- 6: IF

Вопрос 22 Какой флажок совпадает с состоянием старшего бита результата.

- 1: PF
- 2: AF
- +3: SF
- 4: TF
- 5: DF
- 6: IF

Вопрос 23 При возникновении прерывания запоминается текущее состояние прерванной программы в..

- 1: GDT
- 2: LDT
- +3: стеке
- 4: регистре состояний
- 5: сегментном регистре

Вопрос 24 Какие прерывания имеют абсолютный приоритет?

- 1: маскируемые
- +2: немаскируемые
- 3: внешние

### Типовые практические задания:

1.

- 1) Представить десятичное число -151 в формате слова со знаком.
- 2) Задано 8-ричное число 337<sub>8</sub> в формате байта со знаком. Написать десятичный эквивалент.
- 3) Представить число -85,625 в формате ДТ (64real). Результат должен быть представлен в 16-тиричной системе счисления.

2.

- 1) Представить десятичное число 125 в формате байта без знака.
- 2) Задано 8-ричное число в формате слова со знаком 176022<sub>8</sub>. Написать десятичный эквивалент числа.
- 3) Задано число в формате ОТ (32real) BEA00..0h. Написать десятичный эквивалент числа.

3. Написать порядок выполнения следующих команд.

```

10      ADD  DX, 200H[BX]
14      JMP  M
....
....
20      M:   HALT
    
```

4. Написать порядок выполнения следующих команд.

```

14      M:
16      SUB  BX, FF00H
...
...
30      LOOP M
32      HALT
    
```

5. Написать алгоритм умножения  $Z=X*Y$  с анализом младшего бита множителя со сдвигом множимого. Проверить алгоритм при  $X=10$ ,  $Y=6$ .

6. Написать алгоритм преобразования десятичного числа Dec в двоичное. Проверить алгоритм при Dec = 391.

7. Написать алгоритм умножения  $Z=X*Y$  с анализом младшего бита множителя со сдвигом СЧП. Проверить алгоритм при  $X=11$ ,  $Y=5$ .

8. Написать алгоритм деления  $Z=X/Y$  с восстановлением остатка. Проверить алгоритм при  $X=45$ ,  $Y=5$ .

### ОПК-3.2. Демонстрирует знание современного состояния информационных технологий, применяемых при создании программных продуктов и комплексов

#### Типовые тестовые вопросы:

**Вопрос 1** Если хотя бы на одном входе логического элемента «1», то на выходе тоже «1». Какой логический элемент мы имеем?

- 1: «Исключающее ИЛИ»
- +2: «ИЛИ»
- 3: «И»
- 4: «НЕ»
- 5: «ИЛИ-НЕ»
- 6: «И-НЕ»

**Вопрос 2** Если хотя бы на одном входе логического элемента «0», то на выходе тоже «0». Какой логический элемент мы имеем?

- 1: «Исключающее ИЛИ»
- 2: «ИЛИ»
- +3: «И»
- 4: «ИЛИ-НЕ»
- 5: «И-НЕ»
- 6: «НЕ»

**Вопрос 3** Комбинационная схема, которая осуществляет преобразование двоичного кода в унитарный код, это ....

- 1: Регистр
- 2: Счетчик
- 3: Мультиплексор
- 4: Шифратор
- +5: Дешифратор

**Вопрос 4** Схема, осуществляющая передачу сигналов с одной из входных линий в выходную линию в зависимости от управляющего кода. Порядок вывода ответов: случайный Шаблоны ответов:

- 1: Регистр
- 2: Счетчик
- +3: Мультиплексор
- 4: Шифратор
- 5: Дешифратор

**Вопрос 5** Схема, осуществляющая передачу сигналов с входной линии на одну из выходных линий в зависимости от управляющего кода.

- 1: Регистр
- +2: Демultipлексор
- 3: Мультиплексор
- 4: Шифратор
- 5: Дешифратор

**Вопрос 6** Какой элемент имеет два устойчивых состояния, что позволяет хранить 1 бит информации?

- 1: Мультиплексор**
- 2: Дешифратор
- +3: Триггер
- 4: Регистр

**Вопрос 7** Совокупность триггеров, предназначенных для хранения n бит информации.

- 1: Шифратор**
- 2: Демultipлексор
- 3: Мультиплексор
- +4: Регистр
- 5: Дешифратор

**Вопрос 8** Узел ЭВМ, предназначенный для подсчета входных сигналов. 1: Регистр

- +2: Счетчик
- 3: Мультиплексор
- 4: Шифратор
- 5: Дешифратор

**Вопрос 9** На вход 16-тиразрядного сдвигателя SH подается следующая комбинация цифр: 7F1Ah. В сдвигателе осуществляется арифметический сдвиг влево на 3 разряда. Что будет на выходе SH?

- 1: 0FE3 h
- 2: F8D3 h
- 3: 4FE7 h
- +4: F8D0 h



**Вопрос 10** На вход 16-тиразрядного сдвигателя SH подается следующая комбинация цифр: F920h.

В сдвигателе осуществляется логический сдвиг вправо на 5 разрядов. Что будет на выходе SH?

- 1: 4CC9 h
- 2: FFC9 h
- +3: 07C9 h
- 4: 00F5 h

**Вопрос 11** Чтобы адресовать 64 Гбайта ОП, минимальная разрядность регистра адреса должна быть

- 1) 32 бит.
- 2) 40 бит
- +3) 36 бит.
- 4) 16 бит

**Вопрос 12** Чтобы адресовать 2 Мбайта ОП, минимальная разрядность регистра адреса должна быть

- 1) 16 бит
- 2) 25 бит
- 3) 12 бит
- +4) 21 бит

**Вопрос 13** Если шина адреса имеет 33 линии, то адресное пространство составляет

- 1) 4 Гбайт
- +2) 8 Гбайт
- 3) 16 Кбайт
- 4) 22 Мбайт

**Вопрос 14** Если шина адреса имеет 15 линий, то адресное пространство составляет

- 1) 4 Гбайт
- 2) 16Кбайт
- +3) 32 Кбайт
- 4) 20 Мбайт

**Вопрос 15** Набор микросхем, которые выполняют служебные функции по распределению сигналов между всеми блоками ПК, это

- 1: центральный процессор
- 2: Сокет
- +3: Чипсет
- 4: интерфейс
- 5: МПА с жесткой логикой

**Вопрос 16** Укажите, что не является компонентой системной платы.

**1: Разъем питания**

- 2: Слоты памяти
- 3: Слоты плат расширения
- 4: разъемы внешних интерфейсов
- 5: Центральный процессор
- +6: Жесткий диск
- +7: Накопитель ГМД

**Вопрос 17** Укажите особенности CISC-архитектуры.

- +1: Микропрограммное устройство управления
- +2: Реализация сложных команд ЯВУ
- +3: Большое количество форматов команд
- 4: Большое число регистров общего назначения
- 5: Однословная длина всех команд
- 6: Малое число способов адресации

**Вопрос 18 Укажите особенности RISC-архитектуры.**

- +1: Большое число регистров общего назначения
- +2: Однословная длина всех команд
- +3: Малое число способов адресации
- 4: Микропрограммное устройство управления
- 5: Реализация сложных команд ЯВУ
- 6: Большое количество форматов команд

**Вопрос 19**

Укажите какие существуют методы доступа к данным в памяти

- +1: последовательный
- 2: параллельный
- +3: произвольный
- +4: ассоциативный
- +5: прямой

**Вопрос 20**

По месту расположения основная память относится к

- 1: процессорной
- 2: внешней
- +3: внутренней

**Вопрос 21** Каким образом удаляется информация из многократно программируемых ПЗУ?

- 1: С помощью инфракрасного облучения
- +2: С помощью ультрафиолетового облучения
- +3: С помощью электрического сигнала
- 4: с помощью "прошивки"

**Вопрос 22** Энергозависимые ОЗУ подразделяются на следующие группы:

- 1: MROM
- +2: SRAM
- 3: PROM
- +4: DRAM

**Вопрос 23** Запоминающим элементом (ЗЭ) в SRAM является

- 1: регистр**
- 2: конденсатор
- 3: дешифратор
- +4: триггер

**Вопрос 24**

Запоминающим элементом (ЗЭ) в DRAM является

- 1: регистр
- 2: триггер
- +3: конденсатор
- 4: мультиплексор

**Вопрос 25** Какова основная цель стратегии замещения информации в заполненной кэш-памяти?

- +1: Удерживать в КЭШе те строки, к которым вероятность обращения велика
- 2: Удерживать в КЭШе те строки, обращение к которым маловероятно
- +3: Удалить в КЭШе те строки, обращение к которым маловероятно
- 4: Удалить в КЭШе те строки, вероятность обращения к которым велика

**Вопрос 26** Укажите беспроводные интерфейсы, которые используются для подключения к компьютерным сетям.

- 1: WUSB
- +2: WiMax
- 3: Bluetooth
- 4: Fire Wire
- 5: IrDA

- +6: WiFi
- 7: IDE

**Вопрос 27 Укажите беспроводные интерфейсы.**

- +1: WiFi
- +2: WiMax
- +3: Bluetooth
- 4: Fire Wire
- +5: IrDA
- 6: USB
- 7: IDE
- +8: WUSB

**Вопрос 28 Укажите характеристики шины.**

- +1: Разрядность
- +2: Пропускная способность
- +3: Тактовая частота
- 4: Толщина шины
- +5: Ширина шины
- 6: Длина шины

**Вопрос 29 Что такое многоядерный процессор?**

- 1: это процессор, содержащий два и более вычислительных ядра на нескольких процессорных кристаллах;
- 2: это центральный процессор, содержащий четыре и более вычислительных ядра на одном процессорном кристалле или в одном корпусе;
- 3: это центральный процессор, содержащий от двух до восьми вычислительных ядра на одном процессорном кристалле или в одном корпусе.
- +4: это центральный процессор, содержащий два и более вычислительных ядра на одном процессорном кристалле или в одном корпусе.

**Вопрос 30 Главные требования к суперконвейерным процессорам:**

- 1: возможность реализации операции в каждой ступени конвейера наиболее сложными техническими средствами;
- 2: разность задержки во всех ступенях;
- +3: возможность реализации операции в каждой ступени конвейера наиболее простыми техническими средствами;
- +4: одинаковость задержки во всех ступенях.

**Вопрос 31 Укажите недостатки суперконвейерных процессоров**

- +1: возрастает вероятность конфликтов;
- +2: дороже обходится ошибка предсказания перехода;
- 3: необходимость синхронного продвижения команд в каждом из конвейеров;
- + 4: усложняется логика взаимодействия ступеней конвейера.

**Вопрос 32 Как называется механизм, когда команды отправляются на исполнение не в той последовательности, в которой они располагаются в коде программы?**

- 1: «последовательное исполнение»;
- 2: «параллельное исполнение»;
- +3: «внеочередное исполнение»;
- 4: «поочередное исполнение».

**Вопрос 33 За счет чего достигается одновременное выполнение более чем одной скалярной команды?**

- 1: за счет включения в состав ЦП нескольких связанных функциональных блоков;**
- 2: за счет включения в состав ЦП одного функционального блока; 3: за счет исключения из состава ЦП функциональных блоков;
- +4: за счет включения в состав ЦП нескольких самостоятельных функциональных блоков.

**Вопрос 34 Гиперпоточковая технология это –**

- +1: пример реализации идеи параллельной многопоточности;

- 2: минимальная загрузка функциональных блоков процессора;
- 3: технология формирования таких команд, которые процессор мог бы выполнять последовательно;
- 4: технология, которая организует поступление взаимозависимых команд.

**Вопрос 35 Укажите совместно используемые ресурсы при гиперпоточковой технологии.**

- 1: логические блоки;**
- 2: потоки команд;
- +3: функциональные (исполнительные) блоки;
- 4: ресурсы вычислительного ядра.

**Вопрос 36 Что используют для поддержания двух полностью независимых потоков?**

- 1: кэш-память;**
- 2: отдельные ресурсы;
- 3: совместно используемые ресурсы;
- +4: дублированные ресурсы.

**Вопрос 37 В чем заключается идея Гарвардской архитектуры процессора?**

- 1: наличие в микропроцессоре более 1 конвейера для выполнения команд;
- +2: в кэш-памяти 1 уровня предусмотрено разделение команд и данных, которые хранятся отдельно друг от друга;
- 3: наличие в микропроцессоре более 1 конвейера для выполнения команд, а также специальных схем, позволяющих изменить изначальную последовательность выполнения команд;
- 4: одновременное выполнение разных тактов последовательных команд в разных частях МП с непосредственной передачей результатов выполнения из одной части МП в другую.

**Вопрос 38 На что ориентирована Фон-неймановская архитектура?**

- 1: на параллельное исполнение команд программы;**
- 2: на последовательное и параллельное исполнение команд программы;
- +3: на последовательное исполнение команд программы;
- 4: на размещение в процессоре сразу нескольких конвейеров.

**Вопрос 39 Для каких целей используются ВС (допускается множественный выбор):**

- +а) для повышения надежности средств ВТ;
- б) для создания системы автоматизации программирования; в) для объединения нескольких компьютеров;
- +г) для достижения сверхвысокой производительности.

**Вопрос 40 Вычислительная система называется многопроцессорной, если:**

- а) она содержит несколько процессоров, работающих с общей оперативной памятью, и управляется разными операционными системами;
- б) содержит несколько процессоров;
- +в) она содержит несколько процессоров, работающих с общей оперативной памятью, и управляется одной общей операционной системой;
- г) она содержит несколько процессоров, работающих с отдельной оперативной памятью, и управляется одной общей операционной системой.

**Вопрос 41 Вычислительная система, которая содержит несколько ЭВМ, каждая из которых имеет свою ОП и работает под управлением своей операционной системы:**

- а) многопроцессорной;
- б) однородной;
- в) специализированной;
- +г) многомашинной.

**Вопрос 42 В каких системах отдельные ЭВМ находятся на значительных расстояниях и обмениваются информацией по каналам связи через специальную аппаратуру в последовательном коде?**

- а) неоднородных;**
- б) универсальных;
- в) децентрализованных;
- +г) распределенных.

**Вопрос 43** Представителями какого класса являются классические фон-неймановские ВМ

- +а) SISD;
- б) MISD; в)
- SIMD; г)
- MIMD.

**Вопрос 44**

Вычислительная машина какой архитектуры позволяют выполнять одну арифметическую операцию сразу над многими данными — элементами вектора.

- а) SISD; б)
- MISD;
- +в) SIMD; г)
- MIMD.

**ПК-9.2. Разрабатывает и отлаживает системы ИИ на C++ под конкретные аппаратные платформы с ограничениями по вычислительной мощности, в том числе для встроенных систем**

1. Какая библиотека позволяет объявить переменную типа uint8\_t

- а) stdio.h
- б) stdint.h +
- в) string.h
- г) stdlib.h

2. Как выполняется операция деления (c=a/b;) на процессоре, в котором нет аппаратного механизма деления

- а) операция будет пропущена процессором
- б) компилятор выдаст ошибку на этапе сборки
- в) операция будет выполнена, деление будет заменено на несколько операций сдвига и вычитания +
- г) операция вызовет внутреннее прерывание в процессоре

3. Какая операция будет дольше всего выполняться на процессоре с архитектурой AVR:

- а) c = (float)a+(float)b;+
- б) c = (uint8\_t)a+(uint8\_t)b;
- в) c = (uint16\_t)a+(uint16\_t)b;
- г) c = (int)a+(int)b;

4. Ключевое слово, которое позволяет использовать одну переменную в разных потоках

- а) public
- б) volatile +
- в) static
- г) define

5. Ключевое слово для переменных, загружаемых в память один раз при первом обращении к классу и существующих на протяжении всего времени жизни программы.

- а) public
- б) volatile
- в) static+
- г) define

6. Какие из операций будут выполняться дольше по времени на 16 разрядном процессоре

- а) c = (uint8\_t)a+(uint8\_t)b; +
- б) c = (uint16\_t)a+(uint16\_t)b;
- в) c = (int)a+(int)b;
- г) c = (uint32\_t)a+(uint32\_t)b; +

7. Директива #define F\_CPU 16000000UL:

- а) устанавливает частоту работы контроллера 16МГц
- б) устанавливает частоту работы периферии 16МГц
- в) определяет константу, используемую для вычисления значений связанных с тактированием контроллера+

### Типовые теоретические вопросы для зачета по дисциплине

1. Логические элементы и функциональные узлы комбинационного типа: дешифраторы, шифраторы, мультиплексоры, демультиплексоры, сдвигатели, сумматоры, АЛУ.
2. Триггеры (классификация и логика функционирования).
3. Функциональные узлы с памятью: регистры, регистры сдвига, счетчики, накапливающий сумматор.
4. Операционное устройство. Автомат с программированной логикой.
5. Операционное устройство. Автомат с жесткой логикой. МПА Мили.
6. Принципы фон-Неймана.
7. Базовая структура персонального компьютера.
8. Режимы работы процессора.
9. Программная модель микропроцессора Intel x86 в реальном и защищенном режимах.
10. Адресация памяти микропроцессора Intel x86 в реальном и защищенном режимах.
11. Форматы команд микропроцессора Intel x86.
12. Стандартные режимы адресации микропроцессора Intel x86.
13. Прерывания. Порядок обработки прерываний.
14. Классификация прерываний. Организация приема запроса на прерывание.
15. Структура 32-разрядного процессора.
16. Системные регистры.
17. Адресное пространство системы ввода-вывода. Методы организации ввода-вывода: программно-управляемый, ввод-вывод по прерываниям, ПДП.
18. Конвейеризация вычислений. Конвейер команд. Суперконвейерные процессоры;
19. Конфликты в конвейере команд. Структурный риск и риск по данным. Конфликты в конвейере команд по управлению.
20. CISC и RISC архитектуры. Достоинства и недостатки.
21. VLIW – архитектура. Вычисления с явным параллелизмом команд (EPIC). Многоядерность.
22. Суперскалярные процессоры. Суперскалярность и внеочередное исполнение команд.
23. Гиперпотокковая технология.
24. Характеристики системы памяти. Иерархия запоминающих устройств.
25. ПЗУ. Разновидности ПЗУ.
26. Организация микросхем памяти. Память типа DRAM и SRAM.
27. Блочная организация ОП. Циклическая схема организации памяти. Блочно-циклическая схема организации памяти
28. Ассоциативное запоминающее устройство.
29. Структура системы с основной и кэш-памятью. Выбор емкости и размера строки кэш-памяти.
30. Прямое и полностью ассоциативное отображения оперативной памяти на кэш-память.
31. Частично ассоциативное отображения оперативной памяти на кэш-память – множественно-ассоциативное отображение.
32. Алгоритмы замещения информации в заполненной кэш-памяти.
33. Алгоритмы согласования содержимого основной и кэш-памяти.
34. Смешанная и разделенная кэш-память. Уровни кэш-памяти.
35. Системная плата. Принцип работы. Форм-фактор. Компоненты системной платы. BIOS.
36. Интерфейсы периферийных устройств: IDE и SATA, USB, Thunderbolt, Bluetooth.
37. Вычислительные системы. Преимущества ВС по сравнению с автономно используемыми однопроцессорными ЭВМ. Основные понятия и определения. Многомашинные и многопроцессорные ВС. Классификация ВС.
38. Классификация архитектур ВС Флинна.

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

СОГЛАСОВАНО

**ФГБОУ ВО "РГРТУ", РГРТУ**, Костров Борис Васильевич,  
Заведующий кафедрой ЭВМ

**09.12.25** 12:48 (MSK)

Простая подпись