

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ  
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ  
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ  
ИМЕНИ В.Ф. УТКИНА"

СОГЛАСОВАНО  
Зав. выпускающей кафедры

УТВЕРЖДАЮ

**Проектирование и технология электронной  
компонентной базы**  
рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Электронных приборов**  
Учебный план v11.04.04\_24\_00.plx  
11.04.04 Электроника и наноэлектроника  
Квалификация **магистр**  
Форма обучения **очно-заочная**

Общая трудоемкость **5 ЗЕТ**

**Распределение часов дисциплины по семестрам**

| Семестр<br>(<Курс>.<Семестр<br>на курсе>)          | 1 (1.1) |       | Итого |       |
|--|---------|-------|-------|-------|
|  | уп      | рп    | уп    | рп    |
| Неделя   | 16      |       |       |       |
| Вид занятий  | уп      | рп    | уп    | рп    |
| Лекции   | 16      | 16    | 16    | 16    |
| Лабораторные                                       | 16      | 16    | 16    | 16    |
| Практические                                       | 8       | 8     | 8     | 8     |
| Иная контактная<br>работа                          | 0,35    | 0,35  | 0,35  | 0,35  |
| Консультирование<br>перед экзаменом и<br>практикой | 2       | 2     | 2     | 2     |
| Итого ауд.   | 42,35   | 42,35 | 42,35 | 42,35 |
| Контактная работа                                  | 42,35   | 42,35 | 42,35 | 42,35 |
| Сам. работа  | 93      | 93    | 93    | 93    |
| Часы на контроль                                   | 44,65   | 44,65 | 44,65 | 44,65 |
| Итого  | 180     | 180   | 180   | 180   |

г. Рязань

Программу составил(и):

*к.т.н., доц., Серебряков Андрей Евгеньевич*

Рабочая программа дисциплины

**Проектирование и технология электронной компонентной базы**

разработана в соответствии с ФГОС ВО:

ФГОС ВО - магистратура по направлению подготовки 11.04.04 Электроника и нанoeлектроника (приказ Минобрнауки России от 22.09.2017 г. № 959)

составлена на основании учебного плана:

11.04.04 Электроника и нанoeлектроника

утвержденного учёным советом вуза от 26.01.2024 протокол № 8.

Рабочая программа одобрена на заседании кафедры

**Электронных приборов**

Протокол от 30.05.2024 г. № 5

Срок действия программы: 2024-2026 уч.г.

И.о. зав. кафедрой Серебряков Андрей Евгеньевич

---

**Визирование РПД для исполнения в очередном учебном году**

Рабочая программа пересмотрена, обсуждена и одобрена для исполнения в 2025-2026 учебном году на заседании кафедры  
**Электронных приборов**

Протокол от \_\_\_\_\_ 2025 г. № \_\_\_\_

Зав. кафедрой \_\_\_\_\_

---

**Визирование РПД для исполнения в очередном учебном году**

Рабочая программа пересмотрена, обсуждена и одобрена для исполнения в 2026-2027 учебном году на заседании кафедры  
**Электронных приборов**

Протокол от \_\_\_\_\_ 2026 г. № \_\_\_\_

Зав. кафедрой \_\_\_\_\_

---

**Визирование РПД для исполнения в очередном учебном году**

Рабочая программа пересмотрена, обсуждена и одобрена для исполнения в 2027-2028 учебном году на заседании кафедры  
**Электронных приборов**

Протокол от \_\_\_\_\_ 2027 г. № \_\_\_\_

Зав. кафедрой \_\_\_\_\_

---

**Визирование РПД для исполнения в очередном учебном году**

Рабочая программа пересмотрена, обсуждена и одобрена для исполнения в 2028-2029 учебном году на заседании кафедры

**Электронных приборов**

Протокол от \_\_\_\_\_ 2028 г. № \_\_\_\_

Зав. кафедрой \_\_\_\_\_

**1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)**

|     |   |
|-----|---|
| 1.1 | решение задач проектирования современной электронной компонентной базы на основе микроконтроллеров и ПЛИС для решения научно-исследовательских и производственных задач.                |
| 1.2 | Задачи дисциплины:  |
| 1.3 | - ознакомить студентов с основными классами СБИС и наиболее распространенными технологиями реализации цифровых устройств, характерными для отечественной практики их раз-работки.       |
| 1.4 | - привить навыки работы в коллективе над поставленными научными и проектными задачами;  |
| 1.5 | - ознакомить студентов с особенностями архитектуры ARM;   |
| 1.6 | - ознакомить студентов с семейством современных микроконтроллеров STM32.  |
| 1.7 | - ознакомить студентов с основными системными (языки описания аппаратуры) и прикладными (пакеты САПР) инструментами разработчика.   |
| 1.8 | - обеспечить освоение на практике использования базовых синтаксических конструкций языка Verilog для формирования типовых цифровых узлов и построение испытательных файлов (testbench). |
| 1.9 | -ознакомить с технологией функционального моделирования проектируемых устройств и аппаратного конфигурирования их в ПЛИС в лабораторных условиях.                                       |

**2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ**

|                   |   |
|-------------------|---|
| Цикл (раздел) ОП: |   |
| <b>2.1</b>        | <b>Требования к предварительной подготовке обучающегося:</b>  |
| 2.1.1             | Дисциплина базируется на следующих дисциплинах учебного плана подготовки бакалавров по направлению 11.03.04 «Электроника и нанoeлектроника», ОПОП «Электронные приборы и устройства»: «Основы проектирования электронной компонентной базы».  |
| 2.1.2             | До начала изучения учебной дисциплины обучающиеся должны:   |
| 2.1.3             | знать: общие разделы высшей математики (алгебра), разделы информатики (системы счисления, двоичная арифметика, Булева алгебра, логические элементы. Существующие классы СБИС, как основной современной электронной компонентной базы, общий алгоритм проектирования СБИС; синтаксис языка описания аппаратуры высокого уровня Verilog, назначение и структуру испытательных файлов на языке Verilog, основные компоненты и внутреннюю архитектуру современных ПЛИС.   |
| 2.1.4             | уметь: использовать современные информационные и компьютерные технологии, средства коммуникаций, способствующие повышению эффективности научной и образовательной сфер деятельности; разрабатывать физические и математические модели приборов и устройств электроники и нанoeлектроники; разрабатывать технологические маршруты их изготовления; применять язык Verilog, как системное инструментальное средство для проектирования цифровых устройств, применять стандартные САПР для функционального моделирования, синтеза и верификации цифровых устройств; использовать двоичную арифметику и Булеву алгебру; |
| 2.1.5             | владеть: методами проектирования электронной компонентной базы и технологических процессов электроники и нанoeлектроники; методами математического моделирования приборов и технологических процессов с целью оптимизации их параметров; навыками экспериментального исследования разработанных устройств в аппаратной реализации, азами программирования на языке высокого уровня.   |
| <b>2.2</b>        | <b>Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:</b>   |
| 2.2.1             | Преддипломная практика  |
| 2.2.2             | Выполнение и защита выпускной квалификационной работы   |

**3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)****УК-2: Способен управлять проектом на всех этапах его жизненного цикла****УК-2.1. Определяет целевые этапы и основные направления работ проекта с учетом анализа альтернативных вариантов его реализации**

**Знать**  
особенности применения микроконтроллеров на базе архитектуры ARM;

**Уметь**  
защищать принятые решения при проектировании электронного устройства на базе микроконтроллеров

**Владеть**  
навыками поэтапного ведения проектов

**УК-2.2. Применяет методики разработки и управления проектом**

|  |
|--|
| <b>Знать</b><br>сильные и слабые стороны разработанного решения                              |
| <b>Уметь</b><br>разрабатывать проектировать электронные устройства на базе микроконтроллеров |
| <b>Владеть</b><br>проектирования электронных устройств на базе микроконтроллеров             |

**В результате освоения дисциплины (модуля) обучающийся должен**

|            |   |
|------------|---|
| <b>3.1</b> | <b>Знать:</b>   |
| 3.1.1      | особенности применения микроконтроллеров на базе архитектуры ARM; сильные и слабые стороны разработанного решения |
| <b>3.2</b> | <b>Уметь:</b>   |
| 3.2.1      | защищать принятые решения при проектировании электронного устройства на базе микроконтроллеров                    |
| <b>3.3</b> | <b>Владеть:</b>   |
| 3.3.1      | навыками поэтапного ведения проектов  |

**4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)**

| Код занятия | Наименование разделов и тем /вид занятия/  | Семестр / Курс | Часов | Компетенции  | Литература   | Форма контроля                  |
|-------------|--|----------------|-------|--|--|---------------------------------|
|             | <b>Раздел 1. Раздел 1</b>  |                |       |  |  |                                 |
| 1.1         | Электронная компонентная база /Тема/   | 1              | 0     |  |  |                                 |
| 1.2         | Понятие электронной компонентной базы. Электронные компоненты с наноразмерными структурами. Телекоммуникационные оптические приемники и передатчики, кремниевые СБИС (VLSI). Основные классы СБИС. Заказные ИС (ASIC), универсальные СБИС (MCU, DSP), ПЛИС (FPGA). /Лек/ | 1              | 2     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                         |
| 1.3         | Изучение конспекта лекций. /Ср/  | 1              | 5     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                         |
| 1.4         | Основы языка высокого уровня Си. Компиляция проектов. /Тема/   | 1              | 0     |  |  |                                 |
| 1.5         | Переменные и арифметика. Типы и размеры данных. Константы. Оператор for. If-else. Переключатели. Циклы. Символические константы. Массивы. Функции. Компилятор GCC. Структуры. Указатели. Среда разработки кода микропрограмм для микроконтроллера семейства STM32. /Лек/ | 1              | 2     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                         |
| 1.6         | Конфигурирование и компиляция проекта /Лаб/  | 1              | 4     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен,<br>Лабораторная работа |
| 1.7         | Указатели на функцию. Методы разыменовывания указателей и функций. Модель памяти языка Си. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/  | 1              | 15    | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                         |

|      |  |   |    |  |  |                                    |
|------|--|---|----|--|--|------------------------------------|
| 1.8  | Архитектура микроконтроллеров на основе ядра ARM /Тема/  | 1 | 0  |  |  |                                    |
| 1.9  | Особенности архитектуры ARM. Структурная схема микроконтроллеров семейства STM32. Особенности и классификация вычислительных ядер серии Cortex. Библиотека конфигурации ядра CMSIS. Библиотечная система периферийных устройств stdlibrary. Конфигурирование проектов и программирование микроконтроллера. /Лек/   | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.10 | Вычисление параметров конфигурирования PLL /Пр/  | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.11 | Вывод графической информации. Обмен данными с акселерометром /Лаб/   | 1 | 4  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен,<br>Лабораторная<br>работа |
| 1.12 | Модуль прерываний. Модуль прямого доступа к памяти. Интерфейсы ввода/вывода. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/  | 1 | 10 | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.13 | Проектирование электронных устройств на основе микроконтроллеров /Тема/  | 1 | 0  |  |  |                                    |
| 1.14 | Особенности аналоговых и цифровых цепей питания микроконтроллера. Методы снижения индуктивности цепей питания. Схемы тактирование микроконтроллера. Типовые схемы подключения нагрузки цифровых портов ввода/вывода. Схемы подключения аналого-цифрового преобразователя. Схемы подключения цифро-аналогово преобразователя. Интерфейсы I2C, SPI, UART /Лек/ | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.15 | Разработка принципиальной электрической схемы электронного устройства /Пр/   | 1 | 6  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.16 | Аналоговые цепи обеспечения опорного напряжения аналого-цифрового и цифро-аналогово преобразователя. Особенности проектирования цепей питания на печатных платах. Изучение конспекта лекций /Ср/   | 1 | 17 | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.17 | Архитектура ПЛИС типа CPLD и FPGA /Тема/   | 1 | 0  |  |  |                                    |

|      |  |   |    |  |  |                                    |
|------|--|---|----|--|--|------------------------------------|
| 1.18 | Основные архитектурные отличия ПЛИС типа CPLD и FPGA. Преимущества и недостатки архитектуры FPGA. Основные компоненты микросхем FPGA. Структурная схема логического элемента. Блоки памяти. Аппаратные умножители. Структура межсоединений. Система синхронизации. Блоки ввода/вывода. Простейшие интерфейсные стандарты. /Лек/  | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.19 | Разработка параметризованного модуля /Лаб/   | 1 | 4  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен,<br>Лабораторная<br>работа |
| 1.20 | Изучение конспекта лекций. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета. /Ср/   | 1 | 10 | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.21 | Основные синтаксические конструкции последовательных устройств /Тема/  | 1 | 0  |  |  |                                    |
| 1.22 | Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы, применение в конструкторском файле. Процедурное управление временем. Список реагирования процедурного оператора. Реагирование на фронты синхроимпульсов. Управляющие процедурные операторы. Условный оператор. Простой синхронный D-триггер. Двоичный счетчик. Счетчик по указанному модулю. Оператор варианта. Регистр сдвига. Комбинационные устройства на базе процедурных операторов, специфические дешифраторы. Циклические операторы. Процедурные операторы присваивания. Моделирование синхронных цифровых устройств. Задание синхроимпульсов в испытательном файле. Инициализирующие значения сигналов. Функции в языке Verilog. /Лек/ | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.23 | Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы, применение в конструкторском файле. Изучение конспекта лекций. /Ср/  | 1 | 20 | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.24 | Способы конфигурирования ПЛИС /Тема/   | 1 | 0  |  |  |                                    |
| 1.25 | Системы хранения конфигурационных данных ПЛИС типа CPLD и FPGA. Интерфейс JTAG. Конфигурирование в системе. Аппаратное обеспечение процесса конфигурирования /Лек/   | 1 | 2  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |

|      |   |   |       |  |  |                                    |
|------|---|---|-------|--|--|------------------------------------|
| 1.26 | Аппаратная реализация параметризованного модуля /Лаб/   | 1 | 4     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен,<br>Лабораторная<br>работа |
| 1.27 | Аппаратное обеспечение процесса конфигурирования.<br>Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/   | 1 | 10    | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.28 | Синтезируемые и не синтезируемые конструкции /Тема/   | 1 | 0     |  |  |                                    |
| 1.29 | Синтезируемые и не синтезируемые конструкции языка Verilog. Блок generate. Сущность и назначение не синтезируемых элементов. Директивы компилятора. Системные задачи. Масочные варианты реализации проектов цифровых устройств на ПЛИС, преимущества и недостатки /Лек/ | 1 | 2     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 1.30 | Директивы компилятора. Системные задачи. Изучение конспекта лекций. /Ср/  | 1 | 6     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
|      | <b>Раздел 2. Раздел 2</b>   |   |       |  |  |                                    |
| 2.1  | ИКР /Тема/  | 1 | 0     |  |  |                                    |
| 2.2  | ИКР /ИКР/   | 1 | 0,35  | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 2.3  | Кнс /Тема/  | 1 | 0     |  |  |                                    |
| 2.4  | Консультирование перед экзаменом и практикой /Кнс/  | 1 | 2     | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |
| 2.5  | Экзамен /Тема/  | 1 | 0     |  |  |                                    |
| 2.6  | Экзамен /Экзамен/   | 1 | 44,65 | УК-2.1-3<br>УК-2.1-У<br>УК-2.1-В<br>УК-2.2-3<br>УК-2.2-У<br>УК-2.2-В | Л1.1 Л1.2<br>Л1.3<br>Л1.4Л2.1<br>Л2.2 Л2.3<br>Л2.4Л3.1<br>Л3.2 Л3.3<br>Л3.4<br>Э1 Э2 Э3 Э4 | Экзамен                            |



**5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)**

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ "Оценочные материалы по дисциплине "Проектирование и технология электронной компонентной базы"").

**6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)****6.1. Рекомендуемая литература****6.1.1. Основная литература**

| №    | Авторы, составители            | Заглавие   | Издательство, год   | Количество/название ЭБС  |
|------|--------------------------------|--|---|--|
| Л1.1 | Борисов, А. В.                 | Цифровая и вычислительная схемотехника : учебное пособие                                   | Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2020, 102 с. | 2227-8397, <a href="http://www.iprbookshop.ru/102146.html">http://www.iprbookshop.ru/102146.html</a>           |
| Л1.2 | Поваренкин Н. В.               | Электронная компонентная база, применяемая в радиотехнической аппаратуре : учебное пособие | Санкт-Петербург: ГУАП, 2021, 161 с.   | 978-5-8088-1576-6, <a href="https://e.lanbook.com/book/216476">https://e.lanbook.com/book/216476</a>           |
| Л1.3 | Новиков, Ю. В.                 | Введение в цифровую схемотехнику : учебное пособие   | Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2024, 392 с.   | 978-5-4497-2389-5, <a href="https://www.iprbookshop.ru/133935.html">https://www.iprbookshop.ru/133935.html</a> |
| Л1.4 | Богомолов Б. К., Денисов А. Н. | Основы проектирования электронной компонентной базы : учебное пособие                      | Новосибирск: НГТУ, 2023, 64 с.  | 978-5-7782-4876-2, <a href="https://e.lanbook.com/book/404588">https://e.lanbook.com/book/404588</a>           |

**6.1.2. Дополнительная литература**

| №    | Авторы, составители              | Заглавие                                       | Издательство, год                     | Количество/название ЭБС |
|------|----------------------------------|--|---------------------------------------|-------------------------|
| Л2.1 | Немудров В., Мартин Г.           | Системы-на-кристалле.Проектирование и развитие | М.:Техносфера, 2004, 216с.            | 5-94836-029-6, 1        |
| Л2.2 | Угрюмов Е.П.                     | Цифровая схемотехника : Учеб.пособие для студ. | СПб.:БХВ-Санкт-Петербург, 2000, 518с. | 5-8206-0100-9, 1        |
| Л2.3 | Хамахер К., Вранешич З., Заки С. | Организация ЭВМ : Пер.с англ.                  | М.:СПб.:Питер, 2003, 848с.            | 5-8046-0162-8, 1        |
| Л2.4 | Ашихмин А.С.                     | Цифровая схемотехника. Шаг за шагом            | М.: Диалог-МИФИ, 2008, 304с.          | 978-5-86404-222-9, 1    |

**6.1.3. Методические разработки**

| №    | Авторы, составители | Заглавие   | Издательство, год        | Количество/название ЭБС  |
|------|---------------------|--|--------------------------|--|
| ЛЗ.1 | Ашихмин А.С.        | Основы проектирования электронной компонентной базы.<br>Ч.1 : Методические указания  | Рязань: РИЦ РГРТУ, 2012, | ,<br><a href="https://elibr.sre.u.ru/ebs/download/623">https://elibr.sre.u.ru/ebs/download/623</a>   |
| ЛЗ.2 | Базылев В.К.        | Микропроцессорные системы сбора и обработки данных :<br>Методические указания        | Рязань: РИЦ РГРТУ, 2012, | ,<br><a href="https://elibr.sre.u.ru/ebs/download/1184">https://elibr.sre.u.ru/ebs/download/1184</a> |
| ЛЗ.3 | Базылев В.К.        | Микропроцессорные системы сбора и обработки данных :<br>Метод.указ.к лаб.работам     | Рязань, 2002,<br>52с.    | , 1  |
| ЛЗ.4 | Ашихмин А.С.        | Основы проектирования электронной компонентной базы :<br>метод. указ. к лаб. работам | Рязань, 2014,<br>44с.    | , 1  |

**6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"**

|    |   |
|----|---|
| Э1 | ModelSim® User's Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 580 p. |
| Э2 | Quartus II Vention 10.0 Handbook. Altera Corporation, 2010. - 2728 p                        |
| Э3 | Электронно-библиотечная система «IPRBook». ЭБС издательства «IPRBook»                       |
| Э4 | Электронно-библиотечная система «Лань». ЭБС издательства «Лань»                             |

**6.3 Перечень программного обеспечения и информационных справочных систем****6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства**

| Наименование                     | Описание              |
|----------------------------------|-----------------------|
| Операционная система Windows     | Коммерческая лицензия |
| Kaspersky Endpoint Security      | Коммерческая лицензия |
| Adobe Acrobat Reader             | Свободное ПО          |
| LibreOffice                      | Свободное ПО          |
| Quartus II Web Edition ver. 11.0 | Свободное ПО          |
| ModelSim                         | Свободное ПО          |
| Среда разработки STM32CubeIDE    | Свободное ПО          |

**6.3.2 Перечень информационных справочных систем****7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)**

|   |   |
|---|---|
| 1 | 214 лабораторный корпус. учебная аудитория для проведения учебных занятий. Специализированная мебель (60 посадочных мест), магнитно-маркерная доска. Мультимедиа проектор, 1 экран. ПК.   |
| 2 | 103 лабораторный корпус. учебная аудитория для проведения учебных занятий, компьютерный класс. Специализированная мебель (24 посадочных места), магнитно-маркерная доска. Мультимедиа проектор, 1 экран. ПК. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ |

**8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)**

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ "Методические указания по дисциплине "Проектирование и технология электронной компонентной базы").

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО  
ЗАВЕДУЮЩИМ  
КАФЕДРЫ

**ФГБОУ ВО "РГРТУ", РГРТУ**, Серебряков Андрей  
Евгеньевич, и.о. заведующего кафедры ЭП

**27.08.24** 17:38 (MSK)

Простая подпись

ПОДПИСАНО  
ЗАВЕДУЮЩИМ  
ВЫПУСКАЮЩЕЙ  
КАФЕДРЫ

**ФГБОУ ВО "РГРТУ", РГРТУ**, Литвинов Владимир  
Георгиевич, Заведующий кафедрой МНЭЛ

**28.08.24** 13:11 (MSK)

Простая подпись

ПОДПИСАНО  
НАЧАЛЬНИКОМ УРОП

**ФГБОУ ВО "РГРТУ", РГРТУ**, Ерзылёва Анна  
Александровна, Начальник УРОП

**29.08.24** 13:54 (MSK)

Простая подпись