

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

Проектирование цифровых устройств

рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Электронных вычислительных машин**

Учебный план z09.03.01_25_00.plx
 09.03.01 Информатика и вычислительная техника

Квалификация **бакалавр**

Форма обучения **заочная**

Общая трудоемкость **7 ЗЕТ**

Распределение часов дисциплины по курсам

Курс	3		Итого	
	уп	рп		
Вид занятий				
Лекции	6	6	6	6
Лабораторные	6	6	6	6
Практические	6	6	6	6
Иная контактная работа	0,35	0,35	0,35	0,35
Консультирование перед экзаменом и практикой	2	2	2	2
Итого ауд.	20,35	20,35	20,35	20,35
Контактная работа	20,35	20,35	20,35	20,35
Сам. работа	213	213	213	213
Часы на контроль	8,65	8,65	8,65	8,65
Контрольная работа заочники	10	10	10	10
Итого	252	252	252	252

Программу составил(и):

к.т.н., доц., Кистрин Алексей Васильевич

Рабочая программа дисциплины

Проектирование цифровых устройств

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 09.03.01 Информатика и вычислительная техника (приказ Минобрнауки России от 19.09.2017 г. № 929)

составлена на основании учебного плана:

09.03.01 Информатика и вычислительная техника

утвержденного учёным советом вуза от 28.02.2025 протокол № 8.

Рабочая программа одобрена на заседании кафедры

Электронных вычислительных машин

Протокол от 28.05.2025 г. № 10

Срок действия программы: 20252030 уч.г.

Зав. кафедрой Костров Борис Васильевич

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры
Электронных вычислительных машин

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Электронных вычислительных машин

Протокол от _____ 2027 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры
Электронных вычислительных машин

Протокол от _____ 2028 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2029-2030 учебном году на заседании кафедры

Электронных вычислительных машин

Протокол от _____ 2029 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Целью освоения дисциплины «Проектирование цифровых устройств» является формирование у будущих специалистов знаний и умений, необходимых для решения профессиональных задач в области разработки программно-аппаратного обеспечения цифровой обработки информации, настройки и эксплуатации встраиваемых систем.
1.2	
1.3	Задачи дисциплины:
1.4	
1.5	1. Получение и закрепление у обучающихся теоретических знаний о принципах построения цифровых устройств и принципах обработки информации на аппаратном уровне.
1.6	
1.7	2. Получение обучающимися практических навыков по проектированию цифровых устройств, в том числе на базе программируемых логических интегральных схем (ПЛИС).
1.8	3. Формирование у обучающихся информационно-библиографической культуры и навыков работы с технической документацией, в том числе на иностранном языке.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.В
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Технологическая (проектно-технологическая) практика
2.1.2	Машинно-зависимые языки программирования
2.1.3	Микропроцессорные системы и интерфейсы периферийных устройств
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ПК-5: Способен осуществлять программно-аппаратную реализацию алгоритмов цифровой обработки информации	
ПК-5.1. Проектирует и реализует программно-аппаратное описание алгоритмов цифровой обработки информации	
Знать основные комбинационные схемы и схемы памяти, используемые при проектировании цифровых устройств, а также основные принципы проектирования ЦУ Уметь выполнять синтез элементов, входящих в состав цифровых устройств Владеть навыками анализа и отладки цифровых устройств в специализированных САПР	
ПК-5.2. Выполняет аргументированный выбор программно-аппаратных средств реализации алгоритмов цифровой обработки информации	
Знать основные способы описания аппаратуры Уметь выполнять реализацию аппаратных устройств на базе ПЛИС с помощью графических и текстовых описаний аппаратуры Владеть навыками проектирования устройств цифровой обработки информации с использованием языка описания аппаратуры Verilog и графического описания	

В результате освоения дисциплины (модуля) обучающийся должен

3.1	Знать:
3.1.1	современную элементную базу и основные принципы проектирования цифровых устройств на базе ПЛИС
3.2	Уметь:
3.2.1	выполнять синтез цифровых устройств для решения конкретных задач обработки информации на базе ПЛИС
3.3	Владеть:
3.3.1	навыками работы в современных САПР для синтеза и анализа работы цифровых устройств

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)						
Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. Арифметические и логические основы цифровых устройств					

1.1	Арифметические и логические основы цифровых устройств /Тема/	3	0			Контрольные вопросы. Зачет, экзамен
1.2	Системы счисления, выполнение арифметических и логических операций в двоичной системе счисления. Основы алгебры логики. Логические аксиомы, тождества и теоремы. Выбор базиса. Описание цифровых устройств на языке Verilog HDL /Лек/	3	0,5	ПК-5.1-3 ПК-5.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
1.3	Понятие системы счисления. 2, 8, 16 СС /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л2.1	Отчет по практическому занятию
1.4	Способы представления чисел в ЭВМ. Форматы данных. Арифметические операции в 2, 8, 16 СС /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л2.1	Отчет по практическому занятию
1.5	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям /Ср/	3	13	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
	Раздел 2. Элементная база цифровых вычислительных устройств					
2.1	Элементная база цифровых вычислительных устройств /Тема/	3	0			Контрольные вопросы. Зачет, экзамен
2.2	Схемотехника логических элементов ТТЛ и КМОП. Программируемые логические интегральные схемы, классификация, назначение, структура. Системы автоматизированного проектирования устройств на основе ПЛИС /Лек/	3	0,5	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
2.3	Основы алгебры логических высказываний /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л2.1	Отчет по практическому занятию
2.4	Синтез логических элементов на различных базах /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л2.1	Отчет по практическому занятию
2.5	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям /Ср/	3	16	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
	Раздел 3. Синтез и анализ логических устройств комбинационного типа					
3.1	Синтез и анализ логических устройств комбинационного типа /Тема/	3	0			Контрольные вопросы. Зачет, экзамен

3.2	Основные задачи синтеза и анализа комбинационных схем. Составление таблицы истинности. Запись логических функций в СДНФ или в СКНФ. Разработка схемы устройства для реализации на основе ПЛИС. Составление описания на языке Verilog. Составление теоретических временных диаграмм. Анализ элементов расширенного базис ПЛИС. Анализ типовых вычислительных устройств комбинационного типа: мультиплексоров, одноразрядного полусумматора, одноразрядного сумматора, инкремента, параллельного сумматора с последовательным переносом, дешифраторов и шифраторов, компараторов кодов. Описания типовых вычислительных устройств комбинационного типа на языке Verilog. Универсальный логический элемент ПЛИС на основе мультиплексора. Синтез преобразователей кодов - прямого кода в обратный и дополнительный, двоичного в код Грея. Синтез АЛУ комбинационного типа /Лек/	3	1	ПК-5.1-3 ПК-5.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
3.3	Знакомство с системой автоматизированного проектирования Intel(Altera) QuartusII /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
3.4	Канонический метод проектирования цифровых устройств /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
3.5	Простейшие комбинационные схемы полусумматор, сумматор, мультиплексор, демультиплексор, шифратор, дешифратор, компаратор /Лаб/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
3.6	Исследование описания простейших комбинационных схем на языке Verilog HDL /Лаб/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
3.7	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям и лабораторным работам /Ср/	3	40	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2	Контрольные вопросы. Зачет, экзамен
	Раздел 4. Синтез и анализ устройств с элементами памяти					
4.1	Синтез и анализ устройств с элементами памяти /Тема/	3	0			Контрольные вопросы. Зачет, экзамен

4.2	Асинхронные триггеры с прямыми и с инверсными установочными входами, схемы, физика работы, таблицы истинности, временные диаграммы. Синхронный RS-триггер. Двухступенчатый RS-триггер. Статический и динамический D-триггеры. JK-триггер. Счетный триггер. Комбинированные триггеры в ПЛИС. Описание триггеров на языке Verilog. Регистры: параллельный, сдвигающий, универсальный, буферный. Регистровая память в процессорах. АЛУ регистрового типа, описание на языке Verilog. Счетчики: асинхронные, синхронные, многофункциональные. Построение счетчиков с произвольным модулем. Описание счетчиков на языке Verilog. Распределители импульсов. Постоянные запоминающие устройства. Оперативные запоминающие устройства. Запоминающие устройства в ПЛИС /Лек/	3	1	ПК-5.1-3 ПК-5.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
4.3	Типы триггеров. Асинхронные и синхронные статические триггеры /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
4.4	Динамические триггеры /Пр/	3	0,5	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
4.5	Синтез и анализ элементов памяти /Лаб/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
4.6	Синтез и анализ счётных устройств /Лаб/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
4.7	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям и лабораторным работам /Ср/	3	40	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2	Контрольные вопросы. Зачет, экзамен
	Раздел 5. Синтез и анализ цифровых автоматов					
5.1	Синтез и анализ цифровых автоматов /Тема/	3	0			Контрольные вопросы. Зачет, экзамен
5.2	Этапы синтеза конечного автомата. Синтез реверсивного счетчика по модулю. Постановка задачи. Граф автомата. Выбор разрядности памяти и кодирование состояний автомата. Таблица переходов. Описание конечного автомата на языке Verilog. Тестирование автомата /Лек/	3	1	ПК-5.1-3 ПК-5.2-3	Л1.1 Л1.2Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
5.3	Конечные автоматы. Принципы построения /Пр/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
5.4	Синтез вычислительного устройства, как КА /Лаб/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе

5.5	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям и лабораторным работам /Ср/	3	34	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2	Контрольные вопросы. Зачет, экзамен
	Раздел 6. Проектирование устройств цифровой обработки информации на базе ПЛИС					
6.1	Проектирование устройств цифровой обработки информации на базе ПЛИС /Тема/	3	0			Контрольные вопросы. Зачет, экзамен
6.2	Построение комбинационных умножителей. Реализация конвейерных вычислительных модулей. Параллельное выполнение операций /Лек/	3	1	ПК-5.1-3 ПК-5.2-3	Л1.2Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
6.3	Выполнение сложных арифметических операций на ПЛИС /Пр/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2	Отчет по практическому занятию
6.4	Работа с встроенными элементами памяти. Обработка массивов /Лаб/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
6.5	Цифровая обработка информации с использованием ПЛИС /Лаб/	3	1	ПК-5.1-У ПК-5.1-В ПК-5.2-У ПК-5.2-В	Л1.2Л3.2	Отчет по лабораторной работе
6.6	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий. Подготовка к практическим занятиям и лабораторным работам /Ср/	3	30	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2	Контрольные вопросы. Зачет, экзамен
	Раздел 7. Проектирование микропроцессорных систем на основе ПЛИС					
7.1	Проектирование микропроцессорных систем на основе ПЛИС /Тема/	3	0			Контрольные вопросы. Зачет, экзамен
7.2	Архитектуры микропроцессорных систем. Структуры процессоров. Выбор системы команд процессора. Разработка процессора для реализации в ПЛИС. Разработка функциональной схема процессора. Разработка состава и форматов системы команд с непосредственной, с регистровой, с косвенной регистровой, с прямой адресацией. Разработка модуля управления адресами команд и устройства синхронизации записи данных. Разработка блока РОН и модуля АЛУ. Разработка схемы процессора. Разработка программ для синтезированного процессора /Лек/	3	1	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
7.3	Изучение конспекта лекций и рекомендованной литературы по тематике проводимых занятий /Ср/	3	40	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2Л3.1	Контрольные вопросы. Зачет, экзамен
	Раздел 8. Промежуточная аттестация					
8.1	Промежуточная аттестация /Тема/	3	0			Контрольные вопросы. Экзамен

8.2	Иная контактная работа /ИКР/	3	0,35	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2	Контрольные вопросы. Экзамен
8.3	Консультация /Кнс/	3	2	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2	Контрольные вопросы. Экзамен
8.4	Экзамен /Экзамен/	3	8,65	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2	Контрольные вопросы. Экзамен
8.5	Контрольная работа /КрЗ/	3	10	ПК-5.1-3 ПК-5.1-У ПК-5.1-В ПК-5.2-3 ПК-5.2-У ПК-5.2-В	Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2	Контрольная работа

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ «Оценочные материалы по дисциплине «Проектирование цифровых устройств»).

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Виноградов А. А., Нестеров М. Н., Яковлев А. О., Килин С. В, Сингатулин Р. С., Михайлова М. Ю., Нестеров А. Н., Сапрыка А. В.	Микропроцессоры и микропроцессорные устройства : учебное пособие для студентов энергетических специальностей	Белгород: Белгородский государственный технологический университет им. В.Г. Шухова, ЭБС АСВ, 2012, 167 с.	2227-8397, http://www.iprbookshop.ru/28360.html
Л1.2	Новиков Ю. В.	Введение в цифровую схемотехнику	Москва: ИНТУИТ, 2016, 392 с.	5-94774-600-X, https://e.lanbook.com/book/100676
Л1.3	Микушин, А. В., Сединин, В. И.	Цифровая схемотехника : учебное пособие для спо	Саратов: Профобразование, 2024, 326 с.	978-5-4488-1670-3, https://www.iprbookshop.ru/134188.html

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
---	---------------------	----------	-------------------	-------------------------

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Кирнос В. Н.	Введение в вычислительную технику. Основы организации ЭВМ и программирование на Ассемблере : учебное пособие	Томск: Томский государственный университет систем управления и радиоэлектроники, Эль Контент, 2011, 172 с.	978-5-4332-0019-7, http://www.iprbookshop.ru/13921.html
Л2.2	Болдырихин О. В.	Гарвардская RISC-архитектура в микроконтроллерах AVR. Средства ввода-вывода, хранения и обработки цифровой и аналоговой информации в микроконтроллерах AVR для построения микропроцессорных систем управления : методические указания к лабораторной работе по дисциплине "микропроцессорные системы"	Липецк: Липецкий государственный технический университет, ЭБС АСВ, 2013, 39 с.	2227-8397, http://www.iprbookshop.ru/22860.html

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Суханова Н. В., Кудряшов В. С.	Основы электроники и цифровой схемотехники : учебное пособие	Воронеж: Воронежский государственный университет инженерных технологий, 2017, 96 с.	978-5-00032-226-0, http://www.iprbookshop.ru/70815.html
Л3.2	Кистрин А.В., Устюков Д.И.	Проектирование цифровых устройств: метод. указ. к лаб. работам : Методические указания	Рязань: , 2020,	, https://elibrsr.eu.ru/ebs/download/2873

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows XP/Vista/7/8/10	Microsoft Imagine: Номер подписки 700102019, бессрочно
Quartus II 8.1 Web Edition	Свободное ПО

6.3.2 Перечень информационных справочных систем

6.3.2.1	Информационно-правовой портал ГАРАНТ.РУ http://www.garant.ru
6.3.2.2	Система КонсультантПлюс http://www.consultant.ru

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	209 учебно-административный корпус. Учебная аудитория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, лабораторных работ, практических и самостоятельных занятий 14 компьютеров (компьютерный класс) с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду РГРТУ, 48 мест, мультимедиа проектор, экран, компьютер, специализированная мебель, доска
---	--

2	210 учебно-административный корпус. Учебная аудитория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, лабораторных работ, практических и самостоятельных занятий 12 компьютеров (компьютерный класс) с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду РГРТУ, 44 места, мультимедиа проектор, экран, компьютер, специализированная мебель, доска
---	---

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ «Методические указания дисциплины «Проектирование цифровых устройств»).

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Костров Борис Васильевич,
Заведующий кафедрой ЭВМ

19.06.25 12:17 (MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Костров Борис Васильевич,
Заведующий кафедрой ЭВМ

19.06.25 12:17 (MSK)

Простая подпись