

ПРИЛОЖЕНИЕ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА»

Кафедра «Телекоммуникаций и основ радиотехники»

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ

ПО ДИСЦИПЛИНЕ

Б1.В.08 «Основы программирования микропроцессорной техники»

Направление подготовки

11.03.02 «Инфокоммуникационные технологии и системы связи»

Направленность (профиль) подготовки

Программно-аппаратная инженерия в телекоммуникациях и интернет вещей»

Уровень подготовки

Бакалавриат

Квалификация выпускника – бакалавр

Формы обучения – очная

Рязань 2025

Оценочные материалы – это совокупность учебно-методических материалов (контрольных заданий, описаний форм и процедур), предназначенных для оценки качества освоения обучающимися данной дисциплины как части основной профессиональной образовательной программы.

Цель – оценить соответствие знаний, умений и уровня приобретенных компетенций, обучающихся целям и требованиям основной профессиональной образовательной программы в ходе проведения текущего контроля и промежуточной аттестации.

Основная задача – обеспечить оценку уровня сформированности компетенций, приобретаемых обучающимся в соответствии с этими требованиями.

Контроль знаний проводится в форме текущего контроля и промежуточной аттестации.

Текущий контроль успеваемости проводится с целью определения степени усвоения учебного материала, своевременного выявления и устранения недостатков в подготовке обучающихся и принятия необходимых мер по совершенствованию методики преподавания учебной дисциплины (модуля), организации работы обучающихся в ходе учебных занятий и оказания им индивидуальной помощи.

К контролю текущей успеваемости относятся проверка знаний, умений и навыков, приобретенных обучающимися в ходе выполнения индивидуальных заданий на практических занятиях и лабораторных работах. При оценивании результатов освоения практических занятий и лабораторных работ применяется шкала оценки «зачтено – не зачтено». Количество лабораторных и практических работ и их тематика определена рабочей программой дисциплины, утвержденной заведующим кафедрой.

Результат выполнения каждого индивидуального задания должен соответствовать всем критериям оценки в соответствии с компетенциями, установленными для заданного раздела дисциплины.

Контроль по дисциплине осуществляется проведением зачёта.

Форма проведения зачёта – письменный ответ по тестовым вопросам и заданиям, сформулированным с учетом содержания учебной дисциплины. После выполнения письменной работы обучаемого производится ее оценка преподавателем и, при необходимости, проводится беседа с обучаемым для уточнения итоговой оценки.

Паспорт фонда оценочных средств по дисциплине

№ п/п	Контролируемые разделы (темы) дисциплины (результаты по разделам)	Код контролируемой компетенции (или ее части)	Вид, метод, форма оценочного мероприятия
	Введение	ПК-2	зачёт
	Микроэлектроника и цифровые логические элементы, как основа микропроцессорной техники	ПК-2	зачёт
	Архитектура микропроцессора	ПК-2	зачёт
	Микроархитектура микропроцессора и ее проектирование	ПК-2	зачёт
	Повышение производительности микропроцессорных систем	ПК-2	зачёт
	Устройства ввода-вывода	ПК-2	зачёт

Критерии оценивания компетенций (результатов)

- 1) Уровень усвоения материала, предусмотренного программой.*
- 2) Умение анализировать материал, устанавливать причинно-следственные связи.*
- 3) Качество ответа на вопросы: полнота, аргументированность, убежденность, логичность.*
- 4) Содержательная сторона и качество материалов, приведенных в отчетах студента по лабораторным работам, практическим занятиям.*
- 5) Использование дополнительной литературы при подготовке ответов.*

Уровень освоения и сформированности знаний, умений и навыков по дисциплине оценивается в форме оценок «зачтено» и «не зачтено».

Оценка «зачтено» выставляется студенту, который прочно усвоил предусмотренный программный материал; правильно, аргументировано ответил на все вопросы, с приведением примеров; показал глубокие систематизированные знания, владеет приемами рассуждения и сопоставляет материал из разных источников: теорию связывает с практикой, другими темами данного курса, других изучаемых предметов; без ошибок выполнил практическое задание.

Обязательным условием выставленной оценки является правильная речь в быстром или умеренном темпе. Дополнительным условием получения оценки «зачтено» могут стать хорошие успехи при выполнении самостоятельной и контрольной работы, систематическая активная работа на семинарских занятиях.

Оценка «не зачтено» выставляется студенту, который не справился с 50% вопросов и заданий билета, в ответах на другие вопросы допустил существенные ошибки. Не может ответить на дополнительные вопросы, предложенные

преподавателем. Целостного представления о взаимосвязях, компонентах, этапах развития культуры у студента нет. Оценивается качество устной и письменной речи, как и при выставлении положительной оценки.

Вопросы к зачету по дисциплине «Основы программирования микропроцессорной техники»

1.1 1. Особенности DSP-процессоров:

☐	ориентированы как на задачи работы с данными, так и на математические вычисления. Являются универсальными микропроцессорами
☐	отличаются эффективностью реализации ввода-вывода и управления. Имеют большой набор разнообразной встроенной периферии.
☐	оптимизированы для максимально эффективной реализации алгоритмов ЦОС, в том числе с позиции энергопотребления, цены и размеров. Скорость выполнения математических операций играет первостепенную роль

1.2 Тактовая частота сигнального процессора TMS320C6748 составляет:

☐	37 МГц
☐	375 МГц
☐	37 ГГц

1.3 Объем внутренней памяти ОЗУ сигнального процессора TMS320C6748 составляет:

☐	5 Кбайт
☐	320 Кбайт
☐	32 Мбайта

1.4 Производительность сигнального процессора TMS320C6748 составляет:

☐	
☐	3
☐	T

- 1.5 Если производительность сигнального процессора составляет 500 ММАСС, и процессор включает 2 умножителя, каждый из которых способен выполнять одну операцию умножения с накоплением за такт, то какова тактовая частота такого процессора?
- 1.6 Пусть частота дискретизации входного сигнала составляет 10 КГц. Сигнальный процессор выполняет программную реализацию алгоритма обработки сигнала, при которой на каждый входной отсчет затрачивается 500 тактов процессора. Какова должна быть минимальная тактовая частота процессора, чтобы он успевал работать в реальном масштабе времени?
- 1.7 Пусть тактовая частота процессора составляет 300 МГц. Сигнальный процессор выполняет программную реализацию алгоритма обработки сигнала, при которой на каждый входной отсчет затрачивается 75 тактов процессора. Какова может быть максимальная частота дискретизации входного сигнала, чтобы процессор успевал работать в реальном масштабе времени?
- 1.8 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000
A0	0x80008000
A1	1.0
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Запишите команду, переводящую текущее состояние процессора в следующее (с учетом требуемого числа команд NOP):

PC	0x20000008
A0	0x80008000
A1	1.0
A2	3.0
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

1.9 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000
A0	0x80008000
A1	101010101010011 1
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Запишите команду, переводящую текущее состояние процессора в следующее (с учетом требуемого числа команд NOP):

PC	0x20000000
A0	0x80008000
A1	0101010101001110
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

1.10 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000
A0	0x80008000
A1	1.0
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Запишите команду, переводящую текущее состояние процессора в следующее (с учетом требуемого числа команд NOP):

PC	0x20000008
A0	0x80008000
A1	1.0
A2	1.5
B0	2.0
B1	0x80008010
B2	6.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

1.11 Расставьте значки параллельного выполнения везде, где это возможно:

```

SUB .L1 A2,A7,A10
MPY .M2 B1,B2,B3
ADDSP .L2 B2,B4,B7
MPYSP .M1X B2,A2,B2
LDW .D1T2 *A7,B2
LDW .D2T2 *B7,B5
MPYSP .M2X B10,A5,B0
ADD .L2X B3,A3,B3
ADDSP .L1X A2,B7,A8

```

1.12 Запишите десятичные числа в двоичной системе счисления в формате с фиксированной точкой в дополнительном коде, ограничившись 8-разрядным представлением:

1.13 Запишите десятичные числа в двоичной системе счисления в формате с плавающей точкой стандарта IEEE 754:

704	
-----	--

-0.5625	
---------	--

2.1 Какой максимальный объем памяти может адресоваться с помощью 16-разрядной адресной шины при побайтовой адресации:

☐	4 Гбайта
☐	2 Гбайта
☐	64 Кбайта

2.2 Какого минимального числа обращений в память на каждом такте требует архитектура ядра классического сигнального процессора:

☐	1 обращение
☐	2 обращения
☐	3 обращения

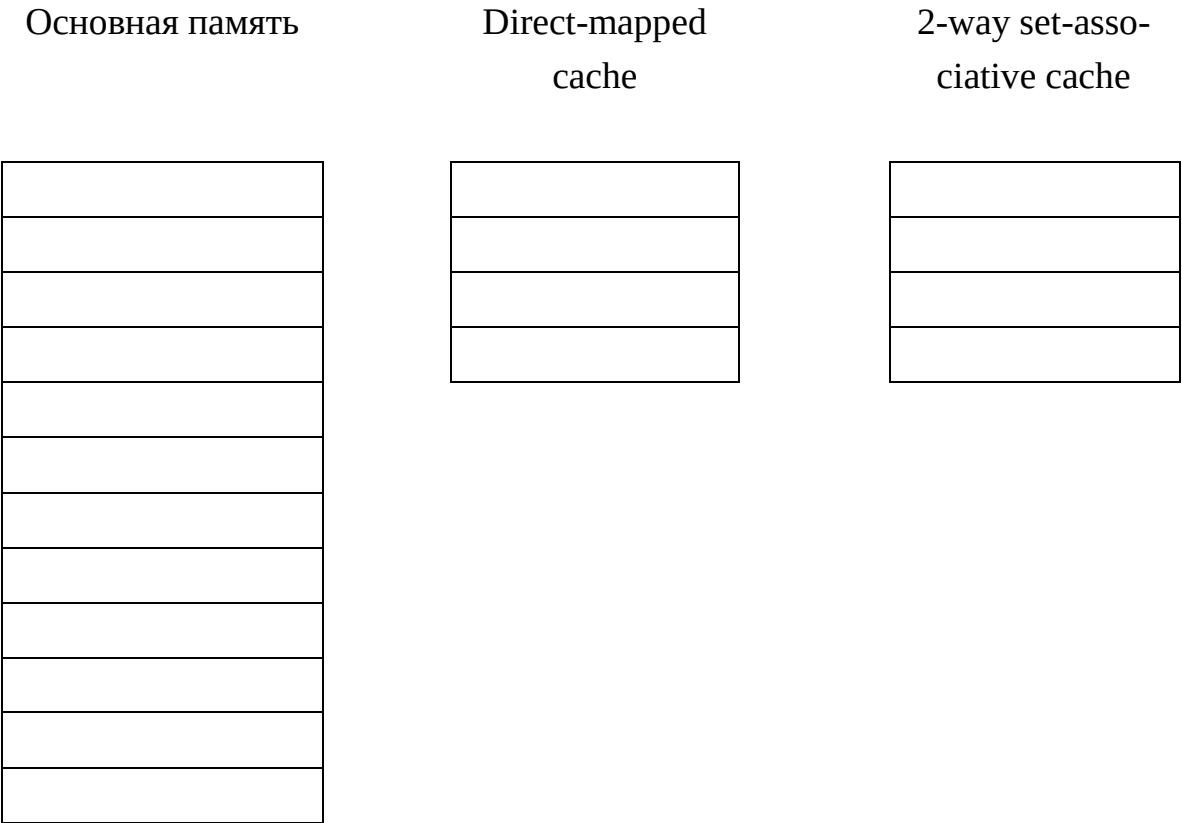
2.3 Пусть кэш-память имеет объем 4 слова данных, как показано на рисунках справа. Пусть длина строки кэш – одно слово. На левом рисунке представлено содержимое ячеек основной (медленной) памяти. Память читается в последовательности, соответствующей числам, записанным в ячейках: 1, 2, 3 и так далее. Каким будет содержимое кэш-памяти по завершении чтения основной памяти – заполните графы на рисунках (в случае кэш с прямым отображением и ассоциативной кэш).

Основная память

Direct-mapped
cache

2-way set-asso-
ciative cache

2.4 Пусть кэш-память имеет объем 4 слова данных, как показано на рисунках справа. Пусть длина строки кэш – два слова. На левом рисунке представлено содержимое ячеек основной (медленной) памяти. Память читается в последовательности, соответствующей числам, записанным в ячейках: 1, 2, 3 и так далее. Пусть время обращения к основной памяти составляет 2 такта, а к кэш-памяти – 1 такт процессора.



Запишите, за сколько тактов произойдет чтение всех ячеек основной памяти в случае отсутствия кэш, кэш с прямым отображением и ассоциативной кэш?

No cache	Direct-mapped cache	2-way set-associative cache

2.5 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000	0x80008000	4.0
		0x80008004	3.2
A0	0x80008000	0x80008008	1.0
A1	1.0	0x8000800C	0.005
A2	1.5	0x80008010	-5.0

B0	2.0
B1	0x80008010
B2	3.0

0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Запишите команду, переводящую текущее состояние процессора в следующее (с учетом требуемого числа команд NOP):

PC	0x20000008
A0	0x8000800C
A1	0.005
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

2.6 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000
A0	0x80008000
A1	1.0
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Запишите команду, переводящую текущее состояние процессора в следующее (с учетом требуемого числа команд NOP):

PC	0x20000008
A0	0x80008000
A1	1.0
A2	1.5
B0	2.0
B1	0x80008014

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	1.5
0x80008014	-9.105
0x80008018	3.5

B2	3.0
----	-----

0x8000801C	1.0
------------	-----

4.1 Пусть время выполнения любой из команд процессора составляет 80 нс. За какое время будет выполнена последовательность из 10 независимых команд в случае отсутствия командного конвейера и в случае применения командного конвейера с глубиной 4 фазы?

Конвейерная обработка не используется	Конвейерная обработка ис- пользуется

4.2 Правильно расставьте команды NOP в следующей последовательности команд:

LDW .D1T1 *A1,A2

LDW .D2T2 *B1,B2

SUB .S2 B0,1,B0

MPYSP .M1X B2,A2,A3

MPY .M2 B0,B0,B0

ADDSP .L1 A3,A4,A3

B .S2 B3

STW .D1T1 A3,*A7

4.3 На рисунке представлено содержимое регистров и ячеек памяти в текущий момент времени:

PC	0x20000000
A0	0x80008000
A1	4.0
A2	1.5
B0	2.0
B1	0x80008010
B2	3.0

0x80008000	4.0
0x80008004	3.2
0x80008008	1.0
0x8000800C	0.005
0x80008010	-5.0
0x80008014	-9.105
0x80008018	3.5
0x8000801C	1.0

Как изменятся регистры (в том числе регистр PC) и память после выполнения последовательности из 20 команд (20 тактов) в соответствии со следующей программой:

x	LDW .D1T1 *A0,A2
x	NOP 4
	_LABEL_1:
x	CMPEQ .L1 A2,A1,A0
x	[A0]B .S2 _LABEL_2
€	NOP 5
x	MPYSP .M1X B2,A2,A3
x	MPY .M2 B0,B0,B0
x	NOP 2
C	_LABAEL_2:
x	ADDSP .L1X B2,A2,A3
0x20000024	[A0]B .S2 _LABEL_1
0x20000028	MV .S1 A1,A0
x2000002C	NOP 4
x20000030	ADD .L1 1,A0,A0
x20000034	STW .D1T1 A3,*A7
x20000038	NOP
x2000003C	NOP

Заполните таблицу (только те поля, которые изменятся):

PC	
A0	
A1	
A2	
B0	
B1	
B2	

0x80008000	
0x80008004	
0x80008008	
0x8000800C	
0x80008010	
0x80008014	
0x80008018	
0x8000801C	

5.1 Оптимизируйте следующий программный код без использования программной конвейеризации (конвейера по данным):

LDW .D1T1 *A1,A2 NOP 4 LDW .D2T2 *B1,B2 NOP 4 SUB .S2 B0,1,B0 MPYSP .M1X B2,A2,A3 NOP 3 MPY .M2 B0,B0,B0 NOP ADDSP .L1 A3,A4,A3 NOP 3 B .S2 B3 NOP 5 STW .D1T1 A3,*A7	
--	--

5.2 Оптимизируйте следующий программный код с использованием программной конвейеризации (конвейера по данным) – запишите только ядро конвейеризованного цикла:

_LOOP: LDW .D1T1 *A1,A2	
----------------------------	--

LDW .D2T2 *B1,B2 NOP 4 SUB .S2 B0,1,B0 MPYSP .M1X B2,A2,A3 NOP 3 MPY .M2 B0,B0,B0 NOP ADDSP .L1 A3,A4,A3 NOP 3 [B0]BNOP .S2 5,_LOOP	
--	--

5.3 Для цикла вида:

LOOP: LDH .D1T1 *A1,A2 NOP 4 SUB .S1 A2,1,A3 SUB .S2 B0,1,B0 MPY .M1 A3,2,A4 NOP STH .L1 A4,*A7++ [B0]BNOP .S2 5,_LOOP

Предположите, сколько тактов он будет выполняться в текущем неоптимизи-

рованном виде и после оптимизации с применением программной конвейеризации, если начальное значение регистра $B0 = 100$? Сколько итераций цикла будет выполнено (без пролога и эпилога)?

Перечень лабораторных работ и вопросов для контроля

Лабораторная работа № 1 «Архитектура процессора 1967ВН028: вычислительные блоки, регистры, память»

Контрольные вопросы

1. Описание состава и принципов функционирования архитектуры процессора 1967ВН028
Функции и команды умножителя процессора 1967ВН028
3. Функции и команды АЛУ процессора 1967ВН028
4. Функции и команды сдвигателя процессора 1967ВН028
5. Функции и команды целочисленных АЛУ процессора 1967ВН028
6. Форматы данных с фиксированной и плавающей точкой
7. Примеры программ, реализующих простые вычисления в форматах с фиксированной и плавающей точкой

Лабораторная работа №2 «Конвейерная организация работы процессора и предсказание переходов»

Контрольные вопросы

1. Архитектура программного автомата процессора 1967ВН028
2. Что означает термин «суперскалярный процессор»?

3. Принцип конвейерного выполнения команд
4. Функции и команды программного автомата процессора 1967ВН028.
5. Когда предсказание переходов предпочтительнее отключать и как это сделать?
6. Примеры программ с ветвлениями
7. Оценка выигрыша от применения конвейерного выполнения последовательности команд

Лабораторная работа №3 «Реализация циклов с нулевыми издержками»

Контрольные вопросы

1. Что означает термин «цикл с нулевыми издержками»? Сравнить такие циклы с обычными.
2. Почему реализация циклов с нулевыми издержками важна для задач цифровой обработки сигналов?
3. За счет чего оказывается возможной реализация циклов с нулевыми издержками?
4. Примеры программ, реализующих циклы с нулевыми издержками
5. Оптимизация программ: цели и типы
6. Оценка времени выполнения циклических структур
7. Регистры поддержки циклов с нулевыми издержками

Лабораторная работа №4 «Программирование периферийных устройств и контроллера прерываний»

Контрольные вопросы

1. Что такое периферийные устройства
2. Типовые периферийные устройства во встраиваемых вычислительных системах и их назначения
2. Периферийные устройства в составе процессора 1967ВН028
3. Что такое таймер и как он работает?

4. Что такое ввод-вывод общего назначения?
5. Что такое контроллер прерываний, его устройство и принцип функционирования
6. Регистры контроллера прерываний процессора 1967BH028
7. Примеры программ программирования периферии с применением контроллера прерываний

Составили

Доцент кафедры ТОР

С.В. Витязев

Заведующий кафедрой ТОР

В.В. Витязев

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

СОГЛАСОВАНО

ФГБОУ ВО "РГРТУ", РГРТУ, Витязев Владимир Викторович,
Заведующий кафедрой ТОР

30.06.25 14:18
(MSK)

Простая подпись