

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

**Проектирование и технология электронной
компонентной базы**
рабочая программа дисциплины (модуля)

Закреплена за кафедрой	Промышленной электроники
Учебный план	11.04.04_26_00.plx 11.04.04 Электроника и нанoeлектроника
Квалификация	магистр
Форма обучения	очная
Общая трудоемкость	5 ЗЕТ

Распределение часов дисциплины по семестрам

Семестр (<Курс>.<Семестр на курсе>)	1 (1.1)		Итого	
Неделя	16			
Вид занятий	УП	РП	УП	РП
Лекции	16	16	16	16
Лабораторные	16	16	16	16
Практические	8	8	8	8
Иная контактная работа	0,35	0,35	0,35	0,35
Консультирован ие перед экзаменом и практикой	2	2	2	2
Итого ауд.	42,35	42,35	42,35	42,35
Контактная работа	42,35	42,35	42,35	42,35
Сам. работа	93	93	93	93
Часы на контроль	44,65	44,65	44,65	44,65
Итого	180	180	180	180

г. Рязань

Программу составил(и):

к.т.н., доц., Серебряков Андрей Евгеньевич

Рабочая программа дисциплины

Проектирование и технология электронной компонентной базы

разработана в соответствии с ФГОС ВО:

ФГОС ВО - магистратура по направлению подготовки 11.04.04 Электроника и нанoeлектроника (приказ Минобрнауки России от 22.09.2017 г. № 959)

составлена на основании учебного плана:

11.04.04 Электроника и нанoeлектроника

утвержденного учёным советом вуза от 30.01.2026 протокол № 7.

Рабочая программа одобрена на заседании кафедры

Промышленной электроники

Протокол от 21.05.2026 г. № 11

Срок действия программы: 2026-2028 уч.г.

Зав. кафедрой Круглов Сергей Александрович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2027 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2028 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2029-2030 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2029 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2030-2031 учебном году на заседании кафедры

Промышленной электроники

Протокол от _____ 2030 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	решение задач проектирования современной электронной компонентной базы на основе микроконтроллеров и ПЛИС для решения научно-исследовательских и производственных задач.
1.2	Задачи дисциплины:
1.3	- ознакомить студентов с основными классами СБИС и наиболее распространенными технологиями реализации цифровых устройств, характерными для отечественной практики их раз-работки.
1.4	- привить навыки работы в коллективе над поставленными научными и проектными задачами;
1.5	- ознакомить студентов с особенностями архитектуры ARM;
1.6	- ознакомить студентов с семейством современных микроконтроллеров STM32.
1.7	- ознакомить студентов с основными системными (языки описания аппаратуры) и прикладными (пакеты САПР) инструментами разработчика.
1.8	- обеспечить освоение на практике использования базовых синтаксических конструкций языка Verilog для формирования типовых цифровых узлов и построение испытательных файлов (testbench).
1.9	-ознакомить с технологией функционального моделирования проектируемых устройств и аппаратного конфигурирования их в ПЛИС в лабораторных условиях.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.О
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Дисциплина базируется на следующих дисциплинах учебного плана подготовки бакалавров по направлению 11.03.04 «Электроника и нанoeлектроника», ОПОП «Электронные приборы и устройства»: «Основы проектирования электронной компонентной базы».
2.1.2	До начала изучения учебной дисциплины обучающиеся должны:
2.1.3	знать: общие разделы высшей математики (алгебра), разделы информатики (системы счисления, двоичная арифметика, Булева алгебра, логические элементы. Существующие классы СБИС, как основной современной электронной компонентной базы, общий алгоритм проектирования СБИС; синтаксис языка описания аппаратуры высокого уровня Verilog, назначение и структуру испытательных файлов на языке Verilog, основные компоненты и внутреннюю архитектуру современных ПЛИС.
2.1.4	уметь: использовать современные информационные и компьютерные технологии, средства коммуникаций, способствующие повышению эффективности научной и образовательной сфер деятельности; разрабатывать физические и математические модели приборов и устройств электроники и нанoeлектроники; разрабатывать технологические маршруты их изготовления; применять язык Verilog, как системное инструментальное средство для проектирования цифровых устройств, применять стандартные САПР для функционального моделирования, синтеза и верификации цифровых устройств; использовать двоичную арифметику и Булеву алгебру;
2.1.5	владеть: методами проектирования электронной компонентной базы и технологических процессов электроники и нанoeлектроники; методами математического моделирования приборов и технологических процессов с целью оптимизации их параметров; навыками экспериментального исследования разработанных устройств в аппаратной реализации, азами программирования на языке высокого уровня.
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Преддипломная практика
2.2.2	Выполнение и защита выпускной квалификационной работы

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
УК-2: Способен управлять проектом на всех этапах его жизненного цикла	
УК-2.1. Определяет целевые этапы и основные направления работ проекта с учетом анализа альтернативных вариантов его реализации	
Знать особенности применения микроконтроллеров на базе архитектуры ARM; Уметь защищать принятые решения при проектировании электронного устройства на базе микроконтроллеров Владеть навыками поэтапного ведения проектов	
УК-2.2. Применяет методики разработки и управления проектом	

Знать сильные и слабые стороны разработанного решения
Уметь разрабатывать проектировать электронные устройства на базе микроконтроллеров
Владеть проектирования электронных устройств на базе микроконтроллеров

В результате освоения дисциплины (модуля) обучающийся должен

3.1	Знать:
3.1.1	особенности применения микроконтроллеров на базе архитектуры ARM; сильные и слабые стороны разработанного решения
3.2	Уметь:
3.2.1	защищать принятые решения при проектировании электронного устройства на базе микроконтроллеров
3.3	Владеть:
3.3.1	навыками поэтапного ведения проектов

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. Раздел 1					
1.1	Электронная компонентная база /Тема/	1	0			
1.2	Понятие электронной компонентной базы. Электронные компоненты с наноразмерными структурами. Телекоммуникационные оптические приемники и передатчики, кремниевые СБИС (VLSI). Основные классы СБИС. Заказные ИС (ASIC), универсальные СБИС (MCU, DSP), ПЛИС (FPGA). /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.3	Изучение конспекта лекций. /Ср/	1	5	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.4	Основы языка высокого уровня Си. Компиляция проектов. /Тема/	1	0			
1.5	Переменные и арифметика. Типы и размеры данных. Константы. Оператор for. If-else. Переключатели. Циклы. Символические константы. Массивы. Функции. Компилятор GCC. Структуры. Указатели. Среда разработки кода микропрограмм для микроконтроллера семейства STM32. /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.6	Конфигурирование и компиляция проекта /Лаб/	1	4	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен, Лабораторная работа
1.7	Указатели на функцию. Методы разыменовывания указателей и функций. Модель памяти языка Си. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/	1	15	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен

1.8	Архитектура микроконтроллеров на основе ядра ARM /Тема/	1	0			
1.9	Особенности архитектуры ARM. Структурная схема микроконтроллеров семейства STM32. Особенности и классификация вычислительных ядер серии Cortex. Библиотека конфигурации ядра CMSIS. Библиотечная система периферийных устройств stdlibrary. Конфигурирование проектов и программирование микроконтроллера. /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.10	Вычисление параметров конфигурирования PLL /Пр/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.11	Вывод графической информации. Обмен данными с акселерометром /Лаб/	1	4	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен, Лабораторная работа
1.12	Модуль прерываний. Модуль прямого доступа к памяти. Интерфейсы ввода/вывода. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/	1	10	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.13	Проектирование электронных устройств на основе микроконтроллеров /Тема/	1	0			
1.14	Особенности аналоговых и цифровых цепей питания микроконтроллера. Методы снижения индуктивности цепей питания. Схемы тактирования микроконтроллера. Типовые схемы подключения нагрузки цифровых портов ввода/вывода. Схемы подключения аналого-цифрового преобразователя. Схемы подключения цифро-аналогового преобразователя. Интерфейсы I2C, SPI, UART /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.15	Разработка принципиальной электрической схемы электронного устройства /Пр/	1	6	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.16	Аналоговые цепи обеспечения опорного напряжения аналого-цифрового и цифро-аналогового преобразователя. Особенности проектирования цепей питания на печатных платах. Изучение конспекта лекций /Ср/	1	17	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.17	Архитектура ПЛИС типа CPLD и FPGA /Тема/	1	0			

1.18	Основные архитектурные отличия ПЛИС типа CPLD и FPGA. Преимущества и недостатки архитектуры FPGA. Основные компоненты микросхем FPGA. Структурная схема логического элемента. Блоки памяти. Аппаратные умножители. Структура межсоединений. Система синхронизации. Блоки ввода/вывода. Простейшие интерфейсные стандарты. /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.19	Разработка параметризованного модуля /Лаб/	1	4	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен, Лабораторная работа
1.20	Изучение конспекта лекций. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета. /Ср/	1	10	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.21	Основные синтаксические конструкции последовательностных устройств /Тема/	1	0			
1.22	Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы, применение в конструкторском файле. Процедурное управление временем. Список реагирования процедурного оператора. Реагирование на фронты синхроимпульсов. Управляющие процедурные операторы. Условный оператор. Простой синхронный D-триггер. Двоичный счетчик. Счетчик по указанному модулю. Оператор варианта. Регистр сдвига. Комбинационные устройства на базе процедурных операторов, специфические дешифраторы. Циклические операторы. Процедурные операторы присваивания. Моделирование синхронных цифровых устройств. Задание синхроимпульсов в испытательном файле. Инициализирующие значения сигналов. Функции в языке Verilog. /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.23	Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы, применение в конструкторском файле. Изучение конспекта лекций. /Ср/	1	20	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.24	Способы конфигурирования ПЛИС /Тема/	1	0			
1.25	Системы хранения конфигурационных данных ПЛИС типа CPLD и FPGA. Интерфейс JTAG. Конфигурирование в системе. Аппаратное обеспечение процесса конфигурирования /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен

1.26	Аппаратная реализация параметризованного модуля /Лаб/	1	4	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен, Лабораторная работа
1.27	Аппаратное обеспечение процесса конфигурирования. Подготовка к ЛР. Подготовка к сдаче ЛР, оформление отчета /Ср/	1	10	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.28	Синтезируемые и не синтезируемые конструкции /Тема/	1	0			
1.29	Синтезируемые и не синтезируемые конструкции языка Verilog. Блок generate. Сущность и назначение не синтезируемых элементов. Директивы компилятора. Системные задачи. Масочные варианты реализации проектов цифровых устройств на ПЛИС, преимущества и недостатки /Лек/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
1.30	Директивы компилятора. Системные задачи. Изучение конспекта лекций. /Ср/	1	6	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
	Раздел 2. Раздел 2					
2.1	ИКР /Тема/	1	0			
2.2	ИКР /ИКР/	1	0,35	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
2.3	Кнс /Тема/	1	0			
2.4	Консультирование перед экзаменом и практикой /Кнс/	1	2	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен
2.5	Экзамен /Тема/	1	0			
2.6	Экзамен /Экзамен/	1	44,65	УК-2.1-3 УК-2.1-У УК-2.1-В УК-2.2-3 УК-2.2-У УК-2.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4Л3.1 Л3.2 Л3.3 Л3.4 Э1 Э2 Э3 Э4	Экзамен

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ "Оценочные материалы по дисциплине "Проектирование и технология электронной компонентной базы"").

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)**6.1. Рекомендуемая литература****6.1.1. Основная литература**

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Борисов, А. В.	Цифровая и вычислительная схемотехника : учебное пособие	Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2020, 102 с.	2227-8397, http://www.iprbookshop.ru/102146.html
Л1.2	Поваренкин Н. В.	Электронная компонентная база, применяемая в радиотехнической аппаратуре : учебное пособие	Санкт-Петербург: ГУАП, 2021, 161 с.	978-5-8088-1576-6, https://e.lanbook.com/book/216476
Л1.3	Новиков, Ю. В.	Введение в цифровую схемотехнику : учебное пособие	Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2024, 392 с.	978-5-4497-2389-5, https://www.iprbookshop.ru/133935.html
Л1.4	Богомолов Б. К., Денисов А. Н.	Основы проектирования электронной компонентной базы : учебное пособие	Новосибирск: НГТУ, 2023, 64 с.	978-5-7782-4876-2, https://e.lanbook.com/book/404588

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Немудров В., Мартин Г.	Системы-на-кристалле. Проектирование и развитие	М.: Техносфера, 2004, 216с.	5-94836-029-6, 1
Л2.2	Угрюмов Е.П.	Цифровая схемотехника : Учеб. пособие для студ.	СПб.: БХВ-Санкт-Петербург, 2000, 518с.	5-8206-0100-9, 1
Л2.3	Хамахер К., Вранешич З., Заки С.	Организация ЭВМ : Пер. с англ.	М.: СПб.: Питер, 2003, 848с.	5-8046-0162-8, 1
Л2.4	Ашихмин А.С.	Цифровая схемотехника. Шаг за шагом	М.: Диалог-МИФИ, 2008, 304с.	978-5-86404-222-9, 1

6.1.3. Методические разработки				
№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
ЛЗ.1	Ашихмин А.С.	Основы проектирования электронной компонентной базы. Ч.1 : Методические указания	Рязань: РИЦ РГРТУ, 2012,	, https://elib.rsr.eu.ru/ebs/download/623
ЛЗ.2	Базылев В.К.	Микропроцессорные системы сбора и обработки данных : Методические указания	Рязань: РИЦ РГРТУ, 2012,	, https://elib.rsr.eu.ru/ebs/download/1184
ЛЗ.3	Базылев В.К.	Микропроцессорные системы сбора и обработки данных : Метод.указ.к лаб.работам	Рязань, 2002, 52с.	, 1
ЛЗ.4	Ашихмин А.С.	Основы проектирования электронной компонентной базы : метод. указ. к лаб. работам	Рязань, 2014, 44с.	, 1

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1	ModelSim® User's Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 580 p.
Э2	Quartus II Version 10.0 Handbook. Altera Corporation, 2010. - 2728 p
Э3	Электронно-библиотечная система «IPRBook». ЭБС издательства «IPRBook»
Э4	Электронно-библиотечная система «Лань». ЭБС издательства «Лань»

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Kaspersky Endpoint Security	Коммерческая лицензия
Adobe Acrobat Reader	Свободное ПО
LibreOffice	Свободное ПО
Quartus II Web Edition ver. 11.0	Свободное ПО
ModelSim	Свободное ПО
Среда разработки STM32CubeIDE	Свободное ПО

6.3.2 Перечень информационных справочных систем

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	214 лабораторный корпус. учебная аудитория для проведения учебных занятий. Специализированная мебель (60 посадочных мест), магнитно-маркерная доска. Мультимедиа проектор, 1 экран. ПК.
2	103 лабораторный корпус. учебная аудитория для проведения учебных занятий, компьютерный класс. Специализированная мебель (24 посадочных места), магнитно-маркерная доска. Мультимедиа проектор, 1 экран. ПК. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ "Методические указания по дисциплине "Проектирование и технология электронной компонентной базы"").

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Круглов Сергей
Александрович, Заведующий кафедрой ПЭЛ

17.06.26 14:50 (MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Круглов Сергей
Александрович, Заведующий кафедрой ПЭЛ

17.06.26 14:50 (MSK)

Простая подпись