

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

Проектирование средств РЭБ на ПЛИС
рабочая программа дисциплины (модуля)

Закреплена за кафедрой	Радиотехнических систем
Учебный план	11.05.01_22_00.plx 11.05.01 Радиотехнические системы и комплексы
Квалификация	инженер
Форма обучения	очная
Общая трудоемкость	6 ЗЕТ

Распределение часов дисциплины по семестрам

Семестр (<Курс>.<Семестр на курсе>)	7 (4.1)		Итого	
Неделя	16			
Вид занятий	уп	рп	уп	рп
Лекции	48	48	48	48
Лабораторные	16	16	16	16
Практические	16	16	16	16
Иная контактная работа	0,35	0,35	0,35	0,35
Консультирование перед экзаменом и практикой	2	2	2	2
Итого ауд.	82,35	82,35	82,35	82,35
Контактная работа	82,35	82,35	82,35	82,35
Сам. работа	80,3	80,3	80,3	80,3
Часы на контроль	53,35	53,35	53,35	53,35
Итого	216	216	216	216

г. Рязань

Программу составил(и):

к.т.н., доц., Холопов Иван Сергеевич; ст.преп., Кислицына Татьяна Сергеевна

Рабочая программа дисциплины

Проектирование средств РЭБ на ПЛИС

разработана в соответствии с ФГОС ВО:

ФГОС ВО - специалитет по специальности 11.05.01 Радиоэлектронные системы и комплексы (приказ Минобрнауки России от 09.02.2018 г. № 94)

составлена на основании учебного плана:

11.05.01 Радиоэлектронные системы и комплексы

утвержденного учёным советом вуза от 28.01.2022 протокол № 6.

Рабочая программа одобрена на заседании кафедры

Радиотехнических систем

Протокол от 30.06.2022 г. № 12

Срок действия программы: 2022-2028 уч.г.

Зав. кафедрой Кошелев Виталий Иванович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2023-2024 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2023 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2024-2025 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2024 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры

Радиотехнических систем

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Целью освоения дисциплины является выработка базовых знаний в области программирования интегральных микросхем и разработки программного обеспечения на основе современных методов и стандартов проектирования, разработки и дальнейшего развития программных продуктов, а также подготовка обучающихся к научно-исследовательской и проектно-конструкторской деятельности по направлению подготовки 11.05.01 «Радиоэлектронные системы и комплексы» посредством обеспечения этапов формирования компетенций, предусмотренных ФГОС, в части представленных ниже знаний, умений и навыков.
1.2	Обучение студентов по курсу «Проектирование средств РЭБ на ПЛИС» направлено на углубленное получение знаний по разделам курса, теоретическое и практическое освоение методов и средств разработки программного обеспечения на языке описания аппаратуры VHDL.
1.3	Задачи дисциплины:
1.4	формирование представления о программируемых интегральных схемах;
1.5	изучение основ языка VHDL;
1.6	изучение особенностей синтеза типовых цифровых устройств;
1.7	формирование навыков по отладке и оптимизации проектов в САПР Quartus II.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.В.ДВ.04
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Информатика
2.1.2	Цифровые устройства и микропроцессоры
2.1.3	Цифровая обработка сигналов
2.1.4	Основы конструирования и технологии производства РЭС
2.1.5	Технологическая практика
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Программируемые устройства радиоэлектронных систем передачи информации
2.2.2	Принципы построения и функционирования радиосистем и комплексов управления
2.2.3	Проектирование радиосистем управления
2.2.4	Цифровая обработка сигналов в радиоэлектронных системах передачи информации
2.2.5	Цифровые системы передачи информации в комплексах управления
2.2.6	Вторичная обработка сигналов в РНС
2.2.7	Комплексирование РТС управления с другими информационными датчиками
2.2.8	Методы и устройства синхронизации в радиосистемах и комплексах управления
2.2.9	Методы и устройства синхронизации в радиосистемах передачи информации
2.2.10	Принципы и средства коммутации в РСПИ
2.2.11	Принципы и устройства управления информационными потоками в радиоэлектронных системах передачи
2.2.12	Средства РЭБ летательных аппаратов
2.2.13	Основы теории радиосистем и комплексов радиоэлектронной борьбы
2.2.14	Основы теории радиосистем и комплексов управления
2.2.15	Учебно-исследовательская работа
2.2.16	Расчетно-конструкторская работа
2.2.17	Научно-исследовательская работа
2.2.18	Конструкторская практика
2.2.19	Преддипломная практика
2.2.20	Преддипломный курс
2.2.21	Выполнение и защита выпускной квалификационной работы

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ПК-4: Способен разрабатывать техническую и конструкторскую документации на радиоэлектронные системы и комплексы	
ПК-4.1. Разрабатывает документацию и осуществляет сопровождение РТС и РЭС космических аппаратов и	

Знать основы оформления документации на программы для ПЛИС в соответствии с требованиями ЕСПД
Уметь работать с оригинальной технической документацией на отладочные платы ПЛИС
Владеть методиками проектирования цифровых устройств и функциональных узлов РЭС на ПЛИС с использованием САПР
ПК-4.2. Проектирует и выполняет сопровождение приборов из состава РТС и РЭС космических аппаратов и систем
Знать существующие типы ПЛИС и языки описания аппаратуры для проектирования цифровых устройств и функциональных узлов РТС и РЭС на ПЛИС
Уметь работать с отладочной платой ПЛИС для сопровождения приборов из состава РТС и РЭС
Владеть синтаксисом языка VHDL для разработки алгоритмического обеспечения приборов из состава РТС и РЭС аппаратов и систем

В результате освоения дисциплины (модуля) обучающийся должен

3.1 Знать:	
3.1.1	основы оформления документации на программы для ПЛИС в соответствии с требованиями ЕСПД;
3.1.2	существующие типы ПЛИС и языки описания аппаратуры для проектирования цифровых устройств и функциональных узлов РТС и РЭС на ПЛИС;
3.1.3	применяемые в испытательном и стендовом оборудовании РТС и РЭС космических аппаратов и систем цифровые интерфейсы для внутри- и межсхемного информационного обмена.
3.2 Уметь:	
3.2.1	работать с оригинальной технической документацией на отладочные платы ПЛИС;
3.2.2	работать с отладочной платой ПЛИС для сопровождения приборов из состава РТС и РЭС;
3.2.3	реализовывать применяемые в испытательном и стендовом оборудовании РТС и РЭС космических аппаратов и систем цифровые интерфейсы для внутри- и межсхемного информационного обмена на ПЛИС средствами языков описания аппаратуры.
3.3 Владеть:	
3.3.1	проектирования цифровых устройств и функциональных узлов РЭС на ПЛИС с использованием САПР;
3.3.2	пользования синтаксисом языка VHDL для разработки алгоритмического обеспечения приборов из состава РТС и РЭС аппаратов и систем;
3.3.3	синтеза цифровых конечных автоматов для реализации интерфейсов передачи данных, применяемых в испытательном и стендовом оборудовании РТС и РЭС космических аппаратов и систем.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. Содержание дисциплины					
1.1	Введение. Схемотехническая реализация программируемой логики. /Тема/	7	0			
1.2	Состав и содержание курса. Организация учебного процесса. Требования к освоению дисциплины. Знакомство с основной и дополнительной литературой по теме курса. /Лек/	7	0,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Л3.2 Л3.3 Л3.4 Л3.5 Э1	
1.3	Историческая ретроспектива. Развитие технологий программирования логических устройств. Становление и развитие архитектур ПЛИС. Сравнение ПЛИС CPLD и FPGA. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	

1.4	Основные понятия курса. Проектирование на основе языков описания аппаратных средств. Современные языки описания аппаратуры и производители ПЛИС. Этапы проектирования с использованием языка VHDL. Отладочный макет и САПР Quartus II. /Лек/	7	1,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	
1.5	Сравнение архитектур ПЛИС CPLD и FPGA. /Ср/	7	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Самостоятель ная проработка изученного лекционного материала.
1.6	Структура проекта на языке VHDL. /Тема/	7	0			
1.7	Элементы языка VHDL. Типы данных в языке VHDL. Стандарт IEEE 1164. Тип данных std_logic. Стандартные библиотеки и пакеты языка VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	
1.8	Объекты VHDL. Сущность и архитектура объекта в VHDL. /Лек/	7	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	
1.9	Составление VHDL-описания сущности на языке VHDL. /Пр/	7	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Решение задач.
1.10	Зарезервированные ключевые слова языка VHDL. /Ср/	7	2,3	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Самостоятель ное изучение основной и дополнительн ой литературы.
1.11	Структура проекта на языке VHDL. Синтаксические конструкции объявления типа и подтипа, библиотек и пакетов. Синтаксические конструкции описания сущности и архитектуры объекта. /Ср/	7	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Самостоятель ная проработка изученного лекционного материала.
1.12	Синтез комбинационных цифровых устройств на языке VHDL. /Тема/	7	0			
1.13	Сигналы в VHDL. Оператор параллельного присваивания значения сигналу. Поведенческий стиль описания объектов. Процессы в VHDL. Оператор CASE. Пример VHDL-описания мультиплексора. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.14	Операции языка VHDL. Имя с индексом и имя-вырезка. Пример VHDL-описания простой логической схемы. Пример VHDL-описания семисегментного индикатора. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	

1.15	Структурный стиль описания объектов. Декларация и подключение компонента. Карты портов. Ключевое (поименованное) и позиционное присвоение портов. /Лек/	7	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.16	Сигналы и компоненты. Составление программы с применением структурного стиля программирования. /Пр/	7	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Решение задач.
1.17	Знакомство с САПР Quartus II. Синтез мультиплексора и семисегментного индикатора. /Лаб/	7	4	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Работа с проектом в САПР Quartus II. Демонстрация работы проекта на отладочной плате. Ответы на вопросы преподавателя. Выполнение дополнительного задания.
1.18	Структурный стиль описания объектов. Декларация и подключение компонента. Ключевое (поименованное) и позиционное присвоение портов. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная подготовка к практическому занятию.
1.19	VHDL-описания мультиплексора и семисегментного индикатора. Изучение порядка работы в системе проектирования Quartus II. /Ср/	7	5	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная подготовка к лабораторной работе.
1.20	Стили описания объектов: поведенческий, структурный и смешанный. Синтаксическая конструкция декларирования сигнала. Синтаксис операторов Process и Case. Приоритет операций в языке VHDL. /Ср/	7	3	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная проработка изученного лекционного материала.
1.21	Синтез последовательностных цифровых устройств на языке VHDL. Часть 1. /Тема/	7	0			
1.22	Параллельный оператор агрегат. Последовательный оператор IF. Переменные в языке VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.23	Реализация D-триггера и параллельного регистра на языке VHDL. Описание фронта тактового сигнала на языке VHDL. Синхронные и асинхронные действия. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	

1.24	Константы в языке VHDL. Пользовательские пакеты в языке VHDL. Функции преобразования типа данных. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.25	Синхронные и асинхронные операции в последовательностных цифровых устройствах. /Пр/	7	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Решение задач
1.26	Управляющие входы Set, Reset, Load и Ena. Различие синхронных и асинхронных действий. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная подготовка к практическому занятию.
1.27	Синтаксис операторов агрегат и if. Синтаксические конструкции декларирования переменных и констант в языке VHDL. Отличие переменной от сигнала в языке VHDL. Синтаксис описания пользовательского пакета и подключение его к проекту. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная проработка изученного лекционного материала.
1.28	Синтез последовательностных цифровых устройств на языке VHDL. Часть 2. /Тема/	7	0			
1.29	Реализация параметрического счетчика, параметрического делителя частоты и широтно-импульсного модулятора на языке VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.30	Синтез параметрических счетчиков. /Пр/	7	2	ПК-4.1-В ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Решение задач.
1.31	Синтез последовательностных цифровых устройств. /Лаб/	7	4	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Работа с проектом в САПР Quartus II. Демонстрация работы проекта на отладочной плате. Ответы на вопросы преподавателя. Выполнение дополнительного задания.
1.32	Синтез суммирующих, вычитающих и реверсивных счетчиков. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятельная подготовка к практическому занятию.

1.33	VHDL-описания параллельного регистра, параметрического счетчика, параметрического делителя частоты и широтно-импульсного модулятора. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	Самостоятель ная подготовка к лабораторной работе.
1.34	Последовательные и параллельные операторы VHDL. /Тема/	7	0			
1.35	Последовательные операторы языке VHDL: операторы циклов for...loop и while...loop, оператор завершения цикла exit. /Лек/	7	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	
1.36	Параллельные операторы языка VHDL: оператор селективного присвоения with...select, оператор условного назначения сигнала, оператор генерации generate. /Лек/	7	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	
1.37	Массивы и записи в языке VHDL. Пользовательские функции в языке VHDL. Тело пакета. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Э1	
1.38	Параллельное и каскадное подключение нескольких однотипных компонентов к проекту верхнего уровня. /Пр/	7	2	ПК-4.1-В ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Решение задач.
1.39	Пользовательские пакеты и функции в языке VHDL. /Пр/	7	2	ПК-4.1-У ПК-4.1-В ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Решение задач.
1.40	VHDL-описания параллельного и каскадного подключения нескольких однотипных компонентов к проекту верхнего уровня. /Ср/	7	3	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Самостоятель ная подготовка к практическом у занятию.
1.41	Синтаксис операторов for...loop, while...loop, exit, with...select, оператор условного назначения сигнала и оператора генерации generate. /Ср/	7	4	ПК-4.1-3 ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1	Самостоятель ная проработка изученного лекционного материала.
1.42	Синтез устройств на основе счетчиков и сдвиговых регистров. Часть 1. /Тема/	7	0			
1.43	Реализация сторожевого таймера на языке VHDL. Реализация сдвигового регистра на языке VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	

1.44	Синтез сдвигового регистра с входами управления. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Самостоятель ная проработка изученного лекционного материала. Самостоятель ная подготовка к практическом у занятию.
1.45	Синтез устройств на основе счетчиков и сдвиговых регистров. Часть 2. /Тема/	7	0			
1.46	Псевдослучайные бинарные последовательности. Порождающие полиномы. Реализация генератора М-последовательности на языке VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	
1.47	Согласованная фильтрация сигналов. Оптимальный обнаружитель М-последовательности. Реализация на языке VHDL обнаружителя семизэлементной М-последовательности на основе согласованного фильтра. /Лек/	7	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	
1.48	Синтез сдвигового регистра и генератора М-последовательности с входами управления. /Пр/	7	2	ПК-4.1-3 ПК-4.1-В ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Решение задач.
1.49	VHDL-описание генератора М-последовательности по заданному характеристическому полиному. /Ср/	7	5	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Самостоятель ная подготовка к практическом у занятию. Самостоятель ная подготовка к лабораторной работе.
1.50	Синтез структурной схемы и VHDL-описания согласованного фильтра для обнаружения М-последовательности. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Самостоятель ная подготовка к лабораторной работе.
1.51	Синтез цифровых фильтров для подавления радиолокационных помех. /Тема/	7	0			
1.52	Принцип работы фильтра череспериодной компенсации (ЧПК), разностное уравнение. Каскадное соединение череспериодных компенсаторов. Реализация череспериодного компенсатора первого (ЧПК-1) и n-го (ЧПК-n) порядка на языке VHDL. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	

1.53	Применение ПЛИС для борьбы с помехами: генератор М-последовательности, фильтр череспериодной компенсации. /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Работа с проектом в САПР Quartus II. Демонстрация работы проекта на отладочной плате. Ответы на вопросы преподавателя. Выполнение дополнительного задания.
1.54	VHDL-описание фильтров ЧПК-1 и ЧПК-п. /Ср/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.4 Э1	Самостоятельная подготовка к лабораторной работе.
1.55	Синтез цифровых конечных автоматов на языке VHDL. /Тема/	7	0			
1.56	Понятие цифрового конечного автомата (ЦКА). Автоматы Мура (Moore) и Мили (Mealy). Представление ЦКА с помощью словесного описания, графа состояний или совмещённой таблицы переходов и выходов. /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.57	Пример синтеза цифрового конечного автомата по заданной диаграмме состояний. Пример синтеза цифрового конечного автомата по его словесному описанию. Сравнение автоматов Мура и Мили. /Лек/	7	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.58	Синтез цифрового конечного автомата по заданному словесному описанию, диаграмме состояний или совмещённой таблице выходов и переходов. /Пр/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	Решение задач.
1.59	VHDL-описание ЦКА Мура и Мили с использованием трёх процессов. /Ср/	7	3	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	Самостоятельная подготовка к практическому занятию. Самостоятельная подготовка к лабораторной работе.
1.60	Построение графа состояний ЦКА средствами САПР Quartus II. /Ср/	7	1	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	Самостоятельная подготовка к лабораторной работе.

1.61	Синтез кодеров и декодеров помехоустойчивых кодов. /Тема/	7	0			
1.62	Помехоустойчивое кодирование. Коды Хемминга. Реализация кодера и декодера кода Хемминга (7, 4) на языке VHDL. /Лек/	7	3	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	
1.63	Кодеры и декодеры помехоустойчивых кодов. /Пр/	7	0	ПК-4.1-3 ПК-4.1-В ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	Решение задач.
1.64	VHDL-описание кодера и декодера кода Хемминга по заданному варианту. /Ср/	7	6	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	Самостоятельная подготовка к практическому занятию. Самостоятельная подготовка к лабораторной работе.
1.65	Конвейерная обработка данных в ПЛИС. /Тема/	7	0			
1.66	Понятие конвейерной обработки данных. Конвейеризация данных в ПЛИС для повышения производительности. Конвейерная реализация декодера кода Хемминга (7, 4). /Лек/	7	3	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	
1.67	Синтез кодера и декодера кодов Хемминга. /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	Работа с проектом в САПР Quartus II. Демонстрация работы проекта на отладочной плате. Ответы на вопросы преподавателя. Выполнение дополнительного задания.
1.68	VHDL-описание трёхкаскадного декодера кода Хемминга по заданному варианту. /Ср/	7	6	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.5 Э1	Самостоятельная подготовка к лабораторной работе.
1.69	Современные протоколы передачи данных и их реализация на ПЛИС. /Тема/	7	0			
1.70	Понятия интерфейса и протокола. Классификация интерфейсов. Интерфейс JTAG. Тестирование по JTAG. Порт тестирования TAP (Test Access Port). /Лек/	7	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	

1.71	Протокол RS-232. Уровни сигналов, передаваемых по линии RS-232. Структура сигнала RS-232. /Лек/	7	0	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.72	Протокол RS-485. Линия связи типа "витая пара". /Лек/	7	0	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.73	Протокол SPI. Принцип обмена данными Master-Slave. Режимы SPI. Передача одного и нескольких байт. Приём одного и нескольких байт. /Лек/	7	0	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	
1.74	Протокол 1-Wire. Подключение устройств по интерфейсу 1-Wire. Инициализация устройств (импульсы reset и presence). Тайм-слоты передачи и приёма. /Лек/	7	0	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.75	Контроллер TAP. Сигнальные линии интерфейса JTAG. /Ср/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Э1	
1.76	Режимы работы SPI. /Ср/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.2-3	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	
1.77	Чтение данных с аналого-цифрового преобразователя (АЦП) AD7705. /Тема/	7	0			
1.78	Изучение архитектуры АЦП AD7705 по его техническому описанию. Регистры управления AD7705. /Лек/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	
1.79	Синтез цифрового конечного автомата для обмена данными с AD7705 по интерфейсу SPI. /Лек/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	

1.80	Составление управляющих байтов для записи в регистры управления AD7705. /Пр/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.2-3 ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	Решение задач
1.81	Изучение протокола передачи данных SPI. /Лаб/	7	0	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	Работа с проектом в САПР Quartus II. Демонстрация работы проекта на отладочной плате. Ответы на вопросы преподавателя. Выполнение дополнительного задания.
1.82	Изучение технического описания к микросхеме AD7705. /Ср/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	Самостоятельная подготовка к практическому занятию. Самостоятельная подготовка к лабораторной работе.
1.83	VHDL-описание цифрового конечного автомата для чтения данных с АЦП AD7705 по SPI. /Ср/	7	0	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.3 Л3.4 Э1	Самостоятельная подготовка к лабораторной работе.
Раздел 2. Промежуточная аттестация						
2.1	Подготовка к экзамену, иная контактная работа /Тема/	7	0			
2.2	Подготовка к экзамену /Экзамен/	7	53,35	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.1 Л3.2 Л3.3 Л3.4 Л3.5 Э1	
2.3	Консультация перед экзаменом /Кнс/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4Л2.1 Л2.2 Л2.3 Л2.4 Л2.5Л3.2 Л3.3 Л3.4 Л3.5 Э1	

2.4	Прием экзамена /ИКР/	7	0,35	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В		Ответ по билету. Решение задачи.
-----	----------------------	---	------	--	--	-------------------------------------

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ "Оценочные материалы по дисциплине "Проектирование средств РЭБ на ПЛИС").

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Харрис Д. М., Харрис С. Л., Романова А. Ю.	Цифровая схемотехника и архитектура компьютера RISC-V	Москва: ДМК Пресс, 2022, 810 с.	978-5-97060-961-3, https://e.lanbook.com/book/241166
Л1.2	Перельройзен, Е. З.	Проектируем на VHDL	Москва: СОЛОН-Пресс, 2021, 448 с.	5-98003-113-8, https://www.iprbookshop.ru/141910.html
Л1.3	Бибило, П. Н.	Синтез логических схем с использованием языка VHDL	Москва: СОЛОН-□, 2021, 384 с.	5-93455-152-3, https://www.iprbookshop.ru/142035.html
Л1.4	Бибило, П. Н.	Основы языка VHDL	Москва: СОЛОН-□, 2021, 200 с.	5-93455-056-X, https://www.iprbookshop.ru/142041.html

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Поляков А. К.	Языки VHDL и VERILOG в проектировании цифровой аппаратуры	Москва: СОЛОН-Пресс, 2016, 314 с.	5-98003-016-6, http://www.iprbookshop.ru/90249.html
Л2.2	Бабак В. П., Корченко А. Г., Тимошенко Н. П., Филоненко С. Ф.	VHDL: Справочное пособие по основам языка	Москва: ДМК Пресс, 2010, 217 с.	978-5-94120-169-3, http://e.lanbook.com/books/element.php?pl1_id=60992
Л2.3	Уэйкерли Д.Ф.	Проектирование цифровых устройств	М.: Постмаркет, 2002, 1087с.:2 дискеты:диск CD-ROM	5-901095-12-X, 1

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.4	Суворова Е.А., Шейнин Ю.Е.	Проектирование цифровых систем на VHDL : Пер.с англ.	СПб.:БХВ-Петербург, 2003, 566с.	5-94157-189-5, 1
Л2.5	Угрюмов Е.П.	Цифровая схемотехника : Учеб.пособие	СПб.:БХВ-Петербург, 2004, 528с.	5-8206-0100-9, 1

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Холопов И.С.	Основы проектирования цифровых устройств с использованием языка описания аппаратуры VHDL : метод. указ к лаб. работам	Рязань, 2014, 24с.	, 1
Л3.2	Холопов И.С.	Реализация протоколов RS-232 и 1-WIRE с использованием языка описания аппаратуры VHDL : метод. указ к лаб. работам	Рязань, 2015, 24с.	, 1
Л3.3	Холопов И.С.	Реализация цифровых протоколов передачи информации и систем на кристалле на ПЛИС : метод. указ. к лаб. работам	Рязань, 2017, 48с.; прил.	, 1
Л3.4	Холопов И.С.	Проектирование средств радиоэлектронной борьбы на программируемых логических интегральных схемах : метод. указ.	Рязань, 2018, 24с.	, 1
Л3.5	Кислицына Т.С., Холопов И.С.	Учебно-исследовательская работа: метод. указ. к лаб. работам : Методические указания	Рязань: РИЦ РГРТУ, 2024,	, https://elib.rsr.eu.ru/ebs/download/3963

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1	VHDL – обучающий портал [Электронный ресурс]. URL: http://vhdl.bas-net.by/ (дата обращения 20.05.2021).
----	---

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Kaspersky Endpoint Security	Коммерческая лицензия
Adobe Acrobat Reader	Свободное ПО
Quartus II 8.1 Web Edition	Свободное ПО

6.3.2 Перечень информационных справочных систем

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	525 Лабораторный корпус.. Учебная аудитория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации. Специализированная мебель (56 посадочных мест), магнитно-маркерная доска. 1 интерактивный комплект T82/IN124STa/WTN140-доска IQ Board DVT T082+проектор Infocus IN124STA. ПК: Intel Core i5 /8Gb. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ
---	---

2	423 А Лабораторный корпус. учебная лаборатория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, для проведения самостоятельной работы обучающихся Специализированная мебель (18 посадочных мест), ПК: Intel Pentium Dual/3,24Gb – 1 шт. 1 мультимедийный проектор 1800 Ansi, экран, магнитно-маркерная доска. Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.
3	423 Лабораторный корпус. учебная лаборатория для проведения занятий лабораторных работ и индивидуальных консультаций, для проведения самостоятельной работы обучающихся Специализированная мебель (18 посадочных мест). Магнитно-маркерная доска. Комплект оборудования для лаборатории цветного телевидения. (4 ПК). Комплект оборудования для учебной лаборатории цветного телевидения на 2рабочих места студентов (2 ПК). ПК: Intel Pentium G2030/4Gb – 6 шт Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.
4	417 Лабораторный корпус. учебная лаборатория для проведения лабораторных работ, самостоятельной работы обучающихся Учебно-лабораторный комплекс «Радиолокационные станции обнаружения подвижных объектов на базе АФАР-16», РЛС-02-16. Комплект учебно-лабораторного оборудования для изучения основ радиолокации ЭЛБ-150.024.01. Учебно-лабораторные макеты: генераторы, осциллографы, радиовысотомер, отладочные комплекты, 1 мультимедийный проектор 1800 Ansi, экран, магнитно-маркерная доска, специализированная мебель. ПК: Intel Pentium G5420/8Gb – 6 шт Intel Pentium Dual/2Gb – 3 шт Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ "Методические указания дисциплины "Проектирование средств РЭБ на ПЛИС").

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Кошелев Виталий Иванович,
Заведующий кафедрой РТС

09.07.25 11:33
(MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ

ФГБОУ ВО "РГРТУ", РГРТУ, Кошелев Виталий Иванович,
Заведующий кафедрой РТС

09.07.25 11:33
(MSK)

Простая подпись