

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

Проектирование ЦУ на ПЛИС
рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Радиотехнических систем**

Учебный план z11.03.01_22_00.plx
11.03.01 Радиотехника

Квалификация **бакалавр**

Форма обучения **заочная**

Общая трудоемкость **2 ЗЕТ**

Распределение часов дисциплины по курсам

Курс	5		Итого	
	уп	рп		
Вид занятий				
Лекции	6	6	6	6
Лабораторные	4	4	4	4
Практические	4	4	4	4
Иная контактная работа	0,25	0,25	0,25	0,25
Итого ауд.	14,25	14,25	14,25	14,25
Контактная работа	14,25	14,25	14,25	14,25
Сам. работа	44	44	44	44
Часы на контроль	3,75	3,75	3,75	3,75
Контрольная работа заочники	10	10	10	10
Итого	72	72	72	72

г. Рязань

Программу составил(и):

к.т.н., доц., Холопов Иван Сергеевич; ст.преп., Кислицына Татьяна Сергеевна

Рабочая программа дисциплины

Проектирование ЦУ на ПЛИС

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 11.03.01 Радиотехника (приказ Минобрнауки России от 19.09.2017 г. № 931)

составлена на основании учебного плана:

11.03.01 Радиотехника

утвержденного учёным советом вуза от 28.01.2022 протокол № 6.

Рабочая программа одобрена на заседании кафедры

Радиотехнических систем

Протокол от 30.06.2022 г. № 12

Срок действия программы: 2022-2026 уч.г.

Зав. кафедрой Кошелев Виталий Иванович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2023-2024 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2023 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2024-2025 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2024 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Радиотехнических систем

Протокол от _____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры

Радиотехнических систем

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Целью освоения дисциплины является выработка базовых знаний в области программирования интегральных микросхем и разработки программного обеспечения на основе современных методов и стандартов проектирования, разработки и дальнейшего развития программных продуктов, а также подготовка обучающихся к научно-исследовательской и проектно-конструкторской деятельности по направлению подготовки 11.03.01 «Радиотехника» посредством обеспечения этапов формирования компетенций, предусмотренных ФГОС, в части представленных ниже знаний, умений и навыков.
1.2	Обучение студентов по курсу «Проектирование цифровых устройств на ПЛИС» направлено на получение базовых знаний по разделам курса, теоретическое и практическое освоение методов и средств разработки программного обеспечения на языке описания аппаратуры VHDL.
1.3	Задачи дисциплины:
1.4	формирование представления о программируемых интегральных схемах;
1.5	изучение основ языка VHDL;
1.6	изучение особенностей синтеза типовых цифровых устройств;
1.7	формирование навыков по отладке и оптимизации проектов в САПР Quartus II.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.В.ДВ.04
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Информатика
2.1.2	Цифровые устройства и микропроцессоры
2.1.3	Программирование радиотехнических задач
2.1.4	Цифровая обработка сигналов
2.1.5	Основы конструирования и технологии производства РЭС
2.1.6	Технологическая (проектно-технологическая) практика
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Учебно-исследовательская работа
2.2.2	Расчетно-конструкторская работа
2.2.3	Преддипломная практика
2.2.4	Выполнение и защита выпускной квалификационной работы

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ПК-4: Способен разрабатывать компоновочные и рабочие чертежи, проектировать (разрабатывать) комплексы бортового оборудования и его подсистемы для авиационных комплексов различного назначения	
ПК-4.1. Разрабатывает структурные, функциональные и принципиальные электрические схемы бортового оборудования и его подсистемы для авиационных комплексов различного назначения	
Знать функциональное различие между микросхемами ПЛИС, выполненными по технологиям CPLD и FPGA, для обоснования их применения в принципиальных электрических схемах бортового оборудования. Уметь разрабатывать проекты цифровых устройств управления на языке описания аппаратуры, используя структурный и поведенческий способы описания. Владеть навыками реализации комбинационных и последовательностных цифровых устройств на программируемой логике средствами языка описания аппаратуры VHDL для их применения в электрических схемах бортового оборудования авиационных комплексов различного назначения.	
ПК-4.2. Разрабатывает алгоритмическое обеспечение режимов работы систем бортового оборудования для авиационных комплексов различного назначения	
Знать методику проектирования и моделирования с использованием САПР Quartus II модулей цифровых устройств управления функциональными узлами бортового оборудования авиационных комплексов различного назначения. Уметь работать с отладочной платой ПЛИС для выполнения отладки алгоритмического обеспечения. Владеть синтаксисом языка VHDL для разработки алгоритмического обеспечения режимов работы систем бортового оборудования.	

В результате освоения дисциплины (модуля) обучающийся должен

3.1	Знать:
3.1.1	функциональное различие между микросхемами ПЛИС, выполненными по технологиям CPLD и FPGA, для обоснования их применения в принципиальных электрических схемах бортового оборудования;
3.1.2	методику проектирования и моделирования с использованием САПР Quartus II модулей цифровых устройств управления функциональными узлами бортового оборудования авиационных комплексов различного назначения.
3.2	Уметь:
3.2.1	разрабатывать проекты цифровых устройств управления на языке описания аппаратуры, используя структурный и поведенческий способы описания;
3.2.2	работать с отладочной платой ПЛИС для выполнения отладки алгоритмического обеспечения.
3.3	Владеть:
3.3.1	реализации комбинационных и последовательностных цифровых устройств на программируемой логике средствами языка описания аппаратуры VHDL для их применения в электрических схемах бортового оборудования авиационных комплексов различного назначения;
3.3.2	использования синтаксиса языка VHDL для разработки алгоритмического обеспечения режимов работы систем бортового оборудования.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1. Содержание дисциплины по темам					
1.1	Введение. Схемотехническая реализация программируемой логики /Тема/	5	0			
1.2	Состав и содержание курса. Организация учебного процесса. Требования к освоению дисциплины. Знакомство с основной и дополнительной литературой по теме курса. /Лек/	5	0,2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Э1	
1.3	Основные понятия курса. Проектирование на основе языков описания аппаратных средств. Современные языки описания аппаратуры и производители ПЛИС. Этапы проектирования с использованием языка VHDL. Отладочный макет и САПР Quartus II. /Лек/	5	0,2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.4	Становление и развитие архитектур ПЛИС. Сравнение ПЛИС CPLD и FPGA. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.5	Сравнение архитектур ПЛИС CPLD и FPGA. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.6	Структура проекта на языке VHDL /Тема/	5	0			
1.7	Элементы языка VHDL. Типы данных в языке VHDL. Стандарт IEEE 1164. Тип данных std_logic. Стандартные библиотеки и пакеты языка VHDL. /Лек/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.8	Объекты VHDL. Сущность и архитектура объекта в VHDL. /Лек/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.9	Идентификаторы в языке VHDL. Описание сущности объекта на языке VHDL. /Пр/	5	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Решение задач.

1.10	Зарезервированные ключевые слова языка VHDL. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятель ное изучение основной и дополнительн ой литературы.
1.11	Структура проекта на языке VHDL. Синтаксические конструкции объявления типа и подтипа, библиотек и пакетов. Синтаксические конструкции описания сущности и архитектуры объекта. /Ср/	5	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Э1	Самостоятель ная проработка изученного лекционного материала. Самостоятель ная подготовка к практическом у занятию.
1.12	Синтез комбинационных цифровых устройств на языке VHDL /Тема/	5	0			
1.13	Сигналы в VHDL. Оператор параллельного присваивания значения сигналу. Поведенческий стиль описания объектов. Процессы в VHDL. Оператор CASE. /Лек/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.14	Пример VHDL-описания мультиплексора. Операции языка VHDL. Имя с индексом и имя- вырезка. Пример VHDL-описания простой логической схемы. Пример VHDL-описания семисегментного индикатора. /Лек/	5	1,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.15	Структурный стиль описания объектов. Декларация и подключение компонента. Карты портов. Ключевое (поименованное) и позиционное присвоение портов. /Лек/	5	1,1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	
1.16	Сигналы и компоненты. Составление программы с применением структурного стиля программирования. /Пр/	5	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Решение задач.
1.17	Знакомство с САПР Quartus II. Синтез мультиплексора и семисегментного индикатора. /Лаб/	5	4	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Э1	Синхронная работа с преподавателе м в САПР Quartus II. Демонстрация работы проекта на отладочной плате.
1.18	Структурный стиль описания объектов. Декларация и подключение компонента. Ключевое (поименованное) и позиционное присвоение портов. /Ср/	5	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятель ная подготовка к практическом у занятию.
1.19	VHDL-описания мультиплексора и семисегментного индикатора. Изучение порядка работы в системе проектирования Quartus II. /Ср/	5	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Э1	Самостоятель ная подготовка к лабораторной работе.
1.20	Стили описания объектов: поведенческий, структурный и смешанный. Синтаксическая конструкция декларирования сигнала. Синтаксис операторов Process и Case. Приоритет операций в языке VHDL. /Ср/	5	4	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Э1	Самостоятель ная проработка изученного лекционного материала.
1.21	Синтез последовательностных цифровых устройств на языке VHDL. Часть 1 /Тема/	5	0			

1.22	Параллельный оператор агрегат. Последовательный оператор IF. Переменные в языке VHDL. /Ср/	5	0,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.23	Реализация D-триггера и параллельного регистра на языке VHDL. Описание фронта тактового сигнала на языке VHDL. Синхронные и асинхронные действия. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.24	Константы в языке VHDL. Пользовательские пакеты в языке VHDL. Функции преобразования типа данных. /Ср/	5	0,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.25	Управляющие входы Set, Reset, Load и Ena. Различие синхронных и асинхронных действий. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.26	Синтаксис операторов агрегат и if. Синтаксические конструкции декларирования переменных и констант в языке VHDL. Отличие переменной от сигнала в языке VHDL. Синтаксис описания пользовательского пакета и подключение его к проекту. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.27	Синтез последовательностных цифровых устройств на языке VHDL. Часть 2 /Тема/	5	0			
1.28	Реализация параметрического счетчика, параметрического делителя частоты, широтно-импульсного модулятора и сторожевого таймера на языке VHDL. /Ср/	5	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.29	VHDL-описания параллельного регистра, параметрического счетчика, параметрического делителя частоты и широтно-импульсного модулятора. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.30	Синтез суммирующих, вычитающих и реверсивных счетчиков. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.31	Синхронные и асинхронные операции в последовательностных цифровых устройствах. Синтез параметрических счетчиков. /Ср/	5	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное решение типовых задач.
1.32	Синтез последовательностных цифровых устройств. /Ср/	5	4	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.1 Э1	Самостоятельное выполнение лабораторной работы. Работа с проектом в САПР Quartus II.
1.33	Последовательные и параллельные операторы VHDL /Тема/	5	0			
1.34	Последовательные операторы языке VHDL: операторы циклов for...loop и while...loop, оператор завершения цикла exit. /Ср/	5	0,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.35	Параллельные операторы языка VHDL: оператор селективного присвоения with...select, оператор условного назначения сигнала, оператор генерации generate. /Ср/	5	0,5	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.

1.36	Синтаксис операторов for...loop, while...loop, exit, with...select, оператор условного назначения сигнала и оператора генерации generate. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.37	VHDL-описания параллельного и каскадного подключения нескольких однотипных компонентов к проекту верхнего уровня. /Ср/	5	3	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.38	Параллельное и каскадное подключение нескольких однотипных компонентов к проекту верхнего уровня. /Ср/	5	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное решение типовых задач.
1.39	Массивы и записи в языке VHDL. Пользовательские функции в языке VHDL. Тело пакета. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.40	Синтез устройств на основе счетчиков и сдвиговых регистров /Тема/	5	0			
1.41	Реализация сдвигового регистра и генератора М-последовательности на языке VHDL. /Ср/	5	1	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Самостоятельное изучение теоретического материала.
1.42	VHDL-описания сдвигового регистра с входами управления и генератора М-последовательности по заданному характеристическому полиному. /Ср/	5	2	ПК-4.1-3 ПК-4.2-3	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное изучение теоретического материала.
1.43	Синтез сдвигового регистра и генератора М-последовательности с входами управления. /Ср/	5	2	ПК-4.1-У ПК-4.1-В ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2Л3.2 Э1	Самостоятельное решение типовых задач.
	Раздел 2. Промежуточная аттестация					
2.1	Подготовка к зачету, иная контактная работа /Тема/	5	0			
2.2	Контрольная работа: Синтез комбинационных цифровых устройств на языке VHDL /Кр3/	5	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Э1	Проектирование цифрового комбинационного устройств средствами языка VHDL.
2.3	Подготовка к зачету /Зачёт/	5	3,75	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.2Л2.1 Л2.2Л3.1 Л3.2 Э1	
2.4	Прием зачета /ИКР/	5	0,25	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В		Итоговое тестирование.

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ "Оценочные материалы по дисциплине "Проектирование ЦУ на ПЛИС").

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Харрис Д. М., Харрис С. Л., Романова А. Ю.	Цифровая схемотехника и архитектура компьютера RISC-V	Москва: ДМК Пресс, 2022, 810 с.	978-5-97060-961-3, https://e.lanbook.com/book/241166
Л1.2	Перельройзен, Е. З.	Проектируем на VHDL	Москва: СОЛОН-Пресс, 2021, 448 с.	5-98003-113-8, https://www.iprbookshop.ru/141910.html
Л1.3	Бибило, П. Н.	Основы языка VHDL	Москва: СОЛОН-□, 2021, 200 с.	5-93455-056-X, https://www.iprbookshop.ru/142041.html

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Бабак В. П., Корченко А. Г., Тимошенко Н. П., Филоненко С. Ф.	VHDL: Справочное пособие по основам языка	Москва: ДМК Пресс, 2010, 217 с.	978-5-94120-169-3, http://e.lanbook.com/books/element.php?pl1_id=60992
Л2.2	Бибило, П. Н.	Синтез логических схем с использованием языка VHDL	Москва: СОЛОН-□, 2021, 384 с.	5-93455-152-3, https://www.iprbookshop.ru/142035.html

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Холопов И.С.	Основы проектирования цифровых устройств с использованием языка описания аппаратуры VHDL : Методические указания	Рязань: РИЦ РГРТУ, 2014,	, https://elib.rsr.eu.ru/ebs/download/1415
Л3.2	Холопов И.С.	Проектирование средств радиоэлектронной борьбы на программируемых логических интегральных схемах : Методические указания	Рязань: РИЦ РГРТУ, 2018,	, https://elib.rsr.eu.ru/ebs/download/1666

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1	Дистанционные курсы доступны по следующим адресам: VHDL – обучающий портал [Электронный ресурс]. URL: http://vhdl.bas-net.by/ (дата обращения 28.02.2021).
----	--

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Kaspersky Endpoint Security	Коммерческая лицензия
Adobe Acrobat Reader	Свободное ПО
Quartus II Web Edition ver.9.0	Свободное ПО

6.3.2 Перечень информационных справочных систем

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1	525 Лабораторный корпус.. Учебная аудитория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации. Специализированная мебель (56 посадочных мест), магнитно-маркерная доска. 1 интерактивный комплект T82/IN124STa/WTN140-доска IQ Board DVT T082+проектор Infocus IN124STA. ПК: Intel Core i5 /8Gb. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ
2	423 Лабораторный корпус. учебная лаборатория для проведения занятий лабораторных работ и индивидуальных консультаций, для проведения самостоятельной работы обучающихся Специализированная мебель (18 посадочных мест). Магнитно-маркерная доска. Комплект оборудования для лаборатории цветного телевидения. (4 ПК). Комплект оборудования для учебной лаборатории цветного телевидения на 2рабочих места студентов (2 ПК). ПК: Intel Pentium G2030/4Gb – 6 шт Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.
3	423 А Лабораторный корпус. учебная лаборатория для проведения занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, для проведения самостоятельной работы обучающихся Специализированная мебель (18 посадочных мест), ПК: Intel Pentium Dual/3,24Gb – 1 шт. 1 мультимедийный проектор 1800 Ansi, экран, магнитно-маркерная доска. Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.
4	417 Лабораторный корпус. учебная лаборатория для проведения лабораторных работ, самостоятельной работы обучающихся Учебно-лабораторный комплекс «Радиолокационные станции обнаружения подвижных объектов на базе АФАР-16», РЛС-02-16. Комплект учебно-лабораторного оборудования для изучения основ радиолокации ЭЛБ-150.024.01. Учебно-лабораторные макеты: генераторы, осциллографы, радиовысотомер, отладочные комплекты, 1 мультимедийный проектор 1800 Ansi, экран, магнитно-маркерная доска, специализированная мебель. ПК: Intel Pentium G5420/8Gb – 6 шт Intel Pentium Dual/2Gb – 3 шт Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду.

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)	
Методические указания по освоению дисциплины "Проектирование ЦУ на ПЛИС" представлены в приложении к рабочей программе дисциплины.	

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ**ФГБОУ ВО "РГРТУ", РГРТУ**, Кошелев Виталий Иванович,
Заведующий кафедрой РТС**09.07.25** 11:33
(MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ**ФГБОУ ВО "РГРТУ", РГРТУ**, Кошелев Виталий Иванович,
Заведующий кафедрой РТС**09.07.25** 11:33
(MSK)

Простая подпись