

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

Сверхбольшие интегральные схемы
рабочая программа дисциплины (модуля)

Закреплена за кафедрой **Электронных приборов**

Учебный план 11.03.04_24_00.plx
 11.03.04 Электроника и нанoeлектроника

Квалификация **бакалавр**

Форма обучения **очная**

Общая трудоемкость **7 ЗЕТ**

Распределение часов дисциплины по семестрам

Семестр (<Курс>.<Семестр на курсе>)	7 (4.1)		8 (4.2)		Итого	
Неделя	16		8			
Вид занятий	уп	рп	уп	рп	уп	рп
Лекции	32	32	16	16	48	48
Лабораторные	16	16	16	16	32	32
Иная контактная работа	0,35	0,35	0,25	0,25	0,6	0,6
Консультирование перед экзаменом и практикой	2	2			2	2
Итого ауд.	50,35	50,35	32,25	32,25	82,6	82,6
Контактная работа	50,35	50,35	32,25	32,25	82,6	82,6
Сам. работа	85	85	31	31	116	116
Часы на контроль	44,65	44,65	8,75	8,75	53,4	53,4
Итого	180	180	72	72	252	252

г. Рязань

Программу составил(и):

к.т.н., доц., Базылев Виктор Кузьмич; к.т.н., доц., Серебряков Андрей Евгеньевич

Рабочая программа дисциплины

Сверхбольшие интегральные схемы

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 11.03.04 Электроника и микроэлектроника (приказ Минобрнауки России от 19.09.2017 г. № 927)

составлена на основании учебного плана:

11.03.04 Электроника и микроэлектроника

утвержденного учёным советом вуза от 26.01.2024 протокол № 8.

Рабочая программа одобрена на заседании кафедры

Электронных приборов

Протокол от 30.05.2024 г. № 5

Срок действия программы: 2024-2028 уч.г.

И.о. зав. кафедрой Серебряков Андрей Евгеньевич

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2025-2026 учебном году на заседании кафедры
Электронных приборов

Протокол от ____ 2025 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры
Электронных приборов

Протокол от ____ 2026 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Электронных приборов

Протокол от ____ 2027 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры

Электронных приборов

Протокол от ____ 2028 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

1.1	изучение современной электронной компонентной базы устройств сбора и обработки данных на основе заказных СБИС и программируемых логических интегральных схем (ПЛИС).
1.2	Задачи дисциплины:
1.3	Подготовить студента к решению типовых задач, связанных с проектной деятельностью в области создания электронной компонентной базы, а именно, цифровых устройств на базе сверхбольших интегральных схем (СБИС) и, в частности, программируемых логических интегральных схем (ПЛИС). Ознакомить студентов с основными системными и прикладными (пакеты САПР) инструментами разработчика. Привить навыки проведения функционального моделирования проектируемых устройств и аппаратного конфигурирования их в ПЛИС в лабораторных условиях.
1.4	Изучение основ функционирования и принципов работы микроконтроллера;
1.5	Приобретение практических навыков по программированию микроконтроллеров;
1.6	Приобретение навыков использования микроконтроллеров в задачах электроники.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Цикл (раздел) ОП:	
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	До начала изучения учебной дисциплины обучающиеся должны:
2.1.2	знать: основные используемые системы счисления, прямой двоичный, обратный и дополнительный коды, двоичная
2.1.3	арифметика целых чисел, двоично-десятичный код, код ASCII, понятия логических переменных и функций,
2.1.4	базовые функции булевой алгебры для двух переменных, законы булевой алгебры, основные синтаксические
2.1.5	конструкции языка описания аппаратуры Verilog, логические и побитовые операции;
2.1.6	уметь: применять язык Verilog, как системное инструментальное средство для проектирования цифровых устройств
2.1.7	средней степени сложности, применять стандартные САПР для функционального моделирования, синтеза и
2.1.8	верификации цифровых устройств на базе ПЛИС, разрабатывать цифровые устройства средней степени сложности
2.1.9	на базе библиотечных модулей САПР, конфигурировать ПЛИС типа CPLD и FPGA.
2.1.10	владеть: навыками проектирования, моделирования и экспериментального исследования цифровых устройств
2.1.11	средней степени сложности на базе ПЛИС
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Преддипломная практика,
2.2.2	Выполнение и защита выпускной квалификационной работы

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)**ПК-4: Способен разрабатывать микроволновые, оптические и опто-электронные приборы и комплексы****ПК-4.1. Разрабатывает функциональные и структурные схемы микроволновых, оптоэлектронических, оптических и оптико-электронных приборов и комплексов****Знать**

существующие классы СБИС, как основу современной электронной компонентной базы.

Уметь

применять программные средства разработки и конфигурирования микроконтроллеров и ПЛИС.

Владеть

навыками экспериментального исследования разработанных цифровых устройств в программной и аппаратной реализации.

ПК-4.2. Проводит расчет параметров микроволновых, оптических и оптико-электронных приборов на основе знаний о их физическом принципе действия**Знать**

основные особенности проектирования цифровых устройств высокой степени сложности.

Уметь

применять программные средства разработки для функционального моделирования микроконтроллеров и ПЛИС.

Владеть

навыками аппаратной верификации сложных проектов на ПЛИС.

В результате освоения дисциплины (модуля) обучающийся должен

3.1	Знать:
3.1.1	основные технологии проектирования систем на кристалле.

3.2	Уметь:
3.2.1	разрабатывать цифровые устройства сред-ней степени сложности на базе библиотечных модулей САПР,
3.2.2	конфигурировать ПЛИС типа CPLD и FPGA.
3.3	Владеть:
3.3.1	навыками проектирования, цифровых устройств средней степени сложности на базе ПЛИС.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетен-ции	Литература	Форма контроля
	Раздел 1. Сверхбольшие интегральные схемы					
1.1	Основные классы СБИС. Алгоритм проектирования цифровых СБИС /Тема/	7	0			
1.2	Основные классы СБИС. Заказные ИС (ASIC), универсальные СБИС (MCU, DSP), ПЛИС (FPGA). Общий алгоритм проектирования СБИС. Особенности проектирования ASIC в отечественных условиях. Системные инструменты проектирования. Основные мировые производители САПР. Производители ПЛИС. Пакеты разработчика ModelSim и Quartus II. /Лек/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.3	Изучение конспекта лекций. /Ср/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.4	ПЛИС как компонентная база для разработки цифровых устройств /Тема/	7	0			
1.5	Место ПЛИС среди компонентов для разработки цифровых устройств. Источники информации, необходимые разработчику цифровых устройств на ПЛИС. Средства аппаратной отладки разработанных устройств. /Лек/	7	3	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.6	Средства аппаратной отладки разработанных устройств. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций. /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен

1.7	Проектирование конечных автоматов /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен, Лабораторная работа
1.8	Основные варианты готовых модулей цифровых узлов /Тема/	7	0			
1.9	Основные библиотеки САПР Quartus II. Прimitives логических функций. Прimitives триггеров. Прimitives входных, выходных и двунаправленных портов. Буфер с третьим состоянием tri. Применение буферов для конструирования двунаправленных шин. Модули микросхем 74 серии. Основные разделы библиотеки цифровых узлов мастера конфигурирования параметризованных модулей. Последовательность подготовки модуля с помощью мастера. Принципы функционирования регистра сдвига. /Лек/	7	6	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.10	Синхронизация комбинационных устройств /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен, Лабораторная работа
1.11	Триггеры и буферы. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.12	Реализация в САПР простейших устройств /Тема/	7	0			
1.13	Принципы функционирования регистра сдвига. Основные конфигурируемые параметры регистра сдвига lpm_shiftreg. Конструкция, варианты функционирования и конфигурируемые параметры двоичного счетчика. Последовательное соединение (каскадирование) двоичных счетчиков. Назначение и возможности параметризованного модуля параллельного регистра lpm_ff. /Лек/	7	6	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен

1.14	Двоичные счетчики. Изучение конспекта лекций /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.15	Устройства синхронизации /Тема/	7	0			
1.16	Принципы функционирования устройств формирования синхрои́мпульсов pll. Основные параметры входных сигналов модуля alt_pll. Основные режимы работы модуля alt_pll: нормаль-ный, режим синхронизации с источником и режим нулевой задержки. Дополнительные управ-ляющие входы модуля alt_pll. Настройка параметров выходных синхросигналов модуля alt_pll. Основные возможности модуля altclkctrl. Пример организации средств синхронизации с проекте. Двухфазная синхронизация. /Лек/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.17	Модули синхронизации пакета Quartus II /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен, Лабораторная работа
1.18	Устройство и принципы функционирования ФАПЧ. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.19	Устройства памяти /Тема/	7	0			
1.20	Принципы функционирования устройств памяти. Виды памяти в цифровых устройствах. Однопортовая память ROM и ее конфигурирование. Побайтовый доступ к данным. Методика и средства инициализации памяти. Двухпортовая память ROM, особенности. Организация процессов чтения памяти ROM. Память RAM, принципиальные отличия от конфигурирования памяти ROM. Память с заранее предусмотренным способом доступа (LIFO и FIFO). Схема функционирования буфера FIFO с разными скоростями записи и чтения. Конфигурирование модуля буфера FIFO с двухчастотной синхронизацией. /Лек/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен

1.21	Модули памяти RAM пакета Quartus II /Лаб/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен, Лабораторная работа
1.22	Принципы функционирования устройств памяти. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	7	12	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.23	Архитектура типичных микросхем FPGA /Тема/	7	0			
1.24	Основные компоненты микросхем семейства Cyclone IV. Функциональная схема логического элемента микросхем семейства Cyclone IV. Арифметический режим работы логического элемента. Нормальный режим работы логического элемента. Основные виды сигнальных связей в логическом блоке. Система синхронизации логических элементов логического блока. Система горизонтальных межблочных соединительных линий. Система вертикальных межблочных соединительных линий. Взаимодействие различных уровней иерархии сигнальных связей. Параметры аппаратных модулей памяти микросхем семейства Cyclone IV. Встроенные блоки умножителей микросхем семейства Cyclone IV. /Лек/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.25	Семейство ПЛИС фирмы Altera. Изучение конспекта лекций /Ср/	7	11	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.26	Конфигурирование микросхем /Тема/	7	0			

1.27	Способы конфигурирования микросхем ПЛИС фирмы Altera. Преимущества и недостатки технологии конфигурирования микросхем FPGA в сравнении с микросхемами CPLD. Микро-схемы памяти с последовательной загрузкой фирмы Altera. Электрическая схема для конфигурирования микросхем FPGA в системе. /Лек/	7	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.28	Способы конфигурирования микросхем ПЛИС. Изучение конспекта лекций /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.29	Конструктивные и технологические аспекты применения современных ПЛИС /Тема/	7	0			
1.30	Технология установки микросхем в корпусах типа BGA на печатных платах. Методы контроля качества монтажа современных печатных плат. Стандарт JTAG. Разводка линий для передачи дифференциальных цифровых сигналов. Защита от случайных сбоев в микросхемах с нанометровым технологическим уровнем. /Лек/	7	1	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
1.31	Проектирование цепей питания ПЛИС. Изучение конспекта лекций /Ср/	7	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
	Раздел 2.					
2.1	ИКР /Тема/	7	0			
2.2	/ИКР/	7	0,35	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен

2.3	Консультации /Тема/	7	0			
2.4	/Кнс/	7	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
2.5	Экзамен /Тема/	7	0			
2.6	Экзамен /Экзамен/	7	44,65	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2 Э1 Э2 Э3 Э4 Э5	Экзамен
	Раздел 3. СБИС для систем сбора и обработки данных					
3.1	Введение. СБИС для систем сбора и обработки данных /Тема/	8	0			
3.2	Структура микропроцессорных систем сбора и обработки данных: датчики аналоговых и цифровых сигналов, микропроцессорное ядро, исполнительные механизмы. Задачи, решаемые при обработке сигналов датчиков: коммутация сигналов датчиков, нормировка, буферизация, аналогоцифровое преобразование, статистическая обработка данных, цифроаналоговое преобразование. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.3	Изучение интегрированной системы MCStudio для разработки программного обеспечения микроконтроллеров семейства MCS-51 /Лаб/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет, Лабораторная работа
3.4	Задачи, решаемые микросхемами СБИС микроконтроллеров в автоматических системах управления. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.5	СБИС микроконтроллера семейства MCS-51 /Тема/	8	0			

3.6	Состав основных функциональных узлов микроконтроллера. Структурная схема микроконтроллера. Блок управления и синхронизации: устройство формирования временных интервалов, логика ввода-вывода, регистр команд, регистр управления энергопотреблением, дешифратор команд, логика управления, арифметико-логическое устройство. Методы адресации: неявная адресация, непосредственная адресация, прямая адресация, косвенная адресация, относительная адресация, страничная адресация, стековая адресация. Система команд: операции передачи данных, арифметические операции, логические операции, операции с битами и операции передачи управления. Внутренняя (резидентная) память данных: адресное пространство, байтовая и битовая адресация, назначение и переключение банков регистров. Регистры специальных функций. Внешняя память данных: адресное пространство, способы адресации, подключение, чтение и запись. Внутренняя память программ: адресное пространство, стартовый адрес и расположение векторов прерываний. Внешняя память программ: схема подключения, работа. Архитектура параллельных портов. Состав разряда параллельного порта. Альтернативные функции портов. Порт P0: назначение, принципиальная схема порта, запись в порт и считывание. Порты P1, P2, P3: принципиальные схемы, работа в основном и альтернативных режимах. Нагрузочная способность разряда порта. Функциональные возможности системы прерываний. Расположение векторов прерываний. Приоритеты прерываний. Управление системой прерываний. Фиксация запросов прерываний и время отклика. Внешние прерывания по уровню и фронту. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.7	Изучение арифметических и логических операций, операций передачи управления /Лаб/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет, Лабораторная работа
3.8	Изучение конспекта лекций. Команды пересылки данных, арифметические и логические операции. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	8	5	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.9	Периферийные устройства в СБИС /Тема/	8	0			

3.10	АЦП последовательного приближения на кристалле СБИС: структура и состав блока АЦП, функция передачи АЦП, встроенный источник опорного напряжения, режимы работы АЦП. Сигма-дельта АЦП: структура, принцип работы, применение. Цифро-аналоговые преобразователи. Таймеры-счётчики: функциональные возможности, программируемая счётная матрица. /Лек/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.11	Изучение конспекта лекций. Программирование ФЦП и ЦАП /Ср/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.12	Современные микроконтроллеры фирмы SiLabs /Тема/	8	0			
3.13	Особенности высокопроизводительного ядра. Цифровой коммутатор (CROSSBAR). Аналоговая периферия микроконтроллеров: АЦП, ЦАП, датчики температуры, программируемые усилители, компараторы. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.14	Реализация функций времени /Лаб/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет, Лабораторная работа
3.15	Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.16	СБИС микропроцессорной системы сбора и обработки данных ADuC812 /Тема/	8	0			
3.17	Состав. Функциональная блок-схема. Архитектура и основные характеристики. Блок АЦП: характеристики и режимы работы, режим прямого доступа к памяти. Блок ЦАП: характеристики и режимы работы. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет

3.18	Программирование АЦП и ЦАП для ADuC812. Изучение конспекта лекций /Ср/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.19	Интегрированные среды программирования и отладки MCStudio, KeilµVision, Proteus /Тема/	8	0			
3.20	Интегрированная среда MCSudio: основные возможности программирования и отладки семейств микроконтроллеров семейства MCS-51. Интегрированная среда KeilµVision: основные возможности. Интегрированная среда Proteus: возможности моделирования работы микроконтроллера с внешними устройствами. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.21	Программирование задач управления семисегментным индикатором в средах MCStudio, KeilµVision, Proteus. Подготовка к лабораторной работе. Подготовка к сдаче лабораторной работы, оформление отчета. Изучение конспекта лекций /Ср/	8	10	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.22	Динамический вывод информации на трехразрядный семисегментный индикатор /Лаб/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет, Лабораторная работа
3.23	Последовательные интерфейсы RS232 и SPI в СБИС микроконтроллеров /Тема/	8	0			
3.24	Синхронный и асинхронные режимы работы последовательного порта микроконтроллера. Работа в многопроцессорном режиме. Подключение последовательного порта микроконтроллера к линии для обмена данными с компьютером. Блок-схема организации системы обмена данными через SPI с одним ведущим и несколькими ведомыми. Линии данных и управления. Протокол обмена по шине SPI. Режимы работы интерфейса SPI. /Лек/	8	2	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
3.25	Программирование задач обмена по последовательному интерфейсу. Изучение конспекта лекций /Ср/	8	4	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет

	Раздел 4.					
4.1	ИКР /Тема/	8	0			
4.2	/ИКР/	8	0,25	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет
4.3	Зачет /Тема/	8	0			
4.4	Зачет /Зачёт/	8	8,75	ПК-4.1-3 ПК-4.1-У ПК-4.1-В ПК-4.2-3 ПК-4.2-У ПК-4.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8 Л2.9 Л2.10Л3.1 Л3.2	Зачет

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Фонд оценочных средств приведен в приложении к рабочей программе дисциплины (см. документ «Оценочные материалы по дисциплине «Сверхбольшие интегральные схемы»).

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Ефимов А.И., Кистрин А.В., Устюков Д.И.	Микропроцессорные системы. Программирование микроконтроллеров ARM CORTEX-M3: учеб. пособие : Учебное пособие	Рязань: КУРС, 2020,	, https://elib.rsreu.ru/ebs/download/2690
Л1.2	Карякин В. Л.	Схемотехническое проектирование на основе FPGA : учебное пособие для вузов	Самара: ПГУТИ, 2020, 70 с.	, https://e.lanbook.com/book/301103
Л1.3	Бруно Ф., Романов А. Ю., под н. р., Ревича Ю. В.	Программирование FPGA для начинающих. Создайте цифровые устройства и электронные схемы с помощью SystemVerilog	Москва: ДМК Пресс, 2022, 304 с.	978-5-97060-986-6, https://e.lanbook.com/book/314876
Л1.4	Александров, Е. К., Грушвицкий, Р. И., Куприянов, М. С., Мартынов, О. Е., Панфилов, Д. И., Ремизевич, Т. В., Татаринов, Ю. С., Угрюмов, Е. П., Шагурин, И. И., Пузанкова, Д. В.	Микропроцессорные системы : учебное пособие для вузов	Санкт-Петербург: Политехника, 2024, 936 с.	978-5-7325-1205-2, https://www.iprbookshop.ru/135124.html

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.5	Ушенина И. В.	Проектирование цифровых устройств на ПЛИС : учебное пособие для вузов	Санкт-Петербург: Лань, 2023, 408 с.	978-5-507-47049-5, https://e.lanbook.com/book/322511
Л1.6	Люттов А. Г., Арбузов В. Н., Новоженин М. Б.	Язык Verilog для программирования ПЛИС : учебное пособие	Москва: РТУ МИРЭА, 2023, 101 с.	978-5-7339-2005-4, https://e.lanbook.com/book/398114
6.1.2. Дополнительная литература				
№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Каширин И. Ю., Новичков В. С.	От Си к Си++	Москва: Горячая линия-Телеком, 2012, 334 с.	978-5-9912-0259-6, https://e.lanbook.com/books/element.php?pl1_cid=25&pl1_id=5161
Л2.2	Хартов В.Я.	Микропроцессорные системы : учеб. пособие	М.: Академия, 2010, 352с.	978-5-7695-7028-5, 1
Л2.3	Книшев Д. А., Кузелин М. О.	ПЛИС фирмы "Xilinx": описание структуры основных семейств	Москва: ДМК Пресс, 2010, 230 с.	978-5-94120-028-3, http://e.lanbook.com/books/element.php?pl1_id=60951
Л2.4	Максфилд К.	Проектирование на ПЛИС. Курс молодого бойца	Москва: ДМК Пресс, 2010, 407 с.	978-5-94120-147-1, http://e.lanbook.com/books/element.php?pl1_id=60987
Л2.5	Наваби З.	Проектирование встраиваемых систем на ПЛИС	Москва: ДМК Пресс, 2016, 464 с.	978-5-97060-174-7, http://e.lanbook.com/books/element.php?pl1_id=73058
Л2.6	Сташин В.В., Урусов А.В., Мологонцева О.Ф.	Проектирование цифровых устройств на однокристальных микроконтроллерах	М.:Энергоатом издат, 1990, 223с.	5-283-01543-2, 1
Л2.7	Бродин В.Б., Шагурин И.И.	Микроконтроллеры. Архитектура, программирование, интерфейс	М.:ЭКОМ, 1999, 400с.	5-7163-020-0, 1
Л2.8	Каспер Э.	Программирование на языке Ассемблера для микроконтроллеров семейства i8051	М.:Горячая линия-Телеком, 2003, 191с.	5-93517-104-X, 1

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.9	Поляков А.К.	Языки VHDL и VERILOG в проектировании цифровой аппаратуры	М.:СОЛОН-Пресс, 2003, 320с.	5-98003-016-6, 1
Л2.10	Николайчук О.И.	X51-совместимые микроконтроллеры фирмы Cygnal	М.:ООО"ИД-СКИМЕН", 2002, 471с.	5-94929-002-X, 1

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л3.1	Базылев В.К.	Микропроцессорные системы сбора и обработки данных : Методические указания	Рязань: РИЦ РГРТУ, 2012,	, https://elibrsre.ru/ebbs/download/1184
Л3.2	Базылев В.К.	Программирование интегральной системы сбора данных ADuC812 : Методические указания	Рязань: РИЦ РГРТУ, 2010,	, https://elibrsre.ru/ebbs/download/1186

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1	Stuart Sutherland. Verilog® HDL Quick Reference Guide. Sutherland HDL, Inc. 2007. - 50 p.
Э2	ModelSim® User's Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 580 p.
Э3	ModelSim® Reference Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 356 p.
Э4	ModelSim® Tutorial. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 88 p.
Э5	Quartus II Version 10.0 Handbook. Altera Corporation, 2010. - 2728 p.

6.3 Перечень программного обеспечения и информационных справочных систем

6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Kaspersky Endpoint Security	Коммерческая лицензия
Adobe Acrobat Reader	Свободное ПО
LibreOffice	Свободное ПО
7 Zip	Свободное ПО
Quartus II Web Edition ver. 11.0	Свободное ПО
ModelSim	Свободное ПО

6.3.2 Перечень информационных справочных систем

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	358 учебно-административный корпус. Учебная аудитория для проведения учебных занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации Специализированная мебель (200 мест), компьютер с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду РГРТУ, мультимедиа проектор, экран, доска.
2	502 лабораторный корпус. Учебная аудитория для проведения учебных занятий Специализированная мебель (37 посадочных мест) ПК: Intel Celeron CPVJ1800 – 25 шт. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ

"Методические указания по дисциплине "Сверхбольшие интегральные схемы"").

Оператор ЭДО ООО "Компания "Тензор"			
ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ			
ПОДПИСАНО ЗАВЕДУЮЩИМ КАФЕДРЫ	ФГБОУ ВО "РГРТУ", РГРТУ , Серебряков Андрей Евгеньевич, и.о. заведующего кафедры ЭП	27.08.24 16:16 (MSK)	Простая подпись
ПОДПИСАНО ЗАВЕДУЮЩИМ ВЫПУСКАЮЩЕЙ КАФЕДРЫ	ФГБОУ ВО "РГРТУ", РГРТУ , Серебряков Андрей Евгеньевич, и.о. заведующего кафедры ЭП	27.08.24 16:16 (MSK)	Простая подпись
ПОДПИСАНО НАЧАЛЬНИКОМ УРОП	ФГБОУ ВО "РГРТУ", РГРТУ , Ерзылёва Анна Александровна, Начальник УРОП	29.08.24 13:43 (MSK)	Простая подпись