

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"РЯЗАНСКИЙ ГОСУДАРСТВЕННЫЙ РАДИОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
ИМЕНИ В.Ф. УТКИНА"**

СОГЛАСОВАНО
Зав. выпускающей кафедры

УТВЕРЖДАЮ

**Основы проектирования электронной компонентной
базы**
рабочая программа дисциплины (модуля)

Закреплена за кафедрой	Промышленной электроники
Учебный план	11.03.04_25_00.plx 11.03.04 Электроника и нанoeлектроника
Квалификация	бакалавр
Форма обучения	очная
Общая трудоемкость	4 ЗЕТ

Распределение часов дисциплины по семестрам

Семестр (<Курс>.<Семестр на курсе>)	6 (3.2)		Итого	
Неделя	16			
Вид занятий	УП	РП	УП	РП
Лекции	24	24	24	24
Лабораторные	16	16	16	16
Практические	8	8	8	8
Иная контактная работа	0,65	0,65	0,65	0,65
Консультирование перед экзаменом и практикой	2	2	2	2
Итого ауд.	50,65	50,65	50,65	50,65
Контактная работа	50,65	50,65	50,65	50,65
Сам. работа	51,3	51,3	51,3	51,3
Часы на контроль	26,35	26,35	26,35	26,35
Письменная работа на курсе	15,7	15,7	15,7	15,7
Итого	144	144	144	144

г. Рязань

Программу составил(и):

к.т.н., доц., Базылев Виктор Кузьмич

Рабочая программа дисциплины

Основы проектирования электронной компонентной базы

разработана в соответствии с ФГОС ВО:

ФГОС ВО - бакалавриат по направлению подготовки 11.03.04 Электроника и нанoeлектроника (приказ Минобрнауки России от 19.09.2017 г. № 927)

составлена на основании учебного плана:

11.03.04 Электроника и нанoeлектроника

утвержденного учёным советом вуза от 28.02.2025 протокол № 8.

Рабочая программа одобрена на заседании кафедры

Промышленной электроники

Протокол от 22.05.2025 г. № 11

Срок действия программы: 2025-2029 уч.г.

Зав. кафедрой Круглов Сергей Александрович

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2026-2027 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2026 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2027-2028 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2027 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2028-2029 учебном году на заседании кафедры
Промышленной электроники

Протокол от _____ 2028 г. № ____

Зав. кафедрой _____

Визирование РПД для исполнения в очередном учебном году

Рабочая программа пересмотрена, обсуждена и одобрена для
исполнения в 2029-2030 учебном году на заседании кафедры

Промышленной электроники

Протокол от _____ 2029 г. № ____

Зав. кафедрой _____

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
1.1	Целью освоения дисциплины «Основы проектирования электронной компонентной базы» является подготовка студентов к решению задач, связанных с проектной, научно-исследовательской и производственно-технологической деятельностью в области создания электронной компонентной базы, а именно, цифровых устройств на базе сверхбольших интегральных схем (СБИС).
1.2	Задачи дисциплины:
1.3	- изучение основных классов СБИС и наиболее распространенных технологий реализации цифровых устройств;
1.4	- изучение основного алгоритма проектирования СБИС и его различий для классов заказных микросхем (ASIC) и программируемых логических интегральных схем (ПЛИС);
1.5	- изучение языка описания аппаратуры Verilog и пакетов САПР ModelSim и Quartus;
1.6	- получение навыков практического использования базовых синтаксических конструкций языка Verilog для формирования типовых цифровых узлов и построения испытательных файлов.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ	
Цикл (раздел) ОП:	Б1.О
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Ознакомительная практика
2.1.2	Программные технологии в электронике
2.1.3	Учебная практика
2.1.4	Информатика
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Выполнение и защита выпускной квалификационной работы
2.2.2	Преддипломная практика
2.2.3	Производственная практика

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)	
ОПК-3: Способен применять методы поиска, хранения, обработки, анализа и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности	
ОПК-3.1. Применяет методы поиска, хранения, обработки, анализа информации из различных источников и баз данных	
Знать Знать основные понятия из области информационных технологий, принципы организации и технические средства вычислительных сетей. профессиональной деятельности. Уметь Уметь работать с основными сервисами сети Internet.. Владеть Владеть навыками поиска и анализа необходимой информации, ее обработки, сортировки и отбраковки ненужных данных.	
ОПК-3.2. Представляет в требуемом формате информацию из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности	
Знать Знать основные методы и средства защиты информации в компьютерных системах и сетях. Уметь Уметь применять средства защиты информации при поиске, хранении и обработке информации, полученной из различных источников и баз данных. Владеть Владеть навыками конвертирования информации в различные форматы с использованием различных программных средств.	

В результате освоения дисциплины (модуля) обучающийся должен

3.1	Знать:
3.1.1	основные способы получения логических функций из таблиц истинности, общий алгоритм проектирования СБИС; методики расчёта и проектирования ПЛИС и СБИС, принципы формирования комбинационных и последовательностных устройств на языке Verilog.
3.2	Уметь:
3.2.1	использовать САПР для расчета, проектирования и функционального моделирования и конфигурирования ПЛИС.
3.3	Владеть:

3.3.1	основными способами компьютерного моделирования логических схем, навыками экспериментального исследования разработанных цифровых устройств в аппаратной реализации.
-------	---

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)						
Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Форма контроля
	Раздел 1.					
1.1	Введение. Электронная компонентная база. Проектирование СБИС /Тема/	6	0			
1.2	Понятие электронной компонентной базы. Электронные компоненты с наноразмерными структурами. Телекоммуникационные оптические приемники и передатчики, кремниевые СБИС (VLSI). Основные классы СБИС. Общий алгоритм проектирования СБИС. Системные инструменты проектирования. Основные мировые производители САПР /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.3	Изучение конспекта лекций. /Ср/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.4	Структура конструкторского файла. Испытательные файлы /Тема/	6	0			
1.5	Языки описания цифровых устройств. Уровни описания цифровых устройств Тенденции развития языков описания аппаратуры. Основные синтаксические блоки описания модуля. Порты. Типы портов. Переменные для описания цепей. Назначение и структура испытательных файлов. /Лек/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.6	Подготовка модулей на языке Verilog /Лаб/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен, Лабораторная работа
1.7	Использование совершенной дизъюнктивной нормальной формы для формирования логической функции из таблицы истинности. Использование совершенной конъюнктивной нормальной формы для формирования логической функции из таблицы истинности. Изучение конспекта лекций. Подготовка к лабораторным работам. /Ср/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.8	Основные синтаксические конструкции комбинационных устройств /Тема/	6	0			

1.9	Основные логические примитивы. Логические операции. Оператор непрерывного присваивания. Понятие шины. Многоразрядные порты и переменные. Побитовые операции. Унарные побитовые операции. Операции конкатенации и повторения. Понятие комбинационного цифрового устройства. Дешифратор. Мультиплексор. Компаратор. Сумматор, многоразрядный сумматор, арифметические операции. Экспериментальное исследование цифровых узлов. /Лек/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.10	Иерархический проект /Лаб/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен, Лабораторная работа
1.11	Дешифратор семисегментного индикатора с 3-х разрядным входом. Разработка параметризованного модуля. Изучение конспекта лекций. Подготовка к лабораторным работам. /Ср/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.12	Иерархическое построение проектов /Тема/	6	0			
1.13	Описание модулей. Объявление экземпляров модулей. Порядковый способ подключения портов модуля. Поименный способ подключения портов. Область видимости переменных и пространства имен. Глобальные имена, локальные имена, иерархические (составные) имена Употребление массивов примитивов и модулей. Особенности подключения портов для массивов примитивов и модулей. /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.14	Массивы примитивов /Пр/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен

1.15	Массивы примитивов. Компаратор равенства двоичных чисел с входом разрешения работы. Изучение конспекта лекций. Подготовка к практическим занятиям. /Ср/	6	6	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.16	Универсальные параметризованные модули /Тема/	6	0			
1.17	Литеральные и именованные константы. Типы литеральных констант. Особенности употребления констант. Знаковые и беззнаковые константы. Параметры, назначение, объявление, переопределение. Пример описания универсального параметризованного модуля. Настройка экземпляра параметризованного модуля /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.18	Разработка параметризованного модуля /Пр/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.19	Универсальный параметризуемый модуль. Четырёхразрядный сумматор. Изучение конспекта лекций. Подготовка к лабораторным работам. /Ср/	6	6	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.20	Основные синтаксические конструкции последовательностных устройств уравнений вычислительных устройствах /Тема/	6	0			
1.21	Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы. Процедурное управление временем. Управляющие процедурные операторы. Условный оператор. Простой синхронный D-триггер. Двоичный счетчик. Счетчик по указанному модулю. Оператор варианта. Регистр сдвига. Комбинационные устройства на базе процедурных операторов, специфические дешифраторы. Циклические операторы. Процедурные операторы присваивания /Лек/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен

1.22	Понятие синхронизации. Синхронные и асинхронные цифровые устройства. Синхроимпульсы. Процедурные операторы, применение в конструкторском файле. Простой синхронный D-триггер. Двоичный счетчик. Счетчик по указанному модулю. Оператор варианта. Регистр сдвига. Комбинационные устройства на базе процедурных операторов, специфические дешифраторы. Изучение конспекта лекций. Подготовка к лабораторным работам. /Ср/	6	10	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.23	Проектирование последовательностных устройств /Лаб/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен, Лабораторная работа
1.24	Архитектура ПЛИС типа CPLD и FPGA /Тема/	6	0			
1.25	Основные архитектурные отличия ПЛИС типа CPLD и FPGA. Преимущества и недостатки архитектуры FPGA. Основные компоненты микросхем FPGA. Структурная схема логического элемента. Блоки памяти. Аппаратные умножители. Структура межсоединений. Система синхронизации. Блоки ввода/вывода. Простейшие интерфейсные стандарты. /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.26	Применение процедурных операторов /Пр/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.27	Изучение конспекта лекций. Подготовка к практическим занятиям. /Ср/	6	6	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.28	Способы конфигурирования ПЛИС /Тема/	6	0			

1.29	Системы хранения конфигурационных данных ПЛИС типа CPLD и FPGA. Интерфейс JTAG. Конфигурирование в системе. Аппаратное обеспечение процесса конфигурирования. /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.30	Аппаратная реализация учебного проекта /Лаб/	6	4	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен, лабораторная работа
1.31	Системы хранения конфигурационных данных ПЛИС типа CPLD и FPGA. Интерфейс JTAG. Конфигурирование в системе. Аппаратное обеспечение процесса конфигурирования. Изучение конспекта лекций. Подготовка к практическим занятиям. /Ср/	6	5	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.32	Синтезируемые и не синтезируемые конструкции /Тема/	6	0			
1.33	Синтезируемые и не синтезируемые конструкции языка Verilog. Блок generate. Сущность и назначение не синтезируемых элементов. Директивы компилятора. Системные задачи. Масочные варианты реализации проектов цифровых устройств на ПЛИС, преимущества и недостатки /Лек/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
1.34	Применение библиотечных модулей пакета Quartus II /Пр/	6	2	ОПК-3.1-З ОПК-3.1-У ОПК-3.1-В ОПК-3.2-З ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен

1.35	Изучение конспекта лекций. Подготовка к практическим занятиям. /Ср/	6	6,3	ОПК-3.1-3 ОПК-3.1-У ОПК-3.1-В ОПК-3.2-3 ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
	Раздел 2.					
2.1	ИКР /Тема/	6	0			
2.2	ИКР /ИКР/	6	0,65	ОПК-3.1-3 ОПК-3.1-У ОПК-3.1-В ОПК-3.2-3 ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
2.3	Консультации /Тема/	6	0			
2.4	Консультации /Кнс/	6	2	ОПК-3.1-3 ОПК-3.1-У ОПК-3.1-В ОПК-3.2-3 ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен
2.5	КПКР /Тема/	6	0			
2.6	КПКР /КПКР/	6	15,7	ОПК-3.1-3 ОПК-3.1-У ОПК-3.1-В ОПК-3.2-3 ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Защита курсовой работы
2.7	Экзамен /Тема/	6	0			
2.8	Экзамен /Экзамен/	6	26,35	ОПК-3.1-3 ОПК-3.1-У ОПК-3.1-В ОПК-3.2-3 ОПК-3.2-У ОПК-3.2-В	Л1.1 Л1.2 Л1.3 Л1.4 Л1.5 Л1.6Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Л2.6 Л2.7 Л2.8Л3.1 Л3.2 Л3.3 Э1 Э2 Э3 Э4 Э5 Э6	Экзамен

Оценочные материалы приведены в приложении к рабочей программе дисциплины (см. документ "Оценочные материалы по дисциплине " Основы проектирования электронной компонентной базы ")

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л1.1	Поваренкин Н. В.	Электронная компонентная база, применяемая в радиотехнической аппаратуре : учебное пособие	Санкт-Петербург: ГУАП, 2021, 161 с.	978-5-8088-1576-6, https://e.lanbook.com/book/216476
Л1.2	Бруно Ф., Романов А. Ю., под н. р., Ревича Ю. В.	Программирование FPGA для начинающих. Создайте цифровые устройства и электронные схемы с помощью SystemVerilog	Москва: ДМК Пресс, 2022, 304 с.	978-5-97060-986-6, https://e.lanbook.com/book/314876
Л1.3	Новиков, Ю. В.	Введение в цифровую схемотехнику : учебное пособие	Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2024, 392 с.	978-5-4497-2389-5, https://www.iprbookshop.ru/133935.html
Л1.4	Мурсаев А. Х., Буренева О. И.	Практикум по проектированию на языках VerilogHDL и SystemVerilog : учебное пособие для вузов	Санкт-Петербург: Лань, 2024, 120 с.	978-5-507-47548-3, https://e.lanbook.com/book/387800
Л1.5	Люттов А. Г., Арбузов В. Н., Новоженин М. Б.	Язык Verilog для программирования ПЛИС : учебное пособие	Москва: РТУ МИРЭА, 2023, 101 с.	978-5-7339-2005-4, https://e.lanbook.com/book/398114
Л1.6	Начаров Д. В.	Комбинационные и регистровые цифровые схемы с использованием языка VerilogHDL : учебное пособие для вузов	Санкт-Петербург: Лань, 2024, 72 с.	978-5-507-49044-8, https://e.lanbook.com/book/405473

6.1.2. Дополнительная литература

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.1	Микушин А. В., Сединин В. И.	Схемотехника цифровых устройств : учебное пособие	Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2007, 327 с.	2227-8397, http://www.iprbookshop.ru/54777.html
Л2.2	Харрис Д. М., Харрис С. Л.	Цифровая схемотехника и архитектура компьютера. Дополнение по архитектуре ARM	Москва: ДМК Пресс, 2019, 356 с.	978-5-97060-650-6, https://e.lanbook.com/book/111431

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
Л2.3	А.С. Ашихмин	Программируемые логические интегральные схемы (часть I) : Учебное пособие	Рязань: РИЦ РГРТУ, 2005,	, https://elibrsr.eu.ru/ebs/download/226
Л2.4	Немудров В., Мартин Г.	Системы-на-кристалле. Проектирование и развитие	М.: Техносфера, 2004, 216с.	5-94836-029-6, 1
Л2.5	Стешенко В.Б.	EDA. Практика автоматизированного проектирования радиоэлектронных устройств	М.: Издатель Молгачева С.В.; Нолидж, 2002, 766с.	5-94740-001-4, 1
Л2.6	Поляков А.К.	Языки VHDL и VERILOG в проектировании цифровой аппаратуры	М.: СОЛОН-Пресс, 2003, 320с.	5-98003-016-6, 1
Л2.7	Угрюмов Е.П.	Цифровая схемотехника : Учеб. пособие	СПб.: БХВ-Петербург, 2004, 528с.	5-8206-0100-9, 1
Л2.8	Ашихмин А.С.	Цифровая схемотехника. Шаг за шагом	М.: Диалог-МИФИ, 2008, 304с.	978-5-86404-222-9, 1

6.1.3. Методические разработки

№	Авторы, составители	Заглавие	Издательство, год	Количество/название ЭБС
ЛЗ.1	Ашихмин А.С.	Основы проектирования электронной компонентной базы. Ч.1 : Методические указания	Рязань: РИЦ РГРТУ, 2012,	, https://elibrsr.eu.ru/ebs/download/623
ЛЗ.2	Ашихмин А.С.	Основы проектирования электронной компонентной базы : метод. указ. к лаб. работам	Рязань, 2014, 44с.	, 1
ЛЗ.3	Базылев В.К.	Основы проектирования электронной компонентной базы : метод. указ. к курс. проектированию	Рязань, 2018, 44с.	, 1

6.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

Э1	ModelSim® User's Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 580 p.			
Э2	Quartus II Version 10.0 Handbook. Altera Corporation, 2010. - 2728 p			
Э3	Modern VLSI Design. System-on-Chip Design. Third Edition. Prentice Hall PTR, 2002. - 618 с.			
Э4	ModelSim® Reference Manual. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 356 p.			
Э5	ModelSim® Tutorial. Software Version 6.5a. Mentor Graphics Corporation, 2011. - 88 p.			
Э6	Электронно-библиотечная система «IPRBook». ЭБС издательства «IPRBook»			

6.3 Перечень программного обеспечения и информационных справочных систем**6.3.1 Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства**

Наименование	Описание
Операционная система Windows	Коммерческая лицензия
Kaspersky Endpoint Security	Коммерческая лицензия
Adobe Acrobat Reader	Свободное ПО
LibreOffice	Свободное ПО
ModelSim	Свободное ПО
Quartus II Web Edition ver. 11.0	Свободное ПО
6.3.2 Перечень информационных справочных систем	

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

1	358 учебно-административный корпус. Учебная аудитория для проведения учебных занятий лекционного и семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации Специализированная мебель (200 мест), компьютер с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду РГРТУ, мультимедиа проектор, экран, доска.
2	103 лабораторный корпус. учебная аудитория для проведения учебных занятий, компьютерный класс Специализированная мебель (24 посадочных места), магнитно-маркерная доска. Мультимедиа проектор, 1 экран. ПК. Возможность подключения к сети Интернет и обеспечением доступа в электронную информационно-образовательную среду РГРТУ

8. МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Методическое обеспечение дисциплины приведено в приложении к рабочей программе дисциплины (см. документ "Методические указания дисциплины " Основы проектирования электронной компонентной базы ")

Оператор ЭДО ООО "Компания "Тензор"

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ

ПОДПИСАНО
ЗАВЕДУЮЩИМ
КАФЕДРЫ**ФГБОУ ВО "РГРТУ", РГРТУ**, Круглов Сергей
Александрович, Заведующий кафедрой ПЭЛ**20.08.25** 18:38 (MSK)

Простая подпись

ПОДПИСАНО
ЗАВЕДУЮЩИМ
ВЫПУСКАЮЩЕЙ
КАФЕДРЫ**ФГБОУ ВО "РГРТУ", РГРТУ**, Литвинов Владимир
Георгиевич, Заведующий кафедрой МНЭЛ**22.08.25** 17:02 (MSK)

Простая подпись